

ИРКУТСК



ЛИНЕЙНЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

В. Л. Ш И Л О

ЛИНЕЙНЫЕ
ИНТЕГРАЛЬНЫЕ
СХЕМЫ

ИБ № 283

ВАЛЕРИЙ ЛЕОНИДОВИЧ ШИЛО

**Линейные интегральные схемы
в радиоэлектронной аппаратуре**

Редактор М. М. Лисина

Художественный редактор А. Н. Азтунин

Художник Л. А. Рабенау

Технический редактор И. В. Орлова

Корректоры О. И. Галанова, З. Г. Галушкина

Сдано в набор 09.08.78. Подписано в печать с матриц 28.08.79. Т-15737

Формат 60×90¹/₁₆. Бумага типографская № 2. Гарнитура литерат. Печать высокая.

Объем 23 усл. печ. л. 26,66 уч.-изд. л. Доп. тираж 39,000 Зак 1327 Цена 1 р. 60 к.

Издательство «Советское радио», Москва, Главпочтамт а/я 693

**Московская типография № 4 Союзполиграфпрома
Государственного комитета СССР
по делам издательства, полиграфии и книжной торговли
Москва, 129041, Б. Переяславская, 46.**

Предисловие ко второму изданию

За четыре года, прошедшие после издания этой книги, область применения линейных интегральных схем (ЛИС) существенно расширилась, что вызвало увеличение их производства и усовершенствование.

Приборы первоначальной разработки уступили место схемам с лучшими параметрами, повышенной надежностью, более удобным в эксплуатации. Вместе с тем появились и новые типы ЛИС (например, многоканальные, биполярно-полевые, сверхскоростные), позволяющие строить как массовую аппаратуру с малой себестоимостью, так и приборы с улучшенной точностью и повышенным быстродействием. Отличительная особенность современной аппаратуры состоит в том, что ее нельзя строить без полного комплекта ЛИС.

За эти годы появилось много работ, посвященных теории ЛИС, технологическим приемам их изготовления и особенно применению данных интегральных элементов при проектировании аппаратуры. Как показал опыт первого издания книги, наибольший интерес вызывают вопросы внутренней схемотехники и применения операционных усилителей — самых универсальных ЛИС.

Ознакомившись по литературе с несколькими стандартными методами обращения с этими схемами, разработчик может создать собственные схемы включения ИС. Интересно, что, несмотря на широкое внедрение тех или иных формализованных методов проектирования, линейная схемотехника по-прежнему остается областью, где необходим творческий подход, основанный на хорошем знании внутренней схемотехники и конструкции ЛИС, приемов их применения, а также методов быстрого расчета параметров проектируемых устройств. Эта книга должна помочь разработчику аппаратуры как при анализе схем, публикуемых в печати, так и при синтезе собственных. В отличие от первого издания в книге несколько сокращена тематика, упрощено изложение и изъяты параграфы по устаревшим ИС.

Теоретический и познавательный материал приведен в двух первых главах. Эти главы — база для изучения внутренних принципиальных схем, содержащих теперь до полусотни эквивалентных транзисторов.

Гл. 3 содержит систематизированную сводку параметров операционных усилителей (ОУ), а также описание наиболее популярных ОУ, выпускаемых во многих странах мира. В этой главе приведены

схемы включения ОУ и пояснены их классификационные особенности. В гл. 4 рассматриваются как структурные, так и принципиальные схемы применения усилителей. Здесь добавлен материал по применению современных ОУ и введены новые тематические параграфы.

В гл. 5 анализируются устройство и применение ИС для схем связи аналоговых и цифровых устройств: компараторов, усилителей считывания, кабельных усилителей, а в гл. 6 — для схем стабилизации напряжения питания. За последние годы полевые структуры (гл. 7) применялись в линейной технике все более активно. Эти структуры, имеющие много разновидностей, перспективны как для радиочастотных ИС, так и для новых типов ОУ, сверхточных, сверхскоростных и экономичных одновременно. Последняя гл. 8 книги освещает вопросы построения преобразователей аналог—код и код—аналог, значение которых в электронике возрастает по мере внедрения универсальных цифровых устройств — микропроцессоров.

В рамках одной книги очень трудно осветить все аспекты линейной интегральной техники, поэтому не удалось затронуть вопросы радиочастотных ИС, сверхвысокочастотных ИС, ИС для бытовой электроники, функциональных ИС.

Книга по-прежнему адресована широкому кругу инженерно-технических работников, занятых проектированием и выпуском аппаратуры, преподавателям и особенно студентам старших курсов и молодым специалистам, которые должны быть хорошо подготовлены к встрече с электроникой завтрашнего дня.

Автор и издательство будут весьма благодарны за отзывы и замечания по содержанию книги, которые следует направлять по адресу: Москва, Главпочтамт, а/я 693, «Советское радио».

ИНТЕГРАЛЬНЫЕ СТРУКТУРЫ, ИХ СВОЙСТВА. ОБРАТНЫЕ СВЯЗИ В УСИЛИТЕЛЯХ

Полупроводниковая интегральная схема (ИС) изготавливается на подложке монокристаллического кремния площадью $1...10 \text{ мм}^2$. На столь малой площади располагается несколько десятков (иногда сотен) пассивных и активных интегральных элементов: транзисторов (полевых, биполярных, $p-n-p$ - и $n-p-n$ -типов, малосигнальных, мощных, импульсных), диодов, резисторов, конденсаторов [1]. Эти элементы объединяются в схему, которая должна удовлетворять нескольким требованиям: иметь заданные электрические параметры, быть многофункциональной в применении, технологичной для массового производства, обладать малой себестоимостью и большой надежностью.

В данной главе рассмотрены устройство типовых интегральных элементов биполярных ЛИС, особенности электрических параметров интегральных транзисторов, а также виды обратных связей, позволяющих использовать один и тот же усилитель во многих схемах включения. Вопросы, затрагиваемые здесь, общие, они возникают при анализе принципиальных схем любых линейных устройств: с одной стороны, любую сложную схему удобно разделить на элементарные структуры и каскады, с другой — можно изучить ее как четырехполюсник (или несколько «больших» элементов).

1.1. Особенности биполярных интегральных структур

Интегральные схемы общего применения строятся на основе типовых биполярных и униполярных интегральных структур. Эти структуры (транзисторы, диоды, резисторы, конденсаторы) изготавливаются одновременно (интегрируются) с помощью нескольких процессов диффузии примесей в эпитаксиальный слой кремниевой подложки. Первоначально при производстве ИС использовались три процесса диффузии: разделительная (изолировались коллекторные области транзисторов), базовая (формировались базовые p -области, резистивные дорожки, коллекторные и эмиттерные области $p-n-p$ -транзисторов, диэлектрик полярных конденсаторов, p -каналы полевых структур) и эмиттерная (создавались n^+ -эмиттерные области транзисторов, низкоомные выводы коллекторов, области затворов и др.). В дальнейшем для улучшения электрических параметров интегральных элементов, технологические процессы усложнились и число диффузий было увеличено, что позволило получать высококачественные $p-n-p$ -транзисторы, высоковольтные транзисторы, транзисторы с коэффициентом усиления $B > 1000$ (так называемые транзисторы супербета).

лическое сопротивление материала подложки. Эпитаксиальный слой толщиной 10...15 мкм содержит малое количество дефектов, поэтому вероятность получения высококачественных интегральных элементов значительно увеличивается. Чем выше качество эпитаксиального слоя, тем меньшего размера могут быть выполнены интегральные структуры (либо можно пропорционально увеличить плотность эмиттерного тока).

Для элементов полупроводниковой ИС характера невысокая (не лучше 20...30%) точность параметров. Однако два одинаковых по форме интегральных элемента, расположенные на подложке рядом, имеют взаимный разброс номиналов 1...2% и эквивалентную разность температур 0,5...1 К.

Принцип хорошего взаимного согласования параметров элементов на одной подложке лежит в основе интегральной схемотехники. Хотя операции юстировки массовых полупроводниковых ИС нежелательны, так как стоимость изделий повышается, в последние годы, начинают внедряться методы подгонки параметров интегральных элементов. Заметим, что фирма, разработавшая первой ту или иную перспективную интегральную структуру, получает преимущество и в совершенствовании схемотехники своей продукции. Существенные стимулы к совершенствованию линейных интегральных структур дают новые структуры, заимствуемые из области цифровых ИС.

Рассмотрим типовые структуры, используемые для построения ЛИС. На рис. 1.2, а показано поперечное сечение стандартного малосигнального интегрального $n-p-n$ -транзистора, а на рис. 1.2, б расположение его элементов по поверхности подложки [3, 4]. Транзисторная структура (рис. 1.2, а) размещается в объеме изолированного «кармана» (n -кремний). Изоляция коллекторной области создается запертым $p-n$ -переходом. «Дно» коллекторной области непосредственно граничит с p -подложкой, а «стенки» создаются вертикальными p -областями; их изготовляют во время первой, так называемой разделительной диффузии. Подложка p -типа надежно соединяется с самой отрицательной по потенциалу точкой принципиальной схемы ИС. Когда на схему подается положительное напряжение питания, потенциалы коллекторных областей оказываются положительными относительно подложки и изолирующие $p-n$ -переходы, разделяющие соседние коллекторные области, запираются.

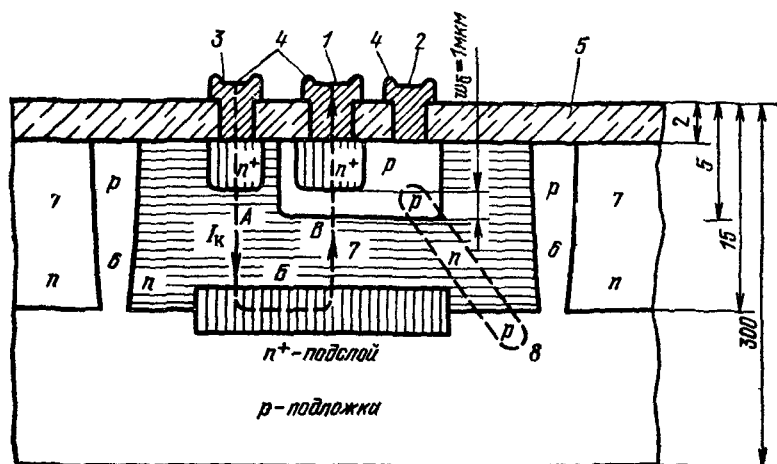
Изолирующий переход, имеющий большую площадь, оказывает для коллекторной области определенное шунтирующее действие. Составляющие утечек коллекторного тока пропорциональны сопротивлению утечки коллектор — подложка $R_{кп}$ и емкости его запертого перехода $C_{кп}$. Следует заметить, что изолирующий переход располагается вдали от линии наибольшей плотности коллекторного тока, поэтому влиянием $R_{кп}$ и $C_{кп}$ в первом приближении можно пренебречь (эти элементы учтены на эквивалентной схеме транзистора, см. рис. 1.10, б).

В интегральном транзисторе вывод коллектора расположен «вверху» на той же плоскости, что и выводы эмиттера и базы (планарное расположение выводов). Верхнее расположение коллекторного вывода удлиняет путь тока по «телу» коллекторной области, приводит к усложнению конструкции этой области. Чтобы создать низкоомный путь для коллекторного тока (т. е. обеспечить малое собственное сопротивление коллекторной области r_n) необходимо увеличить проводимость кремния. Если сделать низкоомным весь объем коллектора, уменьшится пробивное напряжение перехода коллектор — база, который заперт в линейном режиме. Такой транзистор непригоден для ЛИС, генерирующих сигналы большой амплитуды.

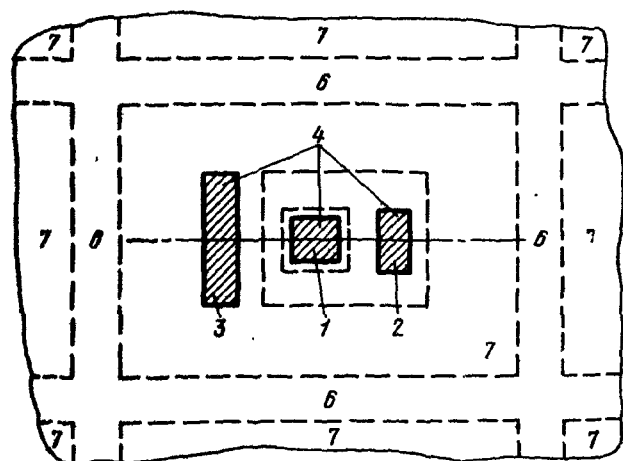
Компромиссом, обеспечивающим достаточные пробивные напряжения (более 30 В) при малом сопротивлении r_n (единицы-десятки ом), оказалось введение под «тело» коллектора низкоомного n^+ -подслоя, удельное сопротивление которого составляет десятые доли ома на сантиметр. Существенная часть пути коллекторного тока приходится на этот подслей, а достаточно большое пробивное напряжение гарантируется высокоомным кремнием основной коллекторной области, имеющим удельное сопротивление 1...6 Ом · см. С увеличением сопротивления кремния улучшаются многие электрические параметры транзисторов, но возникают и серьезные техноло-

гические трудности. Под выводом коллектора располагается небольшая n^+ -область с малым внутренним сопротивлением. Здесь плотность тока наибольшая и низкоомная область уменьшает контактное сопротивление.

Необходимо упомянуть еще об одной особенности структуры, показанной на рис. 1.2, а. Интегральному $p-n-p$ -транзистору здесь сопутствуют паразитные элементы. Наиболее опасен паразитный $p-n-p$ -транзистор,



а)



б)

Рис. 1.2. Поперечное сечение (а) и топология (б) стандартного интегрального $p-n-p$ -транзистора:

1 — вывод эмиттера; 2 — вывод базы; 3 — вывод коллектора; 4 — металлизация; 5 — изоляция поверхности SiO_2 ; 6 — вертикальная область p изоляции; 7 — n -область, в которой создается «тело» коллектора; 8 — паразитный $p-n-p$ -транзистор

образованной базовой p -областью (эмиттер), коллекторной n -областью (широкая базовая область) и p -подложкой (коллектор, присоединенный к отрицательному полюсу источника питания). Часть паразитной структуры ограничена на рис. 1.2, а контуром 8. Если по линии тока ABV падение напряжения от коллекторного тока основного транзистора превысит 0,7 В (а при температуре $+125^\circ\text{C}$ примерно 0,4 В), то переход база — эмиттер паразитного транзистора откроется, $n - p - n$ -транзистор будет зашунтирован и через открытый паразитный $p - n - p$ -транзистор его коллекторный ток потечет не в нагрузку, а в подложку (и отрицательному полюсу источника). Добавлением n^+ -подслоя удастся снизить падение напряжения в объеме коллектора. Таким образом, этим подслоем действие паразитного транзистора подавляется.

Толщина базовой p -области w_b определяет коэффициент усиления по току β и частотные свойства биполярного транзистора. Обычно $w_b = 1$ мкм. Уменьшение толщины базовой области снижает допустимое пробивное напряжение база — эмиттер. Для увеличения пробивного напряжения внутреннее сопротивление базовой области r_b' приходится повышать, но это неблагоприятно сказывается на шумовых параметрах транзисторов.

Эмиттерная область интегрального транзистора (рис. 1.2, а) должна иметь хорошую инжекционную способность, поэтому она выполняется с повышенной степенью легирования кремния (n^+).

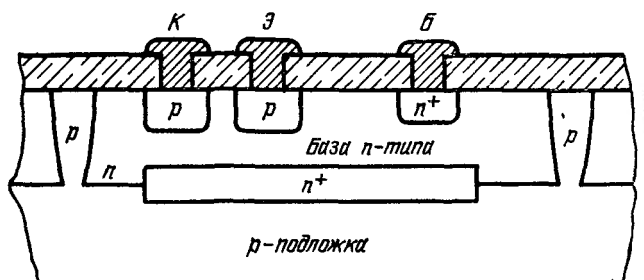
На рис. 1.2, б показан план расположения малосигнального интегрального транзистора на подложке. Размер изолирующей области (примерно 60×90 мкм) существенно превышает размеры активной зоны транзистора. Форма и взаимное расположение (по плоскости) эмиттера, базы и коллектора определяют уровень коллекторного тока транзистора и его частотные свойства.

Транзистор $p - n - p$ -типа, параметры которого хорошо согласовались бы с параметрами интегрального $n - p - n$ -транзистора сделать трудно, прежде всего потому, что подвижность p -носителей (дырок) ниже, чем подвижность электронов, определяющих усилительные параметры $n - p - n$ -транзисторов. На рис. 1.3, а показано поперечное сечение, а на рис. 1.3, б топология наиболее распространенного и простого интегрального $p - n - p$ -транзистора [5]. В этом транзисторе коллекторная и эмиттерная области образуются при изготовлении одновременно с базовой областью $n - p - n$ -транзистора. База $p - n - p$ -транзистора (это коллекторная область для $n - p - n$ -транзистора) очень широкая, поэтому у первых транзисторов (рис. 1.3) коэффициент усиления β не превышал 2...5. Из-за необычного расположения областей эта структура называется боковой. Она применяется как для инверсии и сдвига сигналов в предоконечных каскадах, где не требуется большое усиление, так и в усовершенствованном варианте во входных каскадах современных ОУ. Данная структура может выполняться без дополнительных диффузий одновременно с остальными $n - p - n$ -транзисторами ИС.

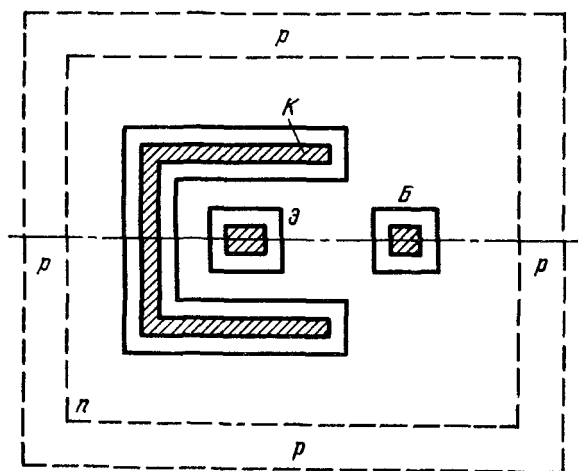
В выходном каскаде ИС удобно применять структуру $p - n - p$ -транзистора, у которого коллекторной областью является подложка, присоединенная к отрицательному полюсу источника питания (рис. 1.4, а). Такой транзистор имеет толщину базовой области свыше 5 мкм и поэтому значение $\beta \approx 20$. Его структура соответствует паразитному $p - n - p$ -транзистору, показанному штриховой линией на рис. 1.2, а, причем транзистор вертикальной конструкции имеет хороший теплоотвод, поскольку подложка ИС обычно припаивается к металлическому основанию корпуса.

Подложка биполярной структуры с изоляцией коллекторных областей запертыми $p - n$ -переходами присоединяется к отрицательному полюсу источника питания. Входные сигналы никогда не должны превышать пределы питающих напряжений (если не оговорены более узкие пределы). Для изготовления ЛИС часто используется структура, в которой соседние коллекторные области изолируются диэлектриком — двуокисью кремния (рис. 1.4, б). Подложкой служат поликристаллический кремний, который не обладает

полупроводниковыми свойствами, но имеет хорошую прочность. Для данной структуры характерны малые потери в изоляции, может быть снижено значение сопротивления коллекторной области r_K и улучшены частотные свойства. Эта структура может быть более высоковольтной и стойкой ко внешним воздействиям. Разработчик ЛИС с оксидной изоляцией активных элементов имеет меньшие ограничения при проектировании топологии схемы, так как нет необходимости следить за запирающим изолирующих переходов. Основным недостатком структуры на рис. 1.4, б — большая занимаемая площадь.



а)



б)

Рис. 1.3. Поперечное сечение (а) и топология (б) интегрального $p-n-p$ -транзистора с боковой структурой

В последние годы из цифровой интегральной техники был заимствован ряд специальных структур. На рис. 1.4, в показано поперечное сечение интегрального $n-p-n$ -транзистора, у которого переход база — коллектор шунтируется диодом Шоттки (ДШ). Этот диод обладает барьером — запирающим слоем, образующимся на границе металл — полупроводник. При прямом смещении диода электроны переходят в металл, а количество поступающих в полупроводник неосновных p -носителей и время их жизни весьма малы, поэтому диод с барьером Шоттки имеет отличные от обычного перехода электрические характеристики: ток этого диода устанавливается значительно быстрее, а величина порога открывания вольт-амперной характе-

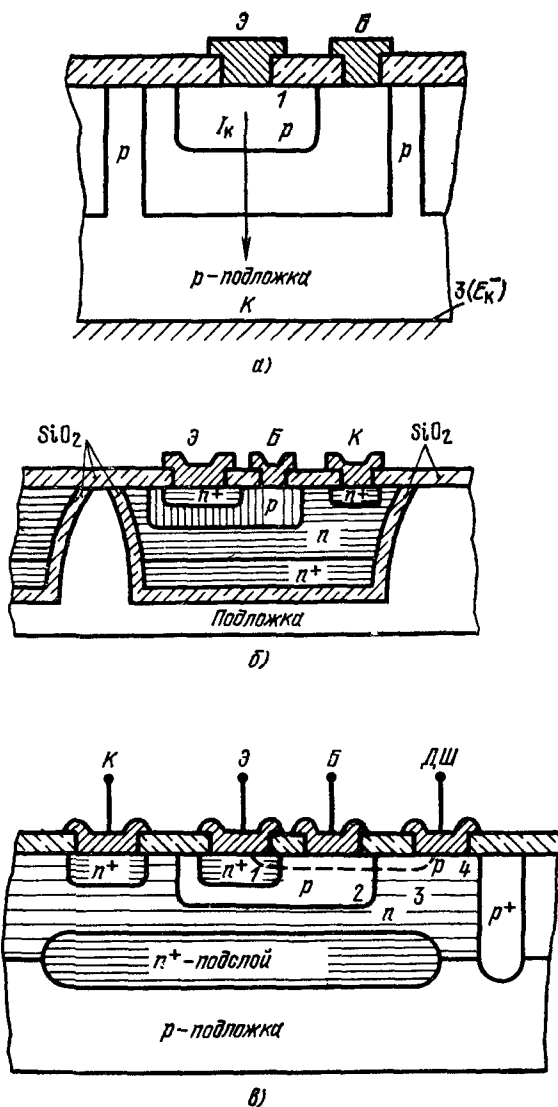


Рис. 1.4. Поперечные сечения интегральных структур:

а) вертикального p-n-p -транзистора (1 — область эмиттера; 2 — область базы; 3 — металлическое основание корпуса ИС, присоединяемое к отрицательному полюсу источника питания $\text{E}_\text{К}^-$); б) p-n-p -транзистора, расположенного в «кармане» с диэлектрической изоляцией; в) p-n-p -транзистора, снабженного шунтирующим диодом Шоттки (1 — область эмиттера; 2 — область базы; 3 — область коллектора; 4 — область диода Шоттки)

резистивности снижается в 2...3 раза. Каскад с шунтирующим диодом Шоттки позволяет повысить быстродействие интегральных компараторов до единиц наносекунд (см. п 5.1.4).

В структуре (рис. 1.4, б) присутствует паразитная четырехслойная $n-p-n-p$ -структура, которая при неудачных сочетаниях режимов может срабатывать как тиристор, замыкая эмиттер на диод Шоттки

Резисторы в биполярных структурах выполняются одновременно с базовыми областями $n-p-n$ -транзисторов. Диффузионный резистор (дорожка между выводами 1 и 2 на рис. 1.5, а, б) изолируется запертым $p-n$ -

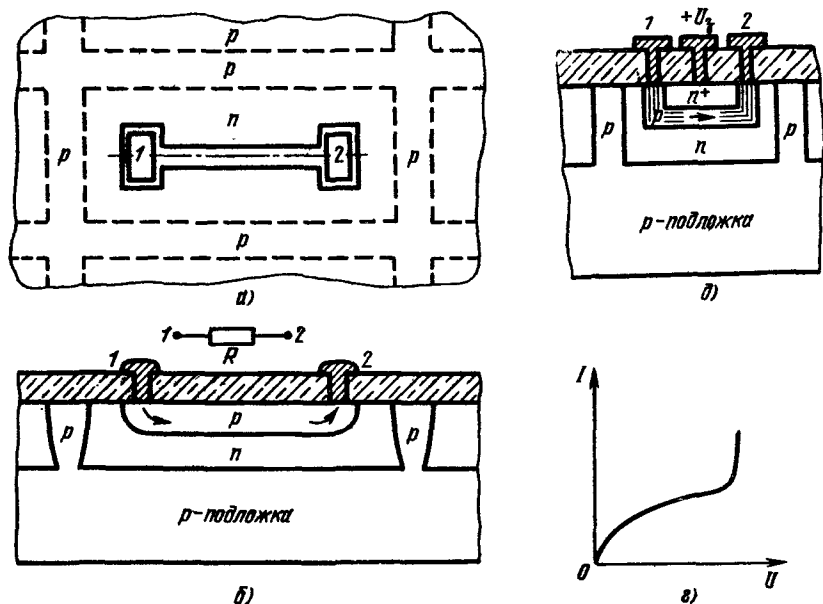


Рис. 1.5. Диффузионные резисторы:

а — топология интегральной резистивной дорожки (1 и 2 — контактные площадки резистора R); б — продольное сечение этой дорожки; в — поперечное сечение резистивной p -дорожки, «сжатой» сверху n^+ -областью (пинч-резистор); г — вольт-амперная характеристика пинч-резистора

переходом и, строго говоря, имеет свойства нелинейной распределенной RC -структуры и поэтому обладает большими потерями на высоких частотах. Если изолирующие переходы не заперты, то p -дорожка не имеет свойств обычного резистора. Суммарное сопротивление диффузионных резисторов ограничено площадью подложки ИС, поэтому применение «чистых» резистивных дорожек такой конструкции разработчики стараются сводить к минимуму, заменяя резисторы биполярными и полевыми транзисторами.

На рис. 1.5, в показано поперечное сечение так называемого пинч-резистора (или «сжатого» резистора). Поперечное сечение p -дорожки уменьшено сверху с помощью дополнительной n^+ -диффузии. Фактически это p -канальный полевой транзистор с запертыми $p-n$ -переходами. Пинч-резисторы имеют большие разбросы номиналов и небольшое пробивное напряжение. На рис. 1.5, г приведена нелинейная вольт-амперная характеристика пинч-резистора. Эти резисторы широко применяются в ЛИС как нагрузки или утечки в цепях с низкими потенциалами. Иногда используются и их нелинейные свойства (например, такой резистор может работать как датчик сопротивления, зависящего от напряжения). Достаточно часто в конструкции

полупроводниковых ИС встречаются так называемые «коллекторные» резисторы, для которых дорожка сопротивления выбирается в коллекторной области (см. прохождение тока по цепи AB , рис. 1.2, а). Эти резисторы — низкоомные

Совместно с транзисторной структурой (рис. 1.4, б) могут изготавливаться напыленные тонкопленочные резисторы.

В полупроводниковых ИС можно использовать конденсаторы с номиналом до 50 пФ. Три конструкции интегральных конденсаторов показаны на рис. 1.6. Конденсатор (рис. 1.6, а) имеет структуру металл — оксид — полупроводник (МОП-конденсатор). Его нижняя обкладка с целью уменьшения потерь

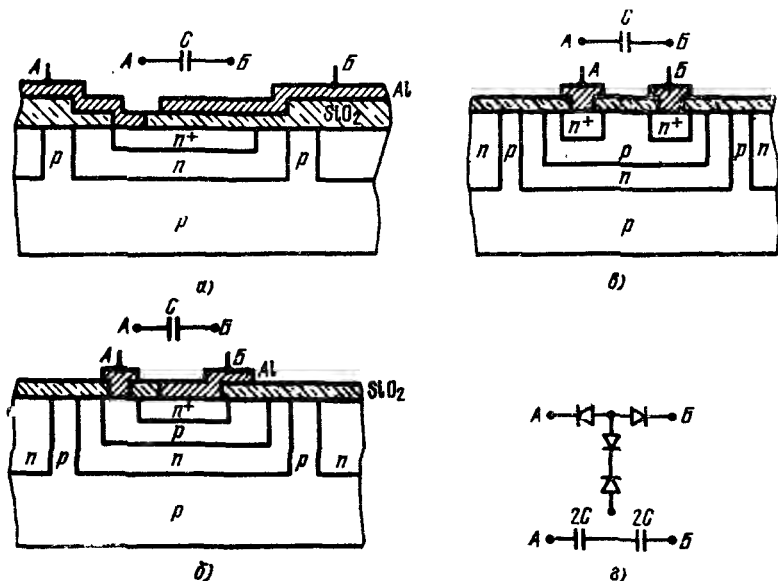


Рис. 1.6. Интегральные конденсаторы:

а — неполярный МОП-конденсатор (A, B — обкладки); б — полярный полупроводниковый конденсатор; в — неполярный полупроводниковый конденсатор; г — эквивалентные схемы неполярного полупроводникового конденсатора

выполнена из низкоомного полупроводника. МОП-конденсатор — неполярный. На рис. 1.6, б показано сечение полярного конденсатора, образуемого запертым $p-n$ -переходом. Применяются конденсаторы такого типа с емкостью единицы пикофард. На рис. 1.6, в изображено поперечное сечение, а на рис. 1.6, г показана эквивалентная схема неполярного $p-n$ -конденсатора. Емкость полупроводниковых конденсаторов зависит от напряжения, но они занимают на подложке меньшую, чем МОП-конденсатор, площадь.

В процессе расширения номенклатуры ЛИС и улучшения их свойств используются новые технологические приемы, которые все более приближают транзистор к идеальному: снижаются сопротивления r_k и r'_0 [6], увеличиваются значения коэффициента усиления по току B и пробивных напряжений, снижаются токи утечки и уровни паразитных обратных связей. Постепенно и схемотехника ЛИС все лучше использует избыточность свойств интегральных усилительных элементов, гарантируемую технологией. Заметим, что в настоящее время имеется ряд ЛИС, в которых практически не используются классические пассивные элементы (резисторы, конденсаторы).

Высококачественные интегральные транзисторные структуры требуют постоянного совершенствования качества исходного материала монокристал-

лического кремния и всех технологических процессов: обработки поверхности, эпитаксии, улучшения разрешающей способности и точности фотолитографических процессов и процессов диффузии. Точность фотолитографии при серийном производстве определяет минимальные реализуемые размеры транзисторных структур, для которых частотные усилительные и шумовые свойства определяются отношением периметр/площадь сечения перехода эмиттер — база.

Особенно важным это свойство оказывается для оконечных мощных радиочастотных структур. На рис. 1.7 представлены сравнительные примеры топологии малосигнальной и мощной транзисторных интегральных структур.

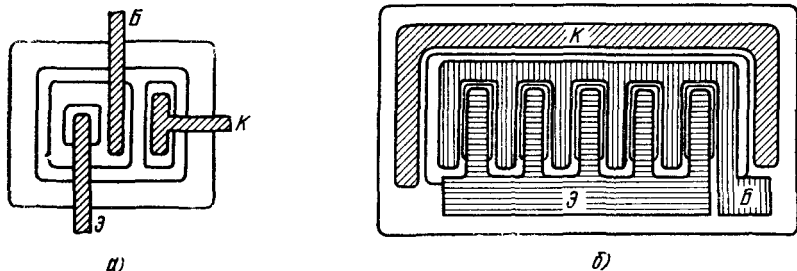


Рис 1.7. Примеры топологии малосигнального (а) и мощного (б) интегральных резисторов

Оконечная структура (в данном случае так называемая «гребенчатая») имеет много предельно узких эмиттерных островков, чем и достигается увеличение отношения периметр/площадь сечения. Структуры такого типа применяются для СВЧ транзисторов и мощных оконечных транзисторов других ИС общего применения.

Различные униполярные структуры рассмотрены в гл. 7.

1.2. Электрические параметры каскадов, построенных на биполярных транзисторах

В массе интегральной линейной продукции преобладают многокаскадные ИС, построенные на биполярных структурах. Разработчики этих ИС используют в разнообразных сочетаниях три классические схемы включения транзисторов: с общим эмиттером (ОЭ), с общей базой (ОБ) и с общим коллектором (ОК, по-другому, эмиттерный повторитель) [7]. Необходимо получить простые зависимости, связывающие токи каскадов, номиналы нагрузок и значения параметров транзисторов с усилительными параметрами этих каскадов (коэффициентами усиления, входным и выходным сопротивлениями).

1.2.1. Управляющая характеристика транзистора

Биполярный транзистор управляется входным током I_B (или напряжением $U_{B\delta}$), генерируя выходной сигнал — коллекторный ток $I_K = \beta I_B$ (рис. 1.8, а). По принципу действия транзистор усиливает линейно, без искажений (в β раз) токовый входной сигнал. Отклик по коллекторному току на приращение управляющего напряжения $\Delta U_{B\delta}$ нелинейный, соответствующий экспоненциальной входной характеристике транзистора. Управляющий переход база — эмиттер в линейном режиме открыт прямым смещением. Он моделируется на эквивалентной схеме (рис. 1.8, а) диодом. Управляемый переход коллектор — база обеднен носителями, его можно моделировать генератором тока.

Вольтамперная характеристика эмиттерного диода с большой точностью аппроксимируется экспонентой:

$$I_3 = I_s [\exp(U_{бэ}/\varphi_T) - 1] = (B + 1) I_6, \quad (1.1)$$

где $\varphi_T = kT/q$ — температурный потенциал (k — постоянная Больцмана; T — абсолютная температура; q — элементарный заряд), для $T = 300$ К $\varphi_T = 26$ мВ; I_3 — ток эмиттера в рабочей точке; $U_{бэ}$ — управляющее переходом эмиттер — база напряжение; I_s — диффузионный ток утечки перехода эмиттер — база, с достаточной точностью его можно считать равным $I_{бэ0}$, т. е. полному обратному току перехода эмиттер — база; I_6 — базовый ток транзистора [8].

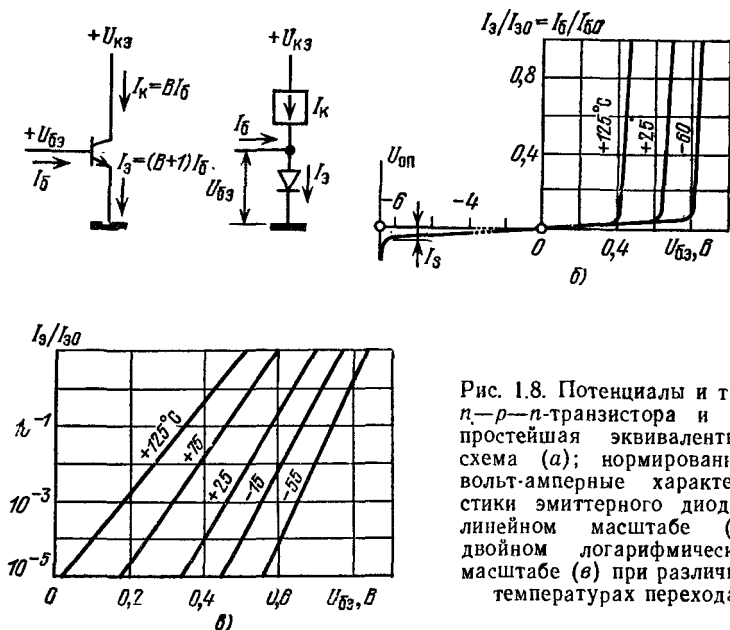


Рис. 1.8. Потенциалы и токи n - p - n -транзистора и его простейшая эквивалентная схема (а); нормированные вольт-амперные характеристики эмиттерного диода в линейном масштабе (б); двойном логарифмическом масштабе (в) при различных температурах перехода

На рис. 1.8, б показано (в линейном масштабе по осям) семейство нормированных характеристик $I_3(U_{бэ})$ для биполярного транзистора при трех значениях температуры. Координаты по вертикальной оси позволяют отсчитать изменение эмиттерного тока I_3 относительно первоначально установленного значения I_{30} в зависимости от напряжения на диоде (т. е. от управляющего транзистором напряжения $U_{бэ}$).

Входной ток транзистора $I_6 = I_3/(B + 1)$, поэтому семейство характеристик (рис. 1.8, б) отображает также изменение отношения I_6/I_{60} от напряжения $U_{бэ}$. В формуле (1.1) коэффициентом, нормирующим экспоненту, является ток I_s . Чем точнее он определен, тем лучше будут совпадать реальные и аппроксимированные характеристики.

Уравнение (1.1) можно выразить относительно тока эмиттера. Пренебрегая в (1.1) единицей и логарифмируя обе части, получаем

$$U_{бэ} = \varphi_T \ln(I_3/I_s). \quad (1.2)$$

Поскольку ток I_s на три-четыре порядка меньше, чем ток I_3 , то функции (1.1) и (1.2) в линейном масштабе графика имеют вид линии с изломом в точке U_{on} . Пороговое напряжение U_{on} открывания кремниевого p — n -перехода

составляет для тока эмиттера порядка 1 мА примерно 0,7 В при 20° С. С уменьшением уровня тока эмиттера пороговое напряжение снижается. При изменении температуры напряжение порога меняется с отрицательным градиентом 2,2 ... 2,4 мВ/°С. Эта величина типичная для любых кремниевых транзисторных и диодных структур. В режиме обратного пробоя переход база — эмиттер стандартного малосигнального интегрального транзистора ведет себя как стабилитрон с опорным напряжением $U_{оп} = 6,2 \pm 0,2$ В.

Для полностью открытого перехода база — эмиттер (часть характеристики, где $U_{бэ} > U_{п}$) значение логарифма велико, так как ток $I_{к}$ весьма мал по абсолютной величине. Эта часть характеристики имеет большую крутизну.

График функции (1.1) для кремниевого прибора в логарифмическом масштабе представляет прямую линию в пределах 4...5 дек. изменения базового тока. На рис. 1.8, в показано семейство управляющих характеристик биполярного транзистора, построенных в логарифмическом масштабе по шкале управляющего тока.

Напряжение $U_{бэ}$ зависит не только от эмиттерного тока $I_{э}$. Для интегрального кремниевого $n-p-n$ -транзистора имеет место уравнение [8]

$$U_{бэ} = \Delta\mathcal{E}_0 (1 - T/T_0) + U_{бэ0} (T/T_0) + n\varphi_T \ln (T/T_0) + \varphi_T \ln (I_{к}/I_{к0}). \quad (1.3)$$

устанавливающее связь энергетической зоны полупроводникового материала $\Delta\mathcal{E}_0$, относительных значений температуры T/T_0 и коллекторного тока $I_{к}/I_{к0}$ с напряжением $U_{бэ}$ (в данной формуле коэффициент n характеризует качество изготовления транзистора).

Уравнение (1.3) обеспечивает хорошую точность расчетов в таких пределах изменения коллекторного тока $I_{к}/I_{к0}$, когда при малых уровнях $I_{к}$ током утечки $I_{кб0}$ можно пренебречь, а при больших $I_{к}$ уровень инжекции эмиттера остается достаточным.

Для расчетов по уравнению (1.3) можно пользоваться следующими цифрами: $\Delta\mathcal{E}_0 = 1,205$ В; $n = 1,5$. Например, для $t = 125^\circ\text{C}$, $t_0 = 25^\circ\text{C}$ ($T/T_0 = 398^\circ/298^\circ$), $U_{бэ0} = 670$ мВ и $I_{к} = I_{к0}$ напряжение $U_{бэ} = -0,403 + + 0,894 - 0,015 = 0,477$ В. В этом примере рассчитано изменение напряжения $U_{бэ}$ только от температуры. Обычно в усилительном каскаде коллекторный ток транзистора $I_{к}$ остается относительно стабильным, поэтому можно считать, что напряжение $U_{бэ}$ зависит от температуры линейно.

Характеристики, представленные на рис. 1.8, в, рассчитаны по уравнению (1.3) и отображают зависимость напряжения от температуры, а также от изменения уровня коллекторного тока в пределах 7 дек. Как правило, значением последних двух составляющих в формуле (1.3) можно пренебречь.

1.2.2. Коэффициент усиления транзистора по току

Основной усилительный параметр транзистора — коэффициент усиления коллекторного тока

$$B = I_{к}/I_{б}. \quad (1.4)$$

здесь $I_{к}$ и $I_{б}$ — полные значения коллекторного и базового токов транзистора.

Интегральный транзистор сохраняет коэффициент усиления по току B в диапазоне изменения токов эмиттера 4 ... 5 дек. Именно это свойство позволяет проверить качество как малосигнальных, так и относительно мощных транзисторных структур. На рис. 1.9, а представлены зависимости полного коэффициента усиления по току $B = I_{к}/I_{б}$ для интегральных структур, имеющих разные геометрические размеры. Как видно из этих графиков, планарные кремниевые транзисторы любой конфигурации имеют достаточно большое значение B в режиме микротоков коллектора (10...100 мкА). Этот режим применяется во входных каскадах ИС и позволяет получить большое входное сопротивление, а также благоприятные шумовые и дрейфовые параметры. Эффект сохранения коэффициента усиления интегрального транзи-

стора по току объясняется крайне малыми обратными токами переходов эмиттер—база и коллектор — база, что, в свою очередь, есть следствие их малых геометрических размеров. Как правило, токи утечки переходов $I_{КБ0}$ и $I_{ЭБ0}$ для планарных кремниевых структур на три порядка меньше аналогичных токов для германиевых транзисторов, обладающих сопоставимыми электрическими параметрами. Ориентировочным уровнем тока $I_{КБ0}$ для малосигнального планарного транзистора можно считать 1 нА при 20° С.

При повышении температуры ток утечки $I_{КБ0}$ может увеличиться до десятков наноампер с градиентом роста: удвоение тока при увеличении температуры на 10° С. Столь малые значения токов утечки позволяют уверенно пользоваться токами управления по базе на уровне десятых долей микро-

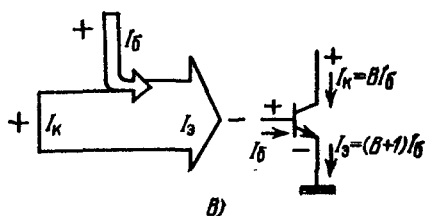
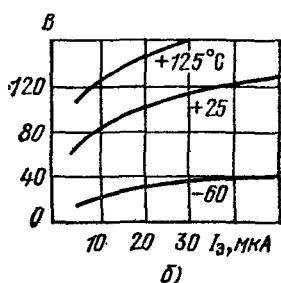
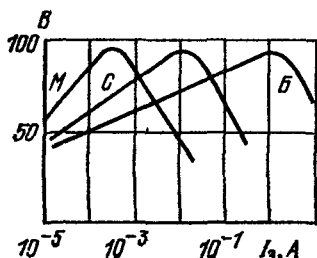


Рис. 1.9. Примеры зависимостей коэффициента усиления по току от тока эмиттера для интегральных структур:

М — малой, С — средней, Б — большой (а); для кремниевого $p-n-p$ -транзистора типа КТ332 (б); диаграмма токов транзистора (в)

ампера, что определяет для современной стандартной продукции границу устойчивого микрорежима на уровне токов эмиттера $I_э = 5...50$ мкА в широком диапазоне окружающих температур.

Для кремниевого $p-n$ -перехода эмиттер — база существенной составляющей тока утечки является ток рекомбинации в слое, обедненном зарядами. Этот ток не зависит от базового тока и не участвует в усилении. Составляющая утечки присутствует при прямом и обратном смещении $p-n$ -перехода эмиттер — база. Уровень данного тока зависит от равномерности структуры полупроводника. Другой составляющей токов утечки $I_{КБ0}$ и $I_{ЭБ0}$ являются токи рекомбинации по участкам переходов коллектор — база и база — эмиттер, соприкасающимися с поверхностью ИС. Эта важнейшая составляющая токов утечки для интегральных структур малого размера по абсолютной величине весьма мала, поскольку она определяется контактной длиной «переход — поверхность» кристалла, а также качеством самой поверхности и ее изоляции (в данном случае слоем окисла SiO_2).

На рис. 1.9, б приведены экспериментальные зависимости B от $I_э$ для серийного планарного транзистора со средними геометрическими размерами структуры при различных окружающих температурах. В режиме микротоков у таких транзисторов при крайних отрицательных температурах B уменьшается в 3...4 раза, а при крайних положительных увеличивается в 2...3 раза по сравнению со значением при нормальной температуре. Абсолютный реализуемый уровень B при микротоках $I_э$ лимитируется лишь током утечки перехода. Если токи утечки отсутствуют, теоретически можно обеспечить

работу транзистора при сколь угодно малых токах эмиттера. Реально в специальных структурах удается достичь в настоящее время $B > 10$ тыс.

На рис. 1.9, а в виде условной диаграммы показано, что эмиттерный ток $n-p-n$ -транзистора

$$I_3 = I_K + I_6 = (B + 1) I_6 = I_K / \alpha; \quad (1.5)$$

здесь $\alpha = B / (B + 1) = I_K / I_3$ — коэффициент передачи эмиттерного тока.

1.2.3. Эквивалентная схема интегрального транзистора

На рис. 1.10 показаны поперечное сечение и эквивалентная схема планарного транзистора, располагающегося в интегральной структуре, имеющей $p-n$ -изоляцию. Схема рис. 1.10, б отличается от эквивалентной схемы для дискретного транзистора, имеющего нижний вывод коллектора. Во-первых, в интегральном транзисторе вывод коллектора расположен на той же плоскости, что и выводы базы и эмиттеров (планарное расположение выводов).

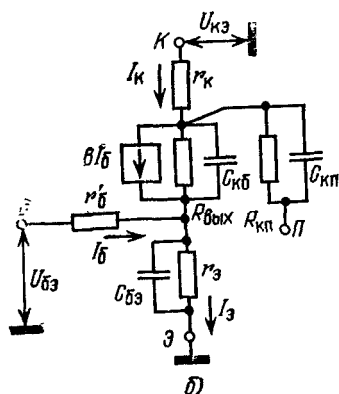
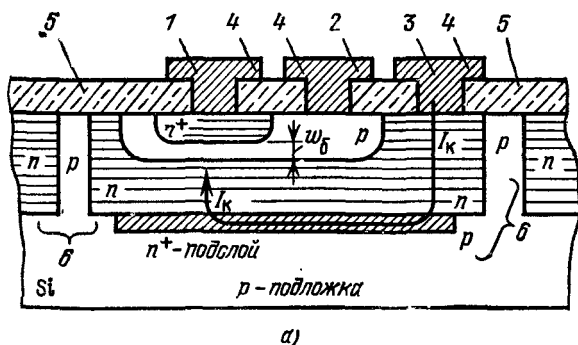


Рис. 1.10. Формирование элементов эквивалентной схемы интегрального транзистора:

а — путь коллекторного тока по интегральной структуре (1 — вывод эмиттера, 2 — вывод базы, 3 — вывод коллектора, 4 — металлизация выводов, 5 — изоляция поверхности SiO_2 , 6 — изолирующие $p-n$ переходы); б — эквивалентная схема для режима малого сигнала

Во-вторых, коллекторные n -области соседних интегральных транзисторов электрически взаимно изолируются с помощью специальных $p-n$ -переходов, образуемых подложкой и вертикальными p -областями. Подложка p -типа всегда надежно соединяется с самой отрицательной по потенциалу точкой принципиальной схемы ИС. Следовательно, когда на схему подаются питающие напряжения, потенциал любой коллекторной области будет положительным относительно подложки и поэтому изолирующие $p-n$ -переходы при работе ИС оказываются запертыми.

Влияние запертого $p-n$ -перехода, шунтирующего выходную цепь транзистора, показано на эквивалентной схеме рис. 1.10, б сопротивлением утечки коллектор—подложка $R_{кп}$ и емкостью запертого перехода $C_{кп}$. Их значения зависят от напряжения коллектор—подложка, которое будет различным для каждого транзистора данной ИС. Перенос вывода коллектора планарного транзистора «вверх», вызывающий удлинение пути прохождения тока по «телу» коллектора, приводит к значительному увеличению объемного сопротивления коллекторной области r_k . Собственное сопротивление базовой области моделируется резистором r'_b . Значения сопротивлений r_k и r'_b не зависят от уровня управляющих сигналов.

Усилительные свойства транзистора отображаются генератором выходного тока B/I_b .

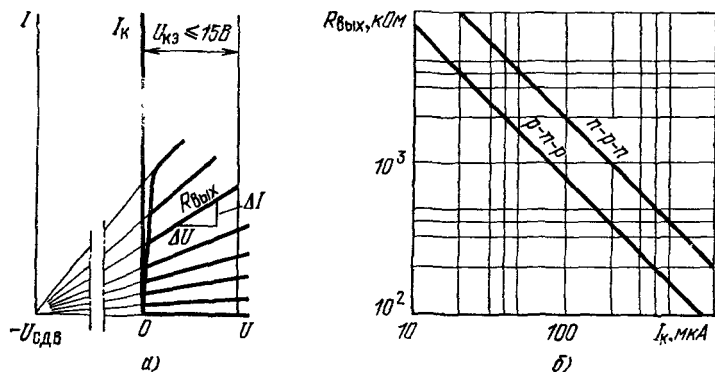


Рис. 1.11. Выходное сопротивление интегральных $p-p-n$ - и $p-n-p$ -транзисторов:

а — способ аппроксимации; б — графики зависимостей $R_{\text{вых}}(I_k)$

Выходное сопротивление биполярных транзисторов зависит от конструкции структуры. Можно считать, что выходные характеристики транзистора (рис. 1.11, а) веерообразны. Если найти узел, где они сходятся (потенциал сдвига — $U_{сдв}$), получим семейство вольт-амперных характеристик (ВАХ) эквивалентных линейных сопротивлений $R_{\text{вых}} = U_{сдв}/I_k$. Таким образом, выходное сопротивление биполярных транзисторов в пределах линейной части их ВАХ (т. е. 10...15 В) обратно пропорционально уровню коллекторного тока.

Потенциал $U_{сдв}$ зависит от конструкции транзистора (приведем несколько значений этого напряжения: для транзистора типа КТ326 $U_{сдв} = 90...100$ В, для КТ315 — 50 В, для 1НТ591 — 50 ... 70 В, для КТ608 — 130 В, для КFY46 (Tesla) — 100...300 В).

Выходные сопротивления интегральных биполярных транзисторов можно подсчитать по эмпирическим соотношениям

$$R_{\text{вых } p-p-n} = 1/h_{229} = 200 \text{ В}/I_k, \quad (1.6)$$

$$R_{\text{вых } p-n-p} = 80 \text{ В}/I_k. \quad (1.7)$$

На графиках рис. 1.11, б показаны зависимости $R_{\text{вых}}(I_k)$, рассчитанные по формулам (1.6) и (1.7). Таким образом, при малых коллекторных токах транзистор имеет со стороны коллектора большое выходное сопротивление, однако падение напряжения на таком нелинейном нагрузочном резисторе не превышает 10...15 В (а не $U_{сдв} = 80$ или 200 В для линейного резистора).

Из-за емкости $C_{кб}$ (см. рис. 1.10, б) на высоких частотах возникает основная доля емкостного тока паразитной связи контуров выходного сигнала

и источника. Резистором r_3 моделируется внутреннее сопротивление эмиттерной области, зависящее от тока эмиттера и определяющее основную часть входного сопротивления транзистора $r_{бэ}$ между его управляющими электродами база и эмиттер. Внутреннее сопротивление эмиттерного диода можно найти, если продифференцировать уравнение (1.2):

$$r_3 = dU_{бэ}/dI_3 = \varphi_T/I_3 = \varphi_T/[(B+1)I_б], \quad (1.8)$$

здесь предполагается, что $I_3 = \text{const}$.

Входное сопротивление транзистора относительно тока базы

$$r_{бэ} = r_3 (B+1) = (\varphi_T/I_3) (B+1) = \varphi_T/I_б. \quad (1.9)$$

Генератор выходного тока $I_K = B/I_б$ и сопротивление r_3 — основные элементы эквивалентной схемы: они формируют усилительные свойства транзистора. Остальные элементы схемы рис. 1.10, б ограничивают параметры каскадов, проектируемых на этом транзисторе.

1.2.4. Параметры каскада с общим эмиттером

На рис. 1.12, а представлена упрощенная схема каскада с общим эмиттером (ОЭ), в которой транзистор усиливает ток сигнала. Коэффициент усиления по току каскада с ОЭ

$$K_{I_3} = I_K/I_{вх} = B, \quad (1.10)$$

здесь считается, что входной ток каскада $I_{вх} = I_б$.

Формулу для коэффициента усиления этого каскада по напряжению можно найти, если применить закон Ома ко входной и выходной цепям:

$$\begin{aligned} K_{U_3} = U_{вых}/U_с &= (I_K R_{кн})/(I_{вх} R_{вх}) = I_K R_{кн}/[I_б (R_с + h_{113})] = \\ &= BR_{кн}/(R_с + h_{113}), \end{aligned} \quad (1.11)$$

где $U_с$ — напряжение источника сигнала; $R_{вх}$ — полное входное сопротивление каскада, наблюдаемое со стороны источника; $R_с$ — сопротивление источника сигнала; I_K и $I_б = I_{вх}$ — токи сигналов в коллекторной и базовой цепях транзистора; $h_{113} = r_{бэ}$ — входное сопротивление транзистора.

Формула (1.11) выведена в предположении, что для планарного транзистора коэффициент обратной связи $h_{12} = 0$ и выходная проводимость $h_{22} = 0$. Параметры усилительных каскадов удобно выразить с помощью абсолютных уровней токов, протекающих через переходы транзисторов. Этим методом удастся упростить расчеты многокаскадных схем.

Согласно эквивалентным схемам рис. 1.10, б и 1.12, а, входное сопротивление транзистора в схеме с ОЭ, наблюдаемое между электродами база — эмиттер,

$$h_{113} = r_{бэ} = \Delta U_{бэ}/\Delta I_б = r'_б + (B+1)r_3 \approx \varphi_T/I_б = (B+1)\varphi_T/I_3. \quad (1.12)$$

Сопротивление r_3 пересчитывается в цепь источника сигнала с коэффициентом $B+1$, так как через него протекает ток эмиттера, в $B+1$ раз превышающий входной ток $I_б$. Входное сопротивление транзистора обратно пропорционально току эмиттера и прямо пропорционально коэффициенту усиления B и температуре T .

Пример 1. Пусть $I_3 = 1$ мА, $B = 99$ и $T = 300$ К (т. е. $\varphi_T = 26$ мВ). Согласно (1.12) $h_{113} = 2,6$ кОм.

Пример 2. Пусть $I_3 = 20$ мкА, $B = 99$ и $T = 300$ К. В этом случае согласно (1.12) $h_{113} = 130$ кОм.

Если в последнем случае входное сопротивление измерить, то его значение в режиме микроамперных токов может оказаться в 1,5...2 раза большим, чем рассчитанное по формуле (1.12). Поэтому формула (1.12) часто модифи-

пируется, в нее вводится так называемый множитель $m = 1 \dots 2$, которым учитывается падение B в режиме микротоков

$$h_{11\alpha} \text{ реал} = m\varphi_T / I_0 = (B + 1) (m\varphi_T / I_0). \quad (1.13)$$

При токах I_0 превышающих десятки доли миллиампера, можно положить $m = 1$. Для стандартных интегральных биполярных транзисторов реально обеспечивается входное сопротивление до 1 МОм, для специальных транзисторов со сверхвысокими значениями B — до 100 МОм. Заметим, что при $I_0 = 1$ А, $B = 99$ и $T = 300$ К входное сопротивление транзистора равно 2,6 Ом. На рис. 1.12, б показаны зависимости входного сопротивления транзистора от тока эмиттера I_0 и коэффициента усиления B .

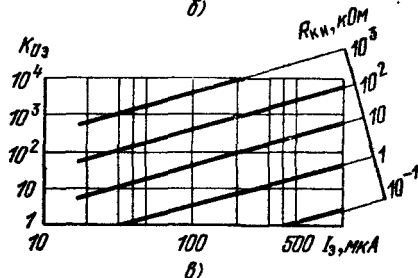
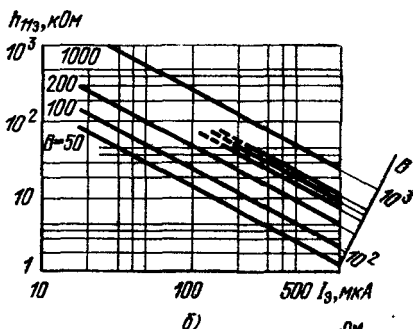
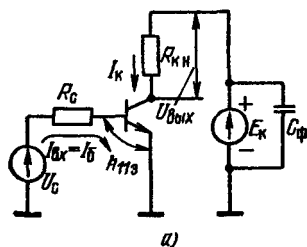


Рис. 1.12. Каскад с общим эмиттером:

а — упрощенная схема; б — зависимости входного сопротивления от тока эмиттера и коэффициента усиления транзистора; в — зависимости коэффициента усиления по напряжению от тока эмиттера и номинала коллекторной нагрузки

По ряду причин (статические и шумовые ошибки) в принципиальных схемах пользуются отношением сопротивлений $R_c / h_{11\alpha} < 0,1$, поэтому для большинства источников сигналов за счет большого значения $h_{11\alpha}$ обеспечивается режим генератора тока. Если значением сопротивления R_c в формуле (1.11) пренебречь, то по формулам (1.11) и (1.12) получим основное уравнение для расчета коэффициента усиления каскада с ОЭ в зависимости от тока эмиттера и температуры:

$$K_{U_0} = BR_{кн} / (R_c + h_{11\alpha}) \approx BR_{кн} / h_{11\alpha} = BR_{кн} / [(B + 1) (\varphi_T / I_0)] \approx R_{кн} I_0 / \varphi_T, \quad (1.14)$$

здесь считается, что $B \gg 1$, т. е. базовым током можно пренебречь. Согласно (1.14) K_{U_0} не зависит от коэффициента усиления транзистора B . Отношение $S = I_0 / \varphi_T$ имеет размерность проводимости и является крутизной усиления транзистора (учтем, что $\varphi_T / I_0 = r_0 = 1 / S$, кроме того $S \approx B / h_{11\alpha}$). На рис. 1.12, в показаны зависимости K_{U_0} от тока эмиттера и коллекторной нагрузки $R_{кн}$.

С помощью крутизны S уравнение для расчета $K_{U_э}$ для каскада с ОЭ сводится к стандартной форме

$$K_{U_э} = SR_{\text{кн}} = (B/h_{11э}) R_{\text{кн}} = (I_э/\varphi_T) R_{\text{кн}}. \quad (1.15)$$

Формула $K_U = SR_{\text{н}}$ используется для расчета усиления каскадов, построенных на электронных лампах и полевых транзисторах.

Выходное сопротивление каскада с ОЭ определяется параллельным включением выходного сопротивления интегрального транзистора, рассчитываемого по формулам (1.6) или (1.7), а также сопротивления нагрузки $R_{\text{кн}}$. Сопротивление $R_{\text{вых}} = 1/h_{22э}$ следует учитывать при высокоомных сопротивлениях нагрузок $R_{\text{кн}}$.

Коэффициент усиления по мощности для каскада с ОЭ

$$K_{P_э} = K_{I_э} K_{U_э} = B I_э R_{\text{кн}} / \varphi_T \quad (1.16)$$

наибольший.

1.2.5. Параметры каскада с общим коллектором

На рис. 1.13, а показана упрощенная схема включения транзистора по схеме с общим коллектором (ОК). Коллектор заземляется по сигналу через источник питания, имеющий «нулевое» внутреннее сопротивление. Коэффициент усиления по току

$$K_{I_{\text{к}}} = I_{\text{вых}} / I_{\text{вх}} = I_э / I_б = B + 1. \quad (1.17)$$

Коэффициент передачи напряжения сигнала для каскада с ОК можно подсчитать с помощью одноконтурной эквивалентной схемы рис. 1.13, б, составленной относительно входного тока. В этой схеме сопротивление нагрузочного резистора $R_{\text{эп}}$ увеличено в $B + 1$ раз, так как в принципиальной схеме через него протекает выходной ток, в $B + 1$ раз больший, чем входной.

Таким образом, коэффициент передачи каскада с ОК

$$K_{U_{\text{к}}} = (B + 1) R_{\text{эп}} / [R_с + h_{11э} + (B + 1) R_{\text{эп}}] \quad (1.18)$$

близок к единице, где $R_с + h_{11э} \ll (B + 1) R_{\text{эп}}$.

Если $R_с = 0$, то формулу (1.18) можно преобразовать, разделив числитель и знаменатель на $h_{11э}$:

$$K_{U_{\text{к}}} = (I_э/\varphi_T) R_{\text{эп}} / [1 + (I_э/\varphi_T) R_{\text{эп}}] = SR_{\text{эп}} / (1 + SR_{\text{эп}}). \quad (1.19)$$

На рис. 1.13, в показаны графики зависимости $K_{U_{\text{к}}}$ от тока эмиттера транзистора $I_э$ и сопротивления эмиттерной нагрузки $R_{\text{эп}}$.

Формулу (1.19) можно использовать и для расчета K_U катодного или истокового повторителей. Поскольку с уменьшением $I_э$ крутизна усиления транзистора падает, то значение $K_{U_{\text{к}}}$ может оказаться существенно меньшим единицы (особенно при малых номиналах резистора нагрузки, см. рис. 1.13, в).

Входное сопротивление каскада с ОК согласно схеме рис. 1.13, б

$$R_{\text{вх к}} = R_с + h_{11э} + (B + 1) R_{\text{эп}}. \quad (1.20)$$

Пренебрегая $R_с$, получаем

$$R_{\text{вх к}} = (B + 1) (\varphi_T / I_э + R_{\text{эп}}). \quad (1.21)$$

Выходное сопротивление каскада с ОК можно определить по эквивалентной схеме рис. 1.13, в, составленной относительно выходного тока. В этой схеме для сохранения прежнего распределения потенциалов по замкнутому

контуру сопротивление входной цепи $R_c + h_{11\theta}$ необходимо уменьшить в $B + 1$ раз

$$R_{\text{вых к}} = R_{\text{эп}} \parallel [(R_c + h_{11\theta}) / (B + 1)] = R_{\text{эп}} \parallel [R_c / (B + 1) + \Phi_T / I_{\theta}]. \quad (1.22)$$

Коэффициент усиления по мощности для каскада с ОК

$$K_{P_K} = K_{I_K} K_{U_K} = (B + 1) K_{U_K} \quad (1.23)$$

не может превышать значения $B + 1$.

Каскад с ОК используется для согласования большого внутреннего сопротивления R_c каскадов, усиливающих напряжение, с малыми сопротив-

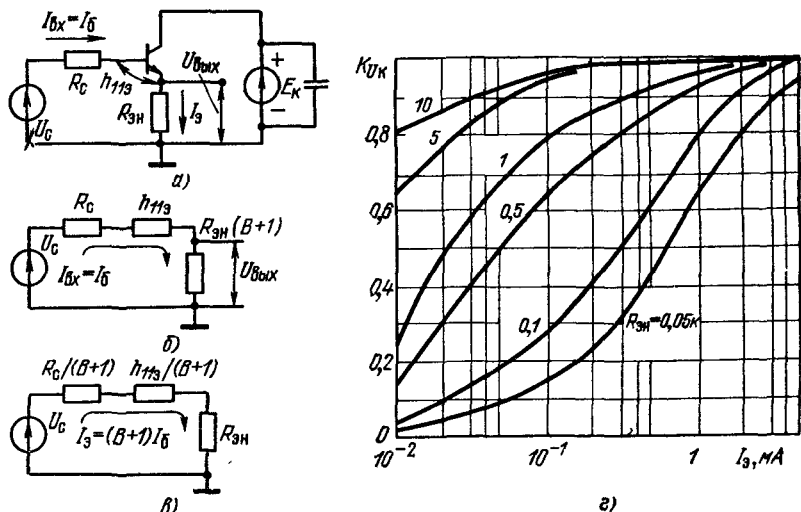


Рис. 1.13. Каскад с общим коллектором (ЭП—эмиттерный повторитель):

а — упрощенная схема; *б* — эквивалентная схема для подсчета K_{U_K} и $R_{\text{вхк}}$; *в* — эквивалентная схема для подсчета $R_{\text{вхк}}$; *г* — зависимости коэффициента передачи ЭП от тока эмиттера при различных номиналах эмиттерной нагрузки $R_{\text{эп}}$

лением нагрузки $R_{\text{эп}}$. Каскад генерирует стабильное выходное напряжение на нагрузке, так как в нем имеется полная последовательная отрицательная обратная связь по напряжению: напряжение сигнала U_c и выходное находятся в одном контуре.

1.2.6. Параметры каскада с общей базой

В каскаде с общей базой (ОБ) транзистор управляется сигналом, прикладываемым между эмиттером и базой, но, поскольку базовый вывод заземляется от источника, потребляется много больший входной ток $I_{\theta} = (B + 1) I_{\delta}$. На рис. 1.14, *а* показана упрощенная схема каскада с ОБ. Коэффициент усиления по току

$$K_{I_{\delta}} = I_{\text{вых}} / I_{\text{вх}} = I_K / I_{\theta} = \alpha < 1. \quad (1.24)$$

Каскад с ОБ работает как повторитель тока сигнала. Если в схеме рис. 1.14, *а* $R_c \gg r_{\theta}$ то от источника сигнала U_c потребляется ток сигнала $I_c = U_c / (R_c + r_{\theta}) \approx U_c / R_c$, который не зависит от входного сопротивления транзистора. Коллекторный ток $I_K = I_{\text{вых}} = \alpha I_{\theta}$ в этом случае так-

же почти не зависит от свойств транзистора и от номинала резистора нагрузки $R_{\text{КН}}$, если $R_{\text{КН}} \ll R_{\text{ВЫХ}}$, — выходного сопротивления транзистора, рассчитываемого по формулам (1.6) и (1.7).

На рис. 1.14, б показана одноконтурная эквивалентная схема каскада с ОБ, номиналы в которой пересчитаны относительно входного тока I_c . Для этого выходное сопротивление транзистора $R_{\text{ВЫХ}}$ и сопротивление нагрузки $R_{\text{КН}}$ имеют коэффициент α . Относительно нагрузки выходное сопротивление каскада с ОБ

$$R_{\text{ВЫХ}} \text{ б} = \alpha R_{\text{ВЫХ}} + r_a + R_c \approx R_{\text{ВЫХ}} + R_c \quad (1.25)$$

тем больше, чем больше внутреннее сопротивление источника сигнала (т. е. чем лучше зафиксирован режим генератора входного тока).

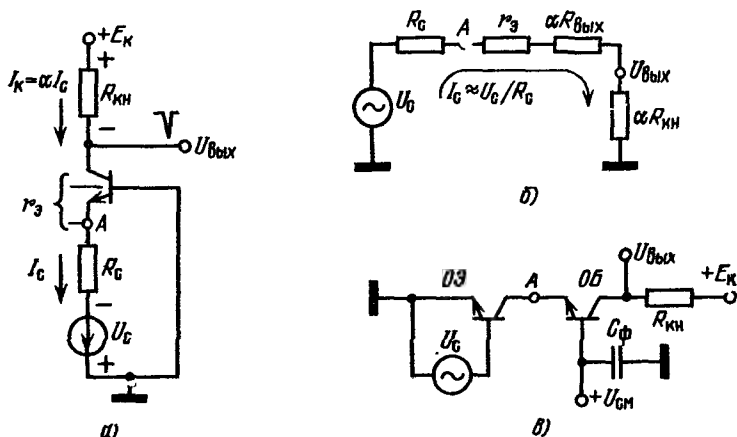


Рис. 1.14. Каскад с общей базой:

а — упрощенная схема; б — зависимость входного сопротивления от тока эмиттера; в — каскодное включение (ОЭ—ОБ) двух транзисторов

В качестве схемы с особо большим выходным сопротивлением часто используется сложный каскад, имеющий включение транзисторов с ОЭ — ОБ (так называемая каскодная схема, см. рис. 1.14 в). Здесь сопротивление $R_c \approx R_{\text{ВЫХ}} n-p-n$, поэтому сложный каскад может работать как хороший генератор выходного тока.

Коэффициент усиления по напряжению для каскада с ОБ подсчитывается аналогично каскаду с ОЭ:

$$U_{\text{ВЫХ}} = I_K R_{\text{КН}} = \alpha I_c R_{\text{КН}} = \alpha U_c R_{\text{КН}} / (R_c + r_a), \quad (1.26)$$

откуда

$$K_{U \text{ б}} = U_{\text{ВЫХ}} / U_c = \alpha R_{\text{КН}} / (R_c + r_a) \approx \alpha R_{\text{КН}} / R_c \approx R_{\text{КН}} / R_c. \quad (1.27)$$

Если $R_c = 0$, то каскад с ОБ по коэффициенту усиления идентичен каскаду с ОЭ (но у каскада с ОБ мало входное сопротивление для источника сигнала и имеется высокочастотное экранирование входной цепи от выходной):

$$K_{U \text{ б}} = \alpha R_{\text{КН}} / r_a = \alpha R_{\text{КН}} I_a / \varphi_T = B R_{\text{КН}} I_0 / \varphi_T. \quad (1.28)$$

Без резистора R_c входное сопротивление каскада с ОБ $R_{\text{ВХ}} \text{ б} = r_a = \varphi_T / I_a = 1/S$ мало и соответствует выходному сопротивлению каскада с ОК (эмиттерного повторителя). Режим малого входного сопротивления используется для приема сигналов с согласованного кабеля.

Параметр	Схема включения		
	ОЭ	ОК	ОБ
Крутизна усиления S	I_a/φ_T	I_a/φ_T	I_a/φ_T
Вид внутренней обратной связи в каскаде	Не имеется	Полная последовательная по напряжению	Полная параллельная по току
Основной режим	Усилитель — трансформатор сопротивления B	Повторитель напряжения на нагрузке $B+1$	Повторитель тока в нагрузке
Коэффициент усиления по току K_I			α
Коэффициент усиления по напряжению K_U	$BR_{KH}/(R_C + h_{11a}) \approx R_{KH} I_a/\varphi_T$	$SR_{aH}/(1 + SR_{aH}) = (I_a/\varphi_T) R_{aH}/[1 + (I_a/\varphi_T) R_{aH}]$	$\alpha R_{KH}/\{R_C + \varphi_I/I_a\} \approx R_{KH}/[R_C + 1/S]$
Коэффициент усиления по мощности K_P	$BI_a R_{KH}/\varphi_T$	$(B+1) K_U < (B+1)$	$\approx R_{KH}/[R_C + 1/S]$
Входное сопротивление $R_{вх}$	$(B+1) \varphi_T/I_a$	$(B+1) (\varphi_T/I_a + R_{aH}) \approx (B+1) R_{aH}$	$I_a/\varphi_T + R_C$
Выходное сопротивление (для $R_{вых}$; см (1.6) и (1.7))	$R_{KH} \parallel R_{вых}$	$R_{aH} \parallel [R_C/(B+1) + \varphi_T/I_a]$	$\alpha R_{вых} + r_a + R_C \approx R_{вых} + R_C$

Основные параметры трех элементарных транзисторных каскадов, на которых основана усилительная (и том числе и интегральная) схемотехника, пересчитанные к току эмиттера, входному и нагрузочному сопротивлениям каскада, сведены в табл. 1.1.

1.3. Особенности высокочастотных свойств элементарных каскадов

Транзисторные каскады с ОЭ, ОК и ОБ обладают различными частотными свойствами, которые в каждой из этих схем формируются двумя цепями: входной и выходной.

Частотные свойства усилительного каскада по входной цепи зависят от внутреннего сопротивления источника сигнала (для высокочастотных схем его необходимо выбирать минимальным), входного сопротивления каскада и его суммарной входной емкости.

У каскада с ОЭ, инвертирующего сигнал, входное сопротивление довольно велико. Основная часть входной емкости этого каскада для источника сигнала определяется так называемой «емкостью Миллера» — динамическим увеличением в $K_{U_a} + 1$ раз на высоких частотах паразитной емкости $C_{кб}$, которой обладает переход коллектор—база транзистора (см. также § 7.5):

$$C_{вх} = C_{кб} (K_{U_a} + 1) = C_M. \quad (1.29)$$

На рис. 1.15, а показано прохождение сигнала через каскад с ОЭ. На высоких частотах выходной сигнал инвертируется (сдвиг по фазе 180°) и приобретает задержку по фазе еще на 90° из-за спада частотной характе-

ристики (см. п. 1.8). С учетом того, что за счет емкости $C_{кб}$ на высоких частотах возникает дополнительный сдвиг фазы 90° и к этой емкости приложено напряжение $(K_{U_3} + 1)U_c$ (см. рис. 1.15, б), в контуре источника сигнала появляется емкостный ток положительной обратной связи $I_{ос}$.

Если коллекторная нагрузка имеет значительное внутреннее сопротивление, то в режиме большого сигнала (особенно, если нагрузка резонансная)

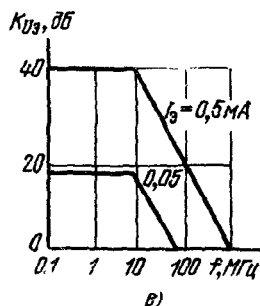
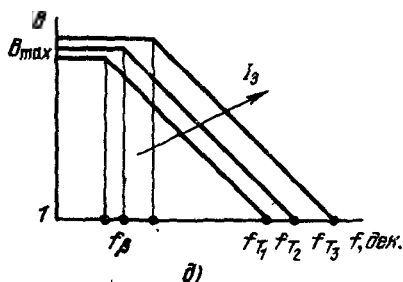
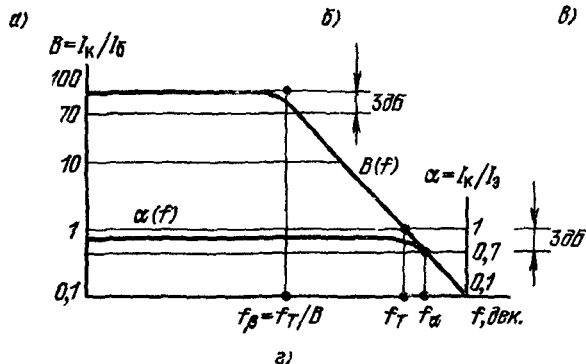
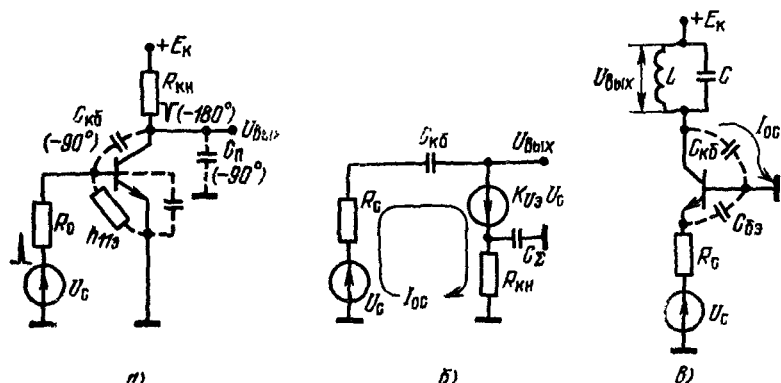


Рис. 1.15. Частотные свойства элементарных усилительных каскадов:

а — эквивалентная схема паразитных связей в каскаде с ОЭ; б — контур тока, вызванного емкостью Миллера; в — эквивалентная схема каскада с ОБ; г — частотные зависимости коэффициентов усиления транзистора; д — изменение частотных характеристик в зависимости от тока эмиттера; е — зависимость коэффициента усиления по напряжению каскада с ОЭ от частоты и тока эмиттера

«пролезание» выходного сигнала во входной контур оказывается существенным и схема может перейти в режим генерации. Напомним, что первые транзисторы сплавной конструкции обладали столь большими размерами переходов, а соответственно и большой емкостью $C_{кб}$, что на них нельзя было строить резонансные каскады без дополнительной нейтрализующей обратной связи из выходного контура во входной через подбираемый специальный конденсатор. У планарных транзисторов емкость $C_{кб}$ составляет единицы пикофард, поэтому самовозбуждение каскада с ОЭ может возникать лишь на крайних частотах.

В каскаде с ОК из-за малого значения K_{U_R} и отсутствия переворота сигнала по фазе эффект Миллера подавляется:

$$C_{вх} = C_{бэ} (1 - K_{U_R}). \quad (1.30)$$

Хотя входное сопротивление этого каскада велико, эмиттерный повторитель часто используется для развязки (предотвращения самовозбуждения) в линейных каскадах усиления, так как он служит низкоомным источником сигнала.

Каскад с ОБ сигнал не инвертирует; он имеет очень малое входное сопротивление. Основное его достоинство для применения на высокой частоте — внутреннее экранирование между входным и выходным контурами. Этот эффект объясняется тем, что базовая область, расположенная между коллекторной и эмиттерной, имеет нулевой потенциал по высокой частоте, поэтому мощное поле от большого сигнала выходного контура рассекается и от него через паразитную емкость транзистора $C_{кб}$ не наводятся токи во входном контуре. Хотя каскад с ОБ имеет $K_{U_б} < K_{U_э}$, но из-за его большого

выходного сопротивления и наличия внутреннего экранирования можно использовать непосредственное включение резонансных контуров. Каскад с ОБ не теряет устойчивости при большой амплитуде сигнала в нагружающем его колебательном контуре. На рис. 1.15, в схематически показано, что емкостный ток паразитной обратной связи $I_{ос}$ через емкость $C_{кб}$ в каскаде с ОБ заземляется и не попадает в контур входного сигнала.

Частотные свойства выходных цепей элементарных каскадов зависят от уровня тока эмиттера. Для каскада с ОК выходное сопротивление мало, это позволяет обслуживать емкостную нагрузку большого номинала. На рис. 1.15, г в двойном логарифмическом масштабе показаны идеализированные и реальные частотные зависимости коэффициентов усиления транзистора по току для включений с ОЭ и ОБ. Уменьшение коэффициента усиления каскада с ОЭ из-за частотных свойств транзистора начинается за частотой f_β , на которой реальное значение B падает до уровня 0,7.

Для правильно спроектированного транзистора дальнейший частотный спад имеет постоянную скорость 20 дБ/дек., т. е. соответствует одной постоянной времени и максимальному запаздыванию выходного сигнала по фазе на -90° . Если диаграмма Боде имеет две постоянные времени, то такой транзистор имеет опасный сдвиг фаз на высокой частоте (до 180°) и возбуждается.

На частоте f_T коэффициент усиления $B = 1$, т. е. транзистор перестает усиливать базовый ток при включении с ОЭ. На частотах, превышающих f_T , для усиления напряжения сигнала выгоднее использовать схему с ОБ, обладающую хорошей устойчивостью. Коэффициент усиления по току схемы с ОБ $\alpha < 1$ падает до уровня 0,7 на частоте $f_\alpha > f_T$. В режиме генерации транзистор можно использовать на несколько более высокой частоте f_{max} (см. § 1.5).

Частотные усилительные свойства транзистора зависят от эмиттерного тока (рис. 1.15, д). Если считать, что частотная характеристика выходной цепи транзистора соответствует одной постоянной времени, то минимальное внутреннее сопротивление транзистора (в режиме эмиттерного повторителя) $1/S = \varphi_T / I_\alpha$, поэтому максимально возможное значение частоты усиления [4]

$$f_T = (1/2\pi) (I_\alpha / \varphi_T) [1 / (C_{бэ} + C_{кб} + C_{пар})]. \quad (1.31)$$

где $S_{\text{б}}$ — емкость перехода база — эмиттер; $S_{\text{кб}}$ — емкость перехода коллектор — база; $S_{\text{пар}}$ — паразитная емкость, значение которой для ИС весьма малое.

Из формулы (1.31) следует, что полоса усиливаемых частот для биполярного каскада определяется его крутизной усиления, которая прямо пропорциональна току эмиттера: $S = I_{\text{э}}/\varphi_T$. Для радиочастотных каскадов, работающих на предельных частотах, используется режим максимального тока эмиттера (т. е. максимальной крутизны усиления S). Для входных каскадов ОУ с целью выигрыша во входном сопротивлении, в уровнях дрейфа и низкочастотных шумов приходится использовать режим микротоков эмиттера (минимальной крутизны). В этом случае, несмотря на уменьшение частоты f_T , частота f_{β} для каскада с ОЭ может оставаться достаточно большой, так как из-за уменьшения крутизны усиления значение $K_{U_{\beta}}$ пропорционально уменьшается (см. рис. 1.15, е).

Рассмотренные особенности частотных характеристик элементарных каскадов часто вынуждают использовать в широкополосных схемах комбинированные каскады усиления. Особенно удачей двухтранзисторный каскад (так называемый каскод), имеющий последовательное или параллельное включение транзисторов с ОК — ОБ. Этот каскад обладает большой устойчивостью, высоким выходным сопротивлением и частотными свойствами каскада с ОБ, но имеет свойственные каскаду с ОЭ повышенные значения $K_{U_{\beta}}$ и $R_{\text{вх}}$.

1.4. Шумовые свойства планарных структур

Шумовые параметры интегральных транзисторов определяют предельные разрешающие способности усилителей и в то же время являются хорошим индикатором, отражающим качество технологического процесса и конструкции данной структуры. Шумы в транзисторах вызываются несколькими независимыми источниками. Для расчетов шумовых параметров пользуются эквивалентными схемами [9].

Рассмотрим эквивалентную схему реального шумящего четырехполюсника (рис. 1.16, а), который состоит из идеального нешумящего усилителя, одинаково усиливающего или ослабляющего любые сигналы, подаваемые на его вход, и двух независимых источников на входе: генераторов шумового тока и шумового напряжения. Уровни этих шумовых сигналов устанавливаются так, чтобы шум на выходах как эквивалентной системы, так и реального исследуемого четырехполюсника был один и тот же (другими словами, внутренние источники шумов выносятся из реального четырехполюсника, а на вход идеального четырехполюсника включаются эквивалентные генераторы шумов).

На вход эквивалентного четырехполюсника подключается также и шумящий источник сигнала с внутренним сопротивлением R_c (или внутренней проводимостью G_c). Шумовые мощности на входе от источника шумового напряжения

$$P_{\text{шн}} = \bar{e}_{\text{ш}}^2 / R_c \quad (1.32)$$

и от генератора шумового тока

$$P_{\text{шт}} = \bar{i}_{\text{ш}}^2 / G_c \quad (1.33)$$

суммируются ($P_{\text{шн}} + P_{\text{шт}} = 4 kT P_{\text{ш}}$). Здесь $P_{\text{шн}}$ и $P_{\text{шт}}$ — шумовые мощности, отдаваемые генераторами среднеквадратичного шумового напряжения и тока; $\bar{e}_{\text{ш}}^2$ и $\bar{i}_{\text{ш}}^2$ — среднеквадратичные шумовые сигналы по напряжению и току; kT — спектральная плотность шума (мощность шума, приходящаяся на 1 Гц шумовой полосы); $P_{\text{ш}}$ — эквивалентная шумовая полоса четырехполюсника, которую ориентировочно приравняем к полосе данного усилителя для сигнала.

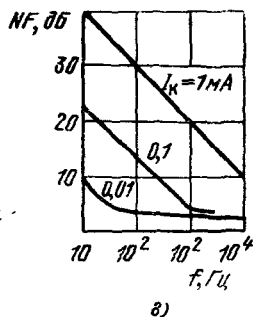
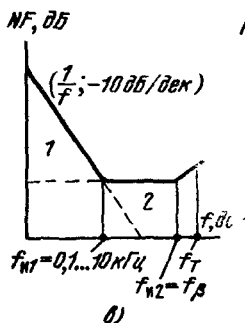
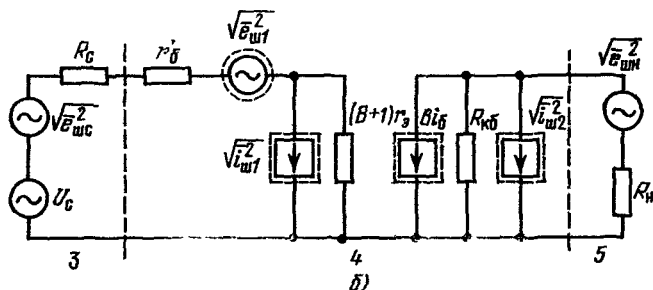
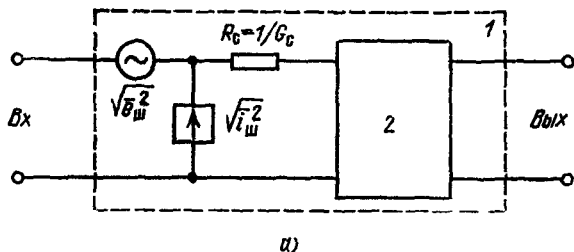


Рис. 1.16. Представление реальной схемы в виде идеальной с генераторами шумового напряжения и тока на входе (а) и эквивалентная шумовая схема транзисторного каскада с ОЭ на средних частотах (б) (1 — реальный (шумящий) четырехполюсник, 2 — идеальный (нешумящий) четырехполюсник, 3 — источник сигнала, 4 — эквивалентная схема транзистора с внутренними генераторами шумов, 5 — нагрузка); шумовая диаграмма транзистора и ее связь с характерными точками диаграммы Боды (в) (1 — область мерцающих шумов, 2 — область дробовых и тепловых шумов); зависимость коэффициента шума малосигнального транзистора от тока коллектора на низких частотах при $R_0 = 1 \text{ кОм}$ и $U_{к0} = 3 \text{ В}$ (г)

Наиболее часто употребляемыми формальными коэффициентами, описывающими шумовые свойства системы источник сигнала — реальный четырехполюсник, является коэффициент шума F и логарифмический коэффициент шума NF (или F , дБ). Эти коэффициенты показывают, во сколько раз (или на сколько децибел) четырехполюсник умножает входной шум источника сигнала:

$$F = \frac{\text{Полная шумовая мощность на выходе реального четырехполюсника}}{\text{Шумовая мощность на выходе идеального четырехполюсника}}.$$

Соответственно

$$NF = F \text{ [дБ]} = 20 \lg \sqrt{F} = 10 \lg F. \quad (1.34)$$

Логарифмический коэффициент шума наиболее удобен для расчетов шумовых параметров интегральных усилителей, которые обычно снабжаются паспортными логарифмическими частотными усилительными характеристиками.

Рассмотрим структуру шумового спектра, генерируемого полупроводниковыми структурами. Эквивалентная шумовая схема транзисторного усилительного каскада, построенного по схеме с ОЭ (рис. 1.16, б), имеет несколько генераторов шума. Транзисторный каскад управляется током, поэтому внутреннее сопротивление источника сигнала и входное сопротивление транзистора должны быть согласованы. С точки зрения прохождения шумов от источника сигнала через транзистор существует некоторое оптимальное значение R_c , при котором коэффициент шума F минимален:

$$R_{c \text{ опт}} = \sqrt{\bar{e}_{ш}^2 / \bar{i}_{ш}^2}. \quad (1.35)$$

При большом сопротивлении R_c в схеме превалирует действие источника шумового тока $\sqrt{\bar{i}_{ш}^2}$, а при малом внутреннем сопротивлении источника сигнала шумы определяются практически только генераторами напряжения шума $\sqrt{\bar{e}_{ш}^2}$. В планарном приборе имеют место три основных физических механизма генерации шумовой мощности [4].

Диаграмма коэффициента шума транзистора представлена на рис. 1.16, в. На средних частотах, где уровень шума постоянный, главную роль играют термические шумы базы и дробовые шумы пролета носителей за счет неравномерности их скоростей в общем потоке.

На эквивалентной схеме рис. 1.16, б генератором теплового шума является сопротивление базы r'_b :

$$\bar{e}_{ш1}^2 = 4kTr'_b \Delta f. \quad (1.36)$$

Дробовые шумы генерируются в переходе эмиттер — база источником тока

$$\bar{i}_{ш1}^2 = 2qI_b \Delta f, \quad (1.37)$$

а в закрытом переходе база — коллектор источником тока

$$\bar{i}_{ш2}^2 = 2qI_k \Delta f. \quad (1.38)$$

Эти токи действуют во входной и выходной цепях каскада.

Квадраты уровней токов дробовых шумов $\bar{i}_{ш1}^2$ и $\bar{i}_{ш2}^2$ прямо пропорциональны току коллектора I_k . Если снижается ток коллектора, то шумовые токи также уменьшаются, однако при этом происходит и падение коэффициента усиления B . Поэтому для каждой транзисторной структуры имеется некоторый ток коллектора, при котором коэффициент шума наименьший. Падение усиления транзистора по току B в микрорежиме есть результат поверхностных эффектов (увеличивается доля тока утечки в базовом токе), поэтому площадь поверхности малошумящих транзисторов всегда стараются уменьшить, т. е. сделать транзисторную структуру минимальных размеров [10].

В области низких частот (рис. 1.16, в) преобладают поверхностные мерцающие шумы, которые вызываются флюктуирующим захватом зарядов ловушками, образуемыми неоднородностями структуры полупроводника. Эти процессы медленные, поэтому низкочастотный коэффициент шума имеет характеристику вида $1/f$, которая в логарифмическом масштабе имеет скорость падения 10 дБ/дек. (3 дБ/окт.). Эта шумовая составляющая очень важна для усилителей постоянного тока, так как определяет их низкочастотный дрейф.

До частоты излома $f_{и1}$ мерцающие шумы превышают дробовые и тепловые. Между частотами $f_{и1}$ и $f_{и2}$ уровень шума равномерный, а затем он снова повышается из-за падения B с возрастанием частоты. Коэффициент шума на низких частотах зависит от уровня коллекторного тока, как это показано на рис. 1.16, г. Из этого графика следует, что при разработке мал шумящего входного каскада усилителя постоянного тока необходимо использовать минимальные коллекторные токи. Для радиочастотной схемы приходится выбирать режим наибольшего значения добротности каскада, т. е. устанавливать максимальный уровень тока эмиттера и, соответственно, крутизны усиления. Возникающее при этом повышение уровня шума в высокочастотной области накладывает ограничения на использование малосигнальных и мощных транзисторов в СВЧ диапазоне.

1.5. Особенности структуры высокочастотных транзисторов

Для транзистора, работающего на верхней границе своего частотного диапазона с большим уровнем эмиттерного тока I_a , максимальный коэффициент усиления по мощности может быть подсчитан по уравнению [11]:

$$K_{P_{\max}} = (f_{\max}/f)^2 = f_T / (8\pi f^2 r'_c C_{кб}). \quad (1.39)$$

а логарифмический коэффициент шума

$$NF = 1 + r'_c/R_c + r_a/2R_c + [(r'_c + r_a + R_c)^2 / (2\alpha_0 R_c r_a)] [I_{кб0}/I_a + f/f_T + 1/B], \quad (1.40)$$

где $f_{\max}$ — максимальная частота генерации:

$$f_{\max} = \sqrt{f_T / (8\pi r'_c C_{кб})}. \quad (1.41)$$

Решение уравнений (1.39) — (1.41) показывает, что максимальное усиление по мощности достигается для транзистора, обладающего максимально возможным значением f_T и минимальным произведением $r'_c C_{кб}$.

Рассмотрим зависимость f_T от структуры транзистора и электрического режима. Если ввести параметр — время задержки сигнала при прохождении носителями промежутка эмиттер — коллектор $\tau_{эк}$, то

$$f_T = 1/(2\pi\tau_{эк}). \quad (1.42)$$

Время $\tau_{эк}$ складывается из нескольких постоянных величин, наиболее существенные из которых τ_a — время заряда эмиттерной емкости; τ_b — время пролета носителями базы; τ_k — время пролета носителями коллекторного слоя обеднения.

Время заряда эмиттерной емкости зависит от тока эмиттера и геометрических размеров этой области: оно уменьшается, когда увеличивается плотность тока эмиттера. Если ток эмиттера задан и невелик, то сократить τ_a можно, только спроектировав транзистор с уменьшенными размерами эмиттерной области. Время пролета носителями базы зависит от толщины базы по вертикали w_b . При уменьшении w_b до 0,3...0,5 мкм частотный диапазон транзистора приближается к единицам гигагерц. Однако столь тонкая база обладает малым пробивным напряжением, поэтому технически приходится выполнять ее с повышенным внутренним сопротивлением r'_c , которое неблаго-

приятно отражается на шумовых параметрах транзистора. Время пролета носителями коллекторной области зависит от степени ее обеднения. Кроме того, оно уменьшается, когда область обеднения делается тонкой.

Толщина коллекторной области обеднения зависит от концентрации примесей в рабочем напряжении. Ориентировочно толщина этого слоя для малосигнальных транзисторов составляет 1...2 мкм. Таким образом, частота f_T определяется в основном вертикальной структурой транзистора, а произведение $r'_6 C_{кб}$ определяется его горизонтальной структурой по плоскости (топологией транзистора)

Для минимизации произведения $r'_6 C_{кб}$ необходима широкая (по геометрическим размерам) коллекторная область обеднения. Этим снижается значение $C_{кб}$, одновременно уменьшается и значение f_T , но все же частота f_{max} может быть повышена. Снижение сопротивления базы требуется как для достижения максимального коэффициента усиления по мощности, так и по условию минимального уровня шума. Однако сопротивление r'_6 не может быть очень малым из-за опасности электрического пробоя перехода. Произведение $r'_6 C_{кб}$ можно уменьшать, применяя в геометрической структуре длинные но узкие и расположенные близко полоски эмиттера в базе. Такой транзистор имеет улучшенные частотные свойства и в режиме большого сигнала, так как переход база — эмиттер имеет максимальное отношение периметр/площадь сечения. Этим уменьшается эффект модуляции толщины базы, поэтому такие структуры применяются в мощных оконечных каскадах полупроводниковых ЛИС (например в стабилизаторах).

Для уменьшения дробовой составляющей шума в средних и радиочастотах необходимо использовать меньшие плотности токов, а для минимизации тепловой составляющей шума базы — малые значения r'_6 . Чтобы уменьшить влияние дисперсии скорости и задержки носителей при их пролете от эмиттера к коллектору, требуется выбирать максимально возможные значения f_T в B_0 . При соблюдении этих условий коэффициент шума уменьшается и биполярные транзисторы получают возможность работать на все более высоких частотах. Для ЛИС запасы по усилительным и шумовым параметрам определяют multifunctionality применения, поэтому в современных многокаскадных ЛИС используются интегральные транзисторы, вмещающие верхние граничные частоты порядка 1...2 ГГц.

Отметим, что очень хорошие перспективы в радиочастотном диапазоне имеют малощумящие полевые структуры (см. гл. 7).

1.6. Обратные связи в усилителях, источники сигналов, типы усилителей

Интегральный усилитель общего применения должен быть возможно более универсальным. Это можно гарантировать в том случае, когда ИС обладает запасами по коэффициенту усиления в полосе усиливаемых частот. Необходимо уметь трансформировать эти параметры для каждой из четырех возможных базовых схем включения: усилителя тока, усилителя напряжения, усилителя — трансформатора сопротивления и усилителя — трансформатора проводимости [12]. Эти схемы включения определяются типом петля отрицательной обратной связи, которой охватывается усилитель. Применения четыре схемы включения, удается согласовать внутренние сопротивления разнотипных источников сигналов и нагрузок, чтобы получить наибольший коэффициент усиления сигнала по мощности.

Сейчас наиболее широко распространены интегральные операционные усилители (ОУ). Постоянное совершенствование качества серийных ОУ позволяет реализовать требуемые передаточные функции с высокой точностью, но в ограниченной полосе частот. Некоторые интегральные усилители общего применения (обычно радиочастотные) работают без внешней петля

отрицательной обратной связи, так как характер нагрузки таких схем, как правило, однороден (резонансные системы)

Учитывая свойства базовых схем включения, удается рассчитать параметры усилителя по постоянному току. Для расчета частотных свойств усилителей в заданном режиме наиболее удобен метод логарифмических амплитудно-фазовых частотных характеристик, известных как асимптотические диаграммы Боде. Особенно важен метод диаграмм Боде для расчета устойчивости многокаскадных усилителей с отрицательной обратной связью (ООС). Далее рассматриваются общие положения об обратных связях и применение их к синтезу четырех схем включения стандартного усилителя, обладающего избыточным усилением, а также диаграмма Боде как общий метод характеристики частотных свойств многоэлементных усилителей.

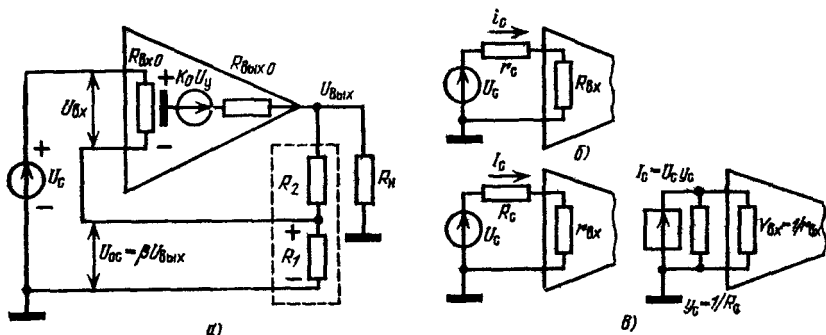


Рис. 1.17. Эквивалентная схема усилителя, охваченного отрицательной обратной связью (а); схема подключения источника напряжения к усилителю (б); эквивалентные схемы подключения генератора тока к усилителю (в)

Охватывая усилитель внешней петлей ООС можно синтезировать требуемую передаточную функцию, имеющую как точное числовое значение, так и известную размерность, а также линеаризовать в заданных пределах передаточные амплитудно-частотные характеристики. Синтез усилителей тока или напряжения и схем трансформации сопротивления или проводимости сопровождается соответствующими изменениями входного и выходного сопротивлений усилителя с замкнутой петлей ООС, а линеаризация передаточной характеристики уменьшает статические и динамические искажения сигнала в усилителе.

На рис. 1.17, а показана схема усилителя, охваченного обратной связью по напряжению. Цепь обратной связи состоит из резистивного делителя, имеющего коэффициент передачи

$$R_1 / (R_1 + R_2) = \beta < 1. \quad (1.43)$$

Внутренняя схема усилителя заменена тремя элементами: собственным входным сопротивлением $R_{вх0}$, генератором э. д. с. $K_0 U_{вх}$, показывающим, что усилитель усиливает управляющий сигнал $U_{вх}$ в K_0 раз, и собственным выходным сопротивлением $R_{вых0}$. С целью упрощения полагаем, что для идеального усилителя $R_{вх0} \rightarrow \infty$; $R_{вых0} = 0$.

Согласно схеме рис. 1.17, а управляющее усилителем напряжение

$$U_{вх} = U_c - U_{oc} = U_c - \beta U_{вых}, \quad (1.44)$$

здесь $\beta = U_{oc} / U_{вых}$ — коэффициент передачи пассивной цепи ООС; $U_{вых}$ — выходное напряжение усилителя; U_{oc} — напряжение ООС, подаваемое во входную цепь усилителя.

Учитывая, что

$$U_{\text{вых}} = K_0 U_{\text{вх}} = K_0 (U_c - \beta U_{\text{вых}}), \quad (1.45)$$

можем записать формулу для коэффициента усиления усилителя с замкнутой петлей ООС:

$$K^* = U_{\text{вых}}/U_c = K_0/(1 + \beta K_0). \quad (1.46)$$

Если значение K_0 велико, то $K^* \approx 1/\beta$, т. е. практически не зависит от собственного коэффициента усиления K_0 .

Формулу (1.46) можно преобразовать:

$$K^* = (1/\beta) [\beta K_0/(1 + \beta K_0)] = (1/\beta)/[1 + 1/(\beta K_0)]. \quad (1.47)$$

Здесь $1/\beta$ — идеальный коэффициент усиления схемы с замкнутой петлей ООС; значение функции, заключенной в квадратных скобках, определяет ошибку его установки, которая будет тем меньше, чем больше усиление по петле ООС βK_0 . При ограниченном значении K_0 ошибка установки требуемого коэффициента усиления K^* возрастает с увеличением значения $K^* \approx 1/\beta$. При серийном производстве аппаратурных усилительных каскадов, построенных на ЛИС, важно, чтобы значение K^* определялось лишь пассивными элементами схемы, что практически поможет исключить необходимость дорогостоящей регулировки. Однако у серийных интегральных ОУ коэффициент усиления K_0 сильно изменяется в зависимости от температуры и от экземпляра к экземпляру, поэтому разработчик ориентируется на средние паспортные параметры. Ошибка установки K^* в таком случае определяется дифференцированием уравнения (1.47):

$$\Delta K^*/K^* = (\Delta K_0/K_0) [1/(\beta K_0)], \quad (1.48)$$

где K_0 — среднее значение коэффициента усиления (или его значение при нормальной температуре); ΔK_0 — разброс коэффициента усиления (либо его температурный дрейф); ΔK^* — изменение коэффициента усиления при замкнутой петле ООС. Из формулы (1.48) следует, что влияние разброса коэффициента усиления снижается в βK_0 раз, т. е. точность установки K^* определяется как запасом K_0 , так и выбранной глубиной обратной связи β .

Рассмотрим условия, при которых усилитель становится чувствительным к току сигнала или к напряжению, а его выходная цепь для нагрузки генерирует либо ток, либо напряжение.

Мощность сигнала P_c , требуемая для управления высокочувствительным усилителем, должна быть минимальной. Напряжение сигнала U_c или ток сигнала I_c имеют малую, но конечную величину, поэтому условие $P_c \rightarrow 0$ стремятся выполнить следующими способами.

Если на вход усилителя подается сигнал в виде уровней тока I_c , то для высокочувствительного усилителя тока сигнала условие

$$P_c = I_c^2 r_{\text{вх}} \rightarrow 0 \quad (1.49)$$

соответствует входному сопротивлению усилителя тока $r_{\text{вх}} \rightarrow 0$.

Если сигнал передается в виде уровней напряжения U_c , то должно выполняться условие

$$P_c = U_c^2/R_{\text{вх}} \rightarrow 0, \quad (1.50)$$

соответствующее тому, что входное сопротивление усилителя напряжения $R_{\text{вх}} \rightarrow \infty$.

Условия (1.49) и (1.50) записаны в абсолютной форме. Практически, чтобы был зафиксирован с определенной точностью (например, 1%) коэффициент передачи, а также была сохранена качественная характеристика сигнала (его размерность), уровень входного сопротивления усилителя и внутреннее сопротивление источника сигнала должны находиться в определенном соотношении (в данном случае отличаться не менее чем в 100 раз).

Если источник сигнала является калиброванным источником напряжения (рис. 1.17, б), то при любых изменениях входного сопротивления усилителя должно сохраняться соотношение $R_{\text{вх}} \gg r_c$, что соответствует пре-

небрежимо малому падению напряжения (потере, ошибке передачи сигнала) на малом внутреннем сопротивлении источника сигнала r_c . В этом случае входное управляющее усилителем напряжение $U_{вх}$ практически равно напряжению источника сигнала U_c . Другими словами, источник сигнала (U_c, r_c) станет генератором входного напряжения для данного усилителя, если для входного тока $i_{вх}$ при любых изменениях $R_{вх}$ с большой точностью выполняется закон Ома:

$$U_{вх} = i_{вх} R_{вх} \approx U_c \quad \text{при} \quad r_c \ll R_{вх}. \quad (1.51)$$

Если источник сигнала является калиброванным источником тока I_c (информация о сигнале передается не уровнями напряжения, а уровнями тока), то при любых изменениях входного сопротивления усилителя должно выполняться соотношение $r_{вх} \ll R_c$, что соответствует пренебрежимо малой потере тока во внутренней проводимости источника сигнала $y_c = 1/R_c$. На рис. 1.17, в представлены две эквивалентные схемы подключения генератора тока сигнала к усилителю: в первой использован генератор напряжения сигнала U_c с последовательным резистором R_c , моделирующим его внутреннее сопротивление, а во второй — генератор тока сигнала и его проводимость. Источник сигнала (U_c, R_c или I_c, y) окажется для данного усилителя генератором входного тока, если для входного напряжения $U_{вх}$ при любых вариациях $r_{вх} = 1/Y_{вх}$ с большой точностью выполняется закон Ома:

$$U_{вх} = I_{вх} r_{вх} \approx (U_c/R_c) r_{вх} \quad \text{при} \quad R_c \gg r_{вх}. \quad (1.52)$$

Традиционно (еще из ламповой схемотехники) источники и усилители напряжения используются гораздо чаще, чем источники и усилители токовых сигналов, что объясняется в основном большим удобством измерения уровня напряжения (особенно на высоких частотах). Однако многие датчики сигналов при измерении неэлектрических величин изменяют свое внутреннее сопротивление, и поэтому генерируют ток сигнала.

Передаточная функция усилителя должна обеспечивать точное трансформирование уровня входного сигнала в уровень сигнала на нагрузке. Если усилитель имеет токовый вход (обеспечивает выполнение условий для генератора тока сигнала) и токовый выход (генерирует ток $I_{вых}$ в нагрузку, т. е. при любых изменениях номинала резистора нагрузки R_n уровень выходного тока остается постоянным, а выходное напряжение на нагрузке прямо пропорционально R_n), то основная передаточная функция такого усилителя — коэффициент усиления по току $K_I = I_{вых}/I_c$.

Если усилитель имеет токовый вход, но на выходе генерирует напряжение (напряжение на нагрузке не зависит от ее сопротивления, т. е. ток прямо пропорционален номиналу нагрузки), то основная передаточная функция такого усилителя — передаточное сопротивление $R_D = U_{вых}/I_c$, а усилитель имеет название — трансформатор сопротивления.

Если усилитель управляется напряжением, но в нагрузке генерирует ток сигнала, то его основная передаточная функция — передаточная проводимость $G_D = I_{вых}/U_c$. Усилитель в этом случае является трансформатором проводимости.

Наконец, для усилителя, управляемого напряжением и генерирующего стабильное напряжение на нагрузке, основной передаточной функцией является коэффициент усиления по напряжению $K_U = U_{вых}/U_c$ (усилитель напряжения).

1.7. Четыре схемы включения усилителя общего применения с отрицательной обратной связью

Рассмотренные выше четыре передаточные функции усилителя (K_U, K_I, R_D, G_D) можно реализовать с помощью усилителя общего применения, если по-разному снимать с выхода и подавать на вход сигнал отрицательной обратной связи [13].

Рассмотрим свойства входных цепей усилителей, охваченных ООС. Напряжение обратной связи U_{oc} может быть подано последовательно с источником сигнала U_c , R_c (рис. 1.18, а, б; этот сигнал можно подавать двумя способами), а ток обратной связи I_{oc} можно суммировать с током источника сигнала I_c параллельно (рис. 1.18, в).

При последовательной ООС напряжение U_{oc} вычитается из напряжения сигнала U_c , поэтому суммарный входной ток i_Σ становится малым, что соответствует увеличению входного сопротивления, которым нагружается источник сигнала U_c , до величины $R_{вх}^*$. Это сопротивление можно подсчитать,

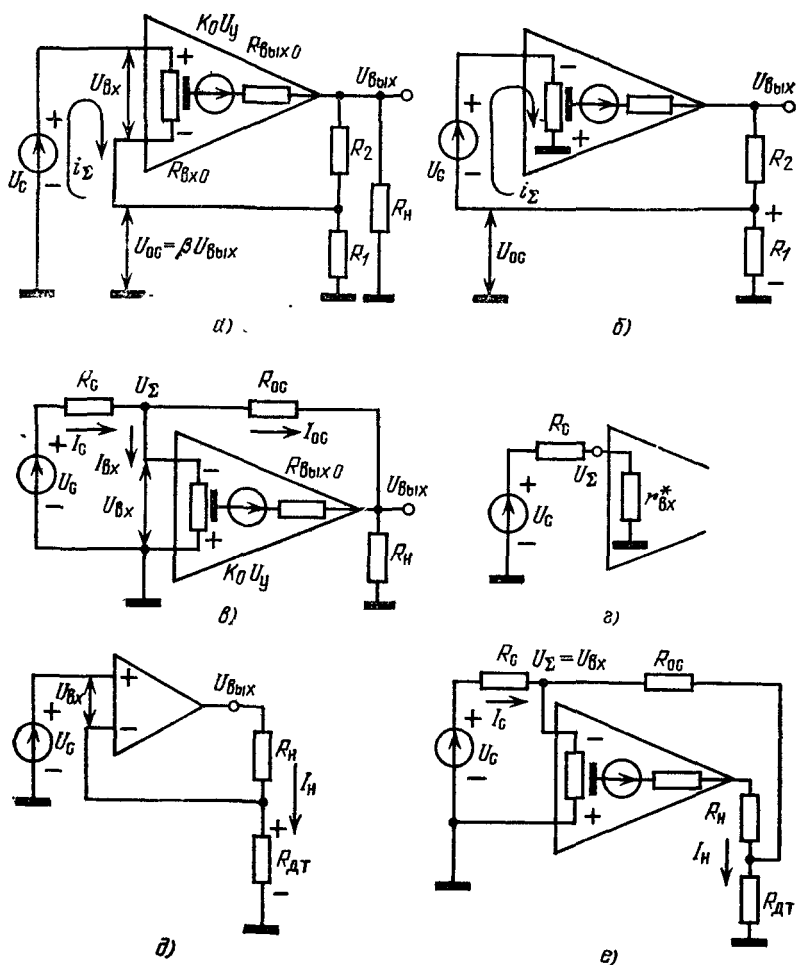


Рис. 1.18. Эквивалентные схемы усилителей, охваченных различными видами отрицательных обратных связей:

а — последовательная ООС по напряжению для двухвходового усилителя; б — та же обратная связь для одновходового усилителя; в — параллельная ООС по напряжению; г — эквивалентная схема входной цепи предыдущей схемы; д — последовательная ООС по току; е — параллельная ООС по току

составив уравнения:

$$U_{вх} = i_{\Sigma} R_{вх0}. \quad (1.53)$$

$$U_{0с} = U_{вх} K_0 \beta. \quad (1.54)$$

$$U_c - U_{0с} = U_{вх}. \quad (1.55)$$

решение которых дает новое (очень большое) значение входного сопротивления

$$R_{вх}^* = U_c / i_{\Sigma} = R_{вх0} (1 + \beta K_0). \quad (1.56)$$

причем в этих формулах $R_{вх0}$ — собственное входное сопротивление усилителя. Схемы рис. 1.8, а, б управляются напряжением.

Во втором случае (рис. 1.18, в) на входе усилителя находится узел суммирования токов, напряжение в этой точке $U_{\Sigma} \approx U_{вх}$ мало. Этим потенциалом управляется усилитель, поэтому напряжение на выходе схемы

$$U_{вых} = U_{\Sigma} K_0. \quad (1.57)$$

К резистору $R_{0с}$ приложено напряжение

$$U_{R_{0с}} = U_{вых} - U_{\Sigma} = (K_0 - 1) U_{\Sigma}, \quad (1.58)$$

поэтому можно считать ток обратной связи, примерно равным току сигнала,

$$I_c \approx I_{0с} = (K_0 - 1) U_{\Sigma} / R_{0с}. \quad (1.59)$$

Входное сопротивление усилителя (рис. 1.18, в) в узле суммирования токов оказывается очень малым:

$$r_{вх}^* = U_{вх} / I_c = U_{\Sigma} / I_c \approx R_{0с} / (K_0 - 1). \quad (1.60)$$

Схема включения с низкоомным входом потребляет от источника ток сигнала.

Сигнал обратной связи $U_{0с}$ может быть пропорционален току нагрузки I_N (рис. 1.18, д, е) или напряжению U_N на резисторе нагрузки R_N (рис. 1.18, а — в). Для съема напряжения ООС, пропорционального току I_N , использован резистор — датчик тока $R_{дт}$, причем $R_{дт} \ll R_N$. Если в схеме рис. 1.18, д I_N уменьшится на ΔI_N , то уменьшится и напряжение ($U_{0с} - \Delta U_{0с}) = \beta R_{дт} (I_N - \Delta I_N)$ что вызовет увеличение K^* . В результате увеличится U_N , а следовательно, и ток нагрузки I_N . Таким образом, схемы рис. 1.18, д, е поддерживают стабильный ток в нагрузке, поэтому характеристически параметром для выходной цепи этой схемы следует считать ток I_N . Аналогично схемы рис. 1.18, а — в поддерживают стабильное напряжение на нагрузке (генератор U_N).

Выходное сопротивление схемы рис. 1.18, д велико. Для подсчета его составим несколько уравнений. Если переключить резистор R_N , то схема будет генерировать ток короткого замыкания (к. з.) $I_{кз} = U_{вых} / R_{дт} = U_{вх} K_0 / R_{дт}$. Учитывая, что $U_c = U_{вх} + U_{вых} = U_{вх} (K_0 + 1)$, тогда $U_{вх} = U_c / (K_0 + 1)$, поэтому

$$I_{кз} = U_c K_0 / [(K_0 + 1) R_{дт}]. \quad (1.61)$$

Если резистор нагрузки удалить ($R_N \rightarrow \infty$), обратная связь разомкнется, на выходе усилителя может генерироваться напряжение:

$$U_{хх} = U_{вх} K_0 = U_c K_0. \quad (1.62)$$

Таким образом, выходное сопротивление усилителя, охваченного ООС по току,

$$R_{вых} = U_{хх} / I_{кз} = R_{дт} (K_0 + 1) \quad (1.63)$$

оказывается большим и схема генерирует ток I_N , не зависящий от сопротивления нагрузки R_N . В этом расчете значением $R_{вых0}$ пренебрегаем

Для схемы рис. 1.18, в выходное сопротивление оказывается малым. Выходное напряжение схемы без нагрузки, учитывая формулу (1.46)

$$U_{\text{вых}} = K_0 U_c / (1 + \beta K_0). \quad (1.64)$$

При коротком замыкании резистора нагрузки обратная связь не действует, э. д. с. выходного сигнала равна $K_0 U_c$ и поэтому на выходе схемы должен течь ток короткого замыкания

$$I_{\text{кз}} = K_0 U_c / R_{\text{вых}0}. \quad (1.65)$$

Здесь $R_{\text{вых}0}$ — собственное выходное сопротивление усилителя.

Таким образом, выходное сопротивление схемы рис. 1.18, в при замкнутой обратной связи можно определить

$$r_{\text{вых}}^* = U_{\text{вых}} / I_{\text{кз}} = R_{\text{вых}0} / (1 + \beta K_0). \quad (1.66)$$

Схема рис. 1.18, в может работать как хороший генератор напряжения.

Комбинируя две схемы входных и две схемы выходных цепей, можно получить четыре основные схемы включения стандартного усилителя, имеющие требуемые точные передаточные функции K_U , K_I , $R_{\text{п}}$ или $G_{\text{п}}$. Сравнительные параметры этих схем сведены в табл. 1.2.

Таблица 1.2

Четыре схемы включения стандартного усилителя

Включение	Усилитель	Схема включения	Основная передаточная функция	Входное сопротивление	Выходное сопротивление
Неинвертирующее	Напряжения	Рис. 1.18, а, б	$K_U = 1/\beta = (R_1 + R_2)/R_1$		Малое $r_{\text{вых}}^* = R_{\text{вых}0} / (1 + \beta K_0)$
	Трансформатор проводимости	Рис. 1.18, д	$G_{\text{п}} = I_{\text{п}}/U_c = 1/R_{\text{дт}}$	Большое $R_{\text{вых}}^* = R_{\text{вх}0} \times (1 + \beta K_0)$	Большое $R_{\text{вых}} = R_{\text{дт}} \times (1 + K_0)$
Инвертирующее	Трансформатор сопротивления	Рис. 1.18, в	$R_{\text{п}} = U_{\text{вых}}/I_c = -R_{\text{ос}}$		Малое $r_{\text{вых}}^* = R_{\text{вых}0} / (1 + K_0)$
	Тока	Рис. 1.18, е	$K_I = I_{\text{п}}/I_c = -(R_{\text{дт}} + R_{\text{ос}})/R_{\text{дт}}$	Малое $r_{\text{вх}}^* = R_{\text{ос}} / (K_0 - 1)$	Большое $R_{\text{вых}} = R_{\text{дт}} \times (1 + K_0)$

1.8. Амплитудные и фазовые частотные характеристики

Амплитудно-частотная характеристика усилителя с непосредственными связями практически равномерна от постоянного тока ($f = 0$) до некоторой частоты излома (среза), где начинается ее высокочастотный спад из-за ответвления выходного тока в параллельные паразитные емкости. Спад характе-

ристки в высокочастотной области представляет интерес вплоть до частоты, на которой коэффициент усиления схемы по напряжению K_U падает до единицы. Полоса частот, соответствующая $K_U = 1$, называется полосой единичного усиления f_T (unity gain bandwidth). Определим ход амплитудной и фазовой характеристик многокаскадного усилителя общего применения в двойном логарифмическом масштабе.

Любой многокаскадный усилитель на высоких частотах в первом приближении моделируется генератором сигнала $K_0 U_{вх}$, нагруженным на ряд эквивалентных «интегрирующих» RC -цепочек. Обычно их число соответствует числу независимых каскадов усиления, поэтому форма спада амплитудной характеристики такого усилителя в высокочастотной области определяется числом последовательно включенных каскадов.

Коэффициент передачи по напряжению одной RC -цепочки (рис. 1.19, а) можно подсчитать:

$$\begin{aligned} K_U(\omega) &= U_{вых}/U_{вх} = \\ &= X_c/(X_c + R) = (1 + R/X_c)^{-1} = \\ &= (1 + j\omega RC)^{-1} = (1 + j\omega\tau_B)^{-1} = \\ &= (1 + j\omega/\omega_{ср})^{-1}. \end{aligned} \quad (1.67)$$

В формуле (1.67) $\tau_B = RC$ — постоянная времени RC -цепи, определяющая так называемую частоту среза

$$\omega_{ср} = 1/\tau_B = 1/RC = 2\pi f_{ср}. \quad (1.68)$$

Характеристика (1.67) имеет в комплексной области один полюс.

✓ Амплитудно-частотная характеристика RC -цепи (модуль K_U) описывается уравнением

$$K_U = 1/\sqrt{1 + (\omega/\omega_{ср})^2} = 1/\sqrt{1 + (f/f_{ср})^2}, \quad (1.69)$$

а фазочастотная

$$\varphi = \arctg(-\omega/\omega_{ср}) = \arctg(-f/f_{ср}). \quad (1.70)$$

На частоте среза $f = f_{ср}$ имеет место падение K_U до уровня 0.7 (−3 дБ) и набег фазы 45°.

Полную амплитудную характеристику усилителя удобно построить в двойном логарифмическом масштабе и при этом идеализировать. Эта операция не только делает график характеристики компактным, но и упрощает расчет многокаскадных схем, так как логарифмический масштаб позволяет заменить умножение характеристик сложением соответствующих геометрических отрезков. Формулу (1.69) упрощаем, отбрасывая единицу

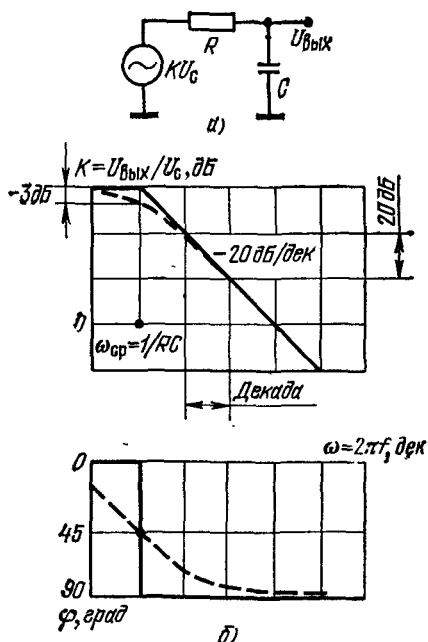
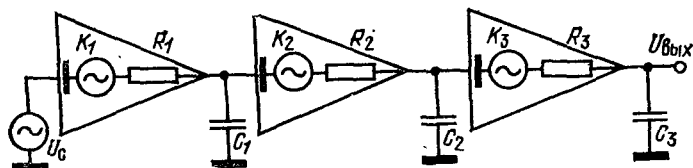


Рис. 1.19. Эквивалентная схема выходной цепи (а) и логарифмические амплитудно-частотные и фазочастотные характеристики (б) усилительного каскада

в знаменателе, так как даже при $f/f_{\text{ср}} > 2...3$ ее доля невелика. Таким образом, идеализированное выражение для высокочастотного спада амплитудной характеристики одиночной интегрирующей RC-цепочки

$$K_U \approx f_{\text{ср}}/f. \quad (1.71)$$

Изменяя текущую частоту в десять раз (на декаду), получаем уменьшение K_U также в десять раз (падение усиления на -20 дБ). Следовательно,



а)

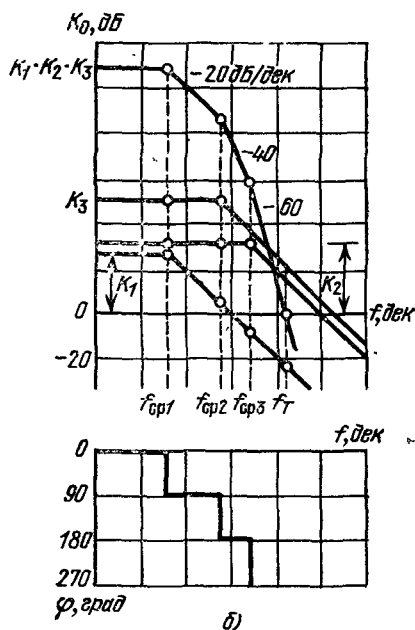


Рис. 1.20. Формирование амплитудной и фазовой логарифмических частотных характеристик для трехкаскадного усилителя:

а — структурная схема; б — частотные характеристики

скорость высокочастотного спада за частотой среза $f_{\text{ср}}$ для идеализированной амплитудной характеристики одной RC-цепочки равномерна и составляет -20 дБ/дек. Если в качестве градации частоты принята октава (изменение частоты в два раза), то с ростом частоты усиление падает со скоростью -6 дБ/окт. (усиление уменьшается в два раза с увеличением частоты в два раза). До частоты $f_{\text{ср}}$ единичей в формуле (1.69) пренебрегать нельзя, но эту часть характеристики можно заменить горизонтальной линией.

Ошибка идеализированной логарифмической амплитудной характеристики по сравнению с реальной наиболее велика в точке частоты сре-

за и равна 3 дБ (уровень 0,7). Реальную характеристику также удобно строить в логарифмическом масштабе (рис. 1.19).

Фазочастотная характеристика рассмотренной выше модели однокаскадного усилителя описывается тангенсойдой. При логарифмическом масштабе по оси частот отсчет декад частоты не может начинаться с нуля, поэтому точный график тангенсоиды в одинарном логарифмическом масштабе построить затруднительно, хотя известно, что на частоте среза $f_{\text{ср}}$ сдвиг фаз $\varphi = -45^\circ$, а при дальнейшем увеличении частоты график тангенсоиды быстро приближается к -90° . Поэтому фазовую характеристику RC-цепи в одинарном логарифмическом масштабе (рис. 1.19, б) удобно аппроксимировать ломаной линией, имеющей скачок -90° на частоте $f_{\text{ср}}$. Наибольшая ошибка, равная 45° , имеет место на частоте среза (здесь аппроксимация с запасом в $\pm 45^\circ$).

В многокаскадном усилителе каждый каскад имеет собственную передаточную проводимость и емкость нагрузки, что соответствует определенной постоянной времени, поэтому суммарная амплитудная характеристика имеет несколько изломов, соответствующих разным частотам среза для элементарных RC -цепей. Рисунком 1.20 иллюстрируется формирование частотных характеристик трехкаскадного усилителя. Коэффициент усиления каждого каскада равен K_1, K_2, K_3 , а частоты среза для каждого каскада равны $f_{ср1}, f_{ср2}$ и $f_{ср3}$ соответственно. Скорость спада суммарной характеристики последовательно увеличивается после каждой частоты излома на -20 дБ/дек. (здесь надо учесть, что спад со скоростью -20 дБ/дек. сохраняется для элементарных частотных характеристик и при $f \rightarrow \infty$, т. е. они «никогда не кончаются», а сдвиг фазы сигнала возрастает скачком на 90° (см. рис. 1.20, б).

Для того чтобы исключить амплитудно-фазовые искажения в заданной полосе частот, необходимо в этой полосе обеспечить равномерную амплитудную и линейную фазовую характеристики. Это достигается с помощью замыкания усилителя петлей отрицательной обратной связи определенной глубины (рис. 1.21, а).

На рис. 1.21, б представлены амплитудная и фазовая характеристики многокаскадного усилителя с замкнутой петлей ООС. При увеличении глубины обратной связи β (т. е. с уменьшением требуемого от схемы коэффициента усиления $K^* = 1/\beta$), расширяется полоса равномерной амплитудной характеристики, линеаризуется реальная фазовая характеристика, однако появляется опасность самовозбуждения схемы по петле ООС из-за превращения ее на высоких частотах в положительную обратную связь. Если линия $1/\beta$ пересекает участки спада, имеющие скорость -40 или -60 дБ/дек (за предельной частотой $f_{пр}$), сдвиг фазы выходного сигнала относительно входного достигает 180° или превышает эту величину. Вместе с начальным (схемотехническим, необходимым для реализации ООС) сдвигом фаз между инверсными по фазе входом и выходом равным 180° , суммарный сдвиг фаз в петле ООС на частоте $f_{пр}$ превысит 360° , что и вызовет самовозбуждение схемы, если на этой частоте коэффициент усиления $K^* = 1/\beta$ еще превышает единицу.

Таким образом, для усилителя, имеющего частотную характеристику (рис. 1.21, б), нельзя реализовать глубину обратной связи $\beta = 1/K^*$ большую, чем $20 (\lg f_{ср3} - \lg f_{ср1})$ [дБ], так как непосредственно за второй частотой излома (точнее, на частоте $f_{пр}$) суммарный сдвиг фаз в петле ООС окажется положительным (к внешнему сдвигу фаз между инвертирующим входом и выходом прибавится внутренний сдвиг фаз, больший 180°) и схема самовозбудится.

Поэтому основное требование обеспечения устойчивости следующее: прямая, соответствующая усилению $K^* = 1/\beta$, требуемому от системы с зам-

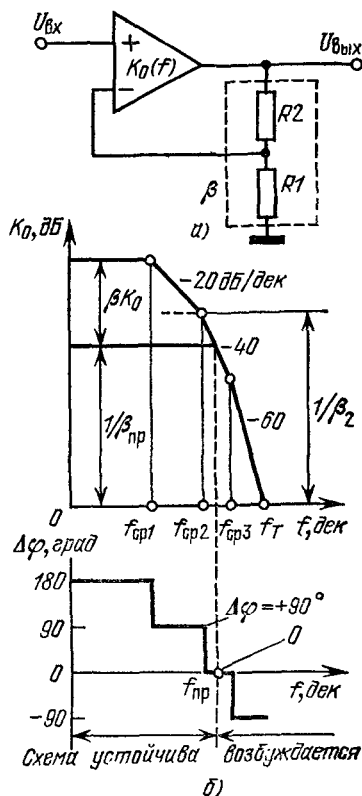


Рис. 1.21. Амплитудные и фазовые характеристики усилителя с тремя постоянными времени в цепи замкнутой ООС:

а — структурная схема; б — частотные характеристики

кнutoй петлей ООС, должна обязательно пересекать отрезок частотной характеристики с наклоном -20 дБ/дек. Это требование соответствует максимально возможному запасу фазы в петле ООС до самовозбуждения. Запас фазы на частоте $f_{ср2}$ при данной аппроксимации фазовой характеристики равен $+90^\circ$, а на частоте $f_{пр}$ — нулю. В большинстве случаев может оказаться достаточным и меньший запас по фазе на самовозбуждение, поэтому в усилителях с замкнутой петлей ООС удается использовать и часть спада имеющего наклон -40 дБ/дек. В этом случае амплитудно-частотная характеристика

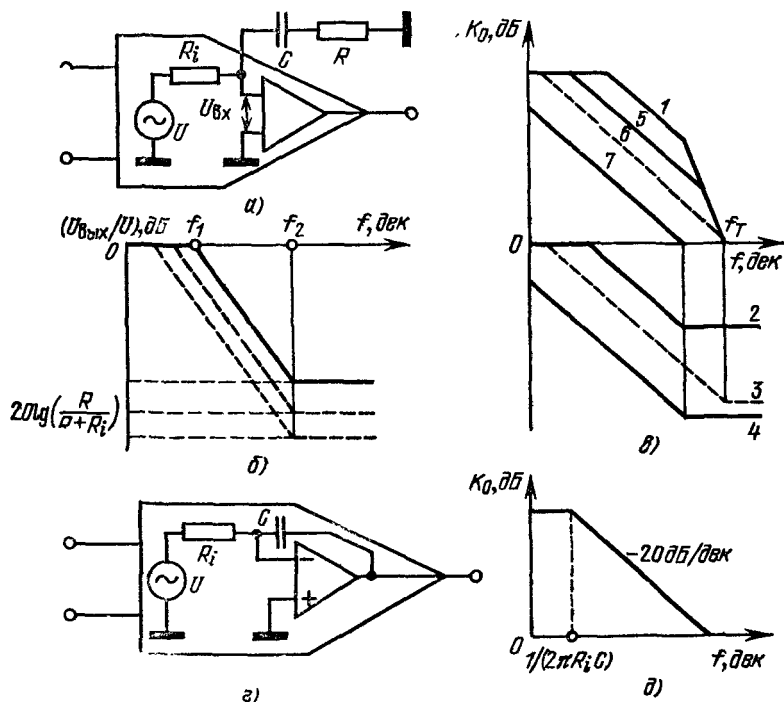


Рис. 1.22. Подключение к усилителю внешней RC-цепи коррекции частотных характеристик (а) и ход эквивалентной характеристики коэффициента передачи этой цепи (б); изменение хода частотной характеристики трехкаскадного усилителя с помощью RC-цепи с различными номиналами элементов (в); способ интегрирующей коррекции для двухкаскадных ОУ (г) и ход частотной характеристики двухкаскадного ОУ (д)

ка усилителя будет иметь подъем вблизи частоты $f_{пр}$, а на импульсной переходной характеристике появится значительный выброс, характерный для схем с относительной устойчивостью. Максимальный запас по фазе на самовозбуждение особенно желателен в тех случаях, когда нагрузка схемы в процессе работы изменяется или имеет емкостный характер. Отметим, что любой ОУ, работающий с замкнутой петлей обратной связи, имеет максимально возможный запас по фазе до самовозбуждения на высоких частотах не 180° , а 90° , и поэтому на его импульсной передаточной характеристике принципиально имеется выброс.

Для получения оптимальных частотных и импульсных характеристик проводится так называемая коррекция частотной характеристики сводящаяся в простейшем случае к «срезанию» излишней полосы усиления. Если

к выходу усилителя подключается специальный нагрузочный конденсатор так, чтобы суммарная частотная характеристика усилителя проходила с наклоном -20 дБ/дек. через точку частоты единичного усиления f_T , то усилитель имеет полностью оптимально скорректированную частотную характеристику. Сдвиг фаз в таком усилителе на всем высокочастотном спаде постоянен и равен 90° что соответствует максимальному запасу на самовозбуждение 90° , если усилитель охвачен петлей ООС.

Частичная коррекция частотной характеристики применяемая в большинстве многоцелевых интегральных усилителей позволяет более гибко распорядиться полосой усиления.

Для каждого конкретного типа усилителя рекомендуется определенный набор RC -цепочек, подключаемых к специально выведенным высокоомным (по сигналу) точкам схемы выбираемым с таким расчетом, чтобы уменьшить номиналы элементов цепей коррекции. Корректируемый каскад, частотная характеристика которого «срезается», представлен на рис. 1.22, а в виде эквивалентного генератора и сопротивления R_1 . Подключение к нему однополюсной RC -цепи коррекции (ослабляющей высокочастотный сигнал, см. рис. 1.22, б) дает частотную характеристику усилителя с двумя изломами.

На рис. 1.22, в показано семейство частотных характеристик усилителя, у которого собственная зависимость $K_0(f)$ имеет два излома (график 1). Варьированием номиналов элементов R и C (см. рис. 1.22, а) для такого усилителя можно получить несколько стабильных частотных характеристик (графики 2—4, соответствующие различной степени ослабления опасной высокочастотной области помещены на нижнем поле семейства частных характеристик). Графики 5 — 7 (рис. 1.22, в) соответствуют различной степени коррекции частотной характеристики одного и того же усилителя. Наибольшие затруднения вызывает коррекция для усилителей-повторителей, коэффициент усиления которых близок к единице. В этом случае желательно реализовать всю полосу единичного усиления вплоть до частоты f_T . Если наклон диаграммы Боде вблизи f_T составляет $-n \cdot 20$ дБ/дек., то в схему повторителя придется включить наибольшее число емкостей коррекции, равное $n - 1$, чтобы свести работу замкнутой системы к действию одной RC -цепочки. Для современных двух-трехкаскадных усилителей используются одна или две внешние цепи коррекции; в ряде случаев усилители выпускаются постоянно скорректированными. Усилители более чем с двумя цепями коррекции встречаются редко, так как существенно затрудняются проектирование, регулировка и эксплуатация аппаратуры. Номиналы цепей коррекции и соответствующие диаграммы Боде приводятся в инструкциях по применению конкретных типов усилителей.

Заметим, что в разработках двухкаскадных усилителей используется метод коррекции частотной характеристики, при котором второй каскад на высоких частотах служит интегрирующим звеном и тем самым формирует однополюсную характеристику всего усилителя (см. рис. 1.22, г, д). Этому вопросу посвящен § 3.3. Идеальной следует считать однокаскадную схему усилителя, однако в одном каскаде пока трудно получить $K_U \geq 5$ тыс.

ЭЛЕМЕНТЫ ИНТЕГРАЛЬНОЙ ЛИНЕЙНОЙ СХЕМОТЕХНИКИ

Принципиальные схемы операционных усилителей, компараторов, интегральных стабилизаторов и других ЛИС состоят из ряда базовых схемотехнических элементов: генераторов стабильного тока, дифференциальных усилителей (ДУ), опорных элементов, каскадов сдвига уровня, оконечных усилителей и схем их защиты. Эти элементарные схемы накапливаются в арсенале разработчиков ЛИС постепенно, по мере освоения новых интегральных структур.

Первые ЛИС строились по традиционным схемам, которые использовались с дискретными транзисторами. Сейчас в схемах применяются полевые каскады, высококачественные $p-n-p$ -транзисторы, супербета-транзисторы, пинч-резисторы, многоколлекторные и многоэмиттерные транзисторы. Эти элементы позволили повысить входное сопротивление биполярных каскадов до 50...100 МОм, причем коэффициент усиления в одном каскаде может превышать 1000. В данной главе рассматриваются элементы интегральной схемотехники, ставшие классическими. Ряд интересных, но специальных элементов схемотехники можно найти в последующих главах (например, в гл. 6, где рассмотрены интегральные опорные элементы, или в гл. 7, посвященной полевым структурам).

2.1. Генератор стабильного тока

Генератор стабильного тока (ГСТ) — один из наиболее часто встречающихся базовых каскадов интегральной схемотехники. ГСТ строятся на биполярных или полевых структурах и могут служить нелинейными эквивалентами высокоомных нагрузочных сопротивлений или источниками фиксированных токов [1].

Простейший ГСТ состоит из источника напряжения U_c и резистора R_c , номинал которого во много раз превышает сопротивление нагрузки $r_{вх}$ (рис. 1.17, в). С целью экономии площади интегральной подложки суммарное сопротивление резистивных дорожек приходится уменьшать. Вместе с тем выходное сопротивление биполярного транзистора со стороны коллектора имеет порядок сотен килоом (см. рис. 1.11, б) а падение напряжения $U_{кэ}$ велико и составляет единицы вольт.

В качестве ГСТ в монолитных ЛИС используется транзисторный каскад, включаемый по схеме с ОЭ (рис. 2.1, а). С помощью нескольких резисторов с суммарным сопротивлением около 20 кОм можно с достаточной точностью установить требуемый уровень тока I_0 и тем самым обеспечить повторяемость усилительных свойств (K_d и $R_{вх}$) ДУ при серийном производстве. За счет

малой разности напряжений $\Delta U_{бэ}$ интегральных транзисторов на одной подложке удастся обеспечить постоянство тока I_0 в широком диапазоне температур

Рассмотрим принцип действия схемы, изображенной на рис. 2.1, а. По цепи смещения $R1 - VT2 - R2$ протекает ток I_1 , который создает падение

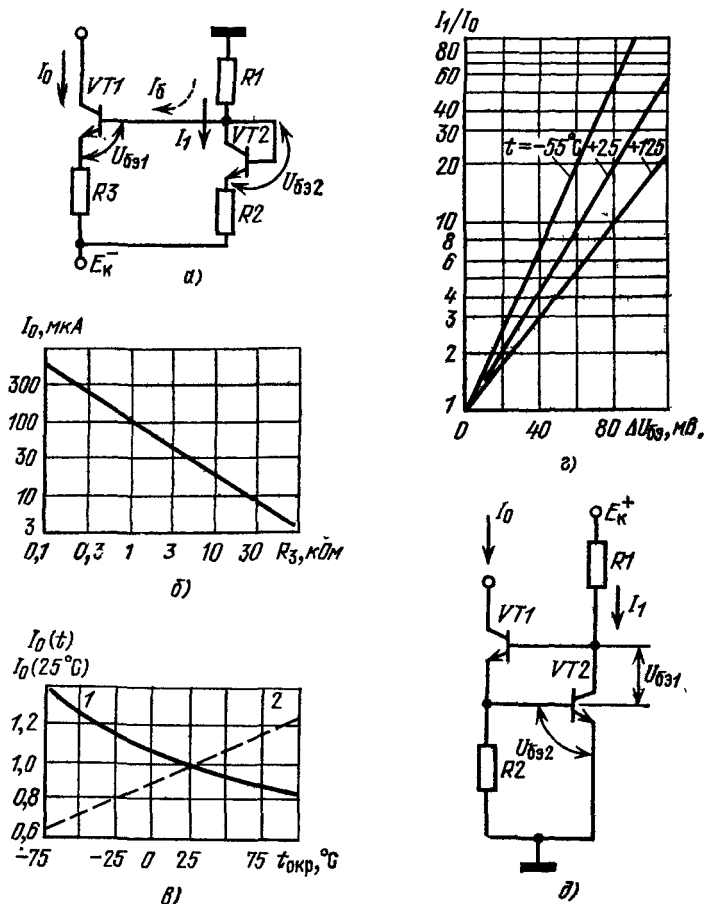


Рис. 2.1. Схемы генераторов стабильного тока I_0 , выполненные на биполярных согласованных транзисторных парах:

а — принципиальная схема генератора, работающая на разности напряжений база-эмиттер $\Delta U_{бэ}$; б — зависимость тока I_0 от номинала резистора R_3 (при $R_2=0$, $I_1=1$ мА); в — зависимость I_0 от температуры (1 — диффузионный резистор, 2 — резистор с нулевым ТКР); г — зависимости I_1/I_0 от $\Delta U_{бэ}$; д — принципиальная схема генератора, используемая в низковольтных устройствах

напряжения на переходе база — эмиттер транзистора $VT2$ в диодном включении и на резисторе $R2$. Если пренебречь током базы транзистора $VT1$ и учесть, что базы транзисторов соединены, значение тока I_0 можно определить из уравнения $U_{бэ1} + I_0 R_3 = U_{бэ2} + I_1 R_2$:

$$I_0 = (U_{бэ2} - U_{бэ1} + I_1 R_2) / R_3. \quad (2.1)$$

В правой части формулы (2.1) от соотношения токов I_1/I_0 зависит разность напряжений $\Delta U_{бэ} = U_{бэ2} - U_{бэ1}$, которую можно определить с помощью уравнения:

$$U_{бэ2} - U_{бэ1} = \varphi_T [\ln (I_1/I_{s2}) - \ln (I_0/I_{s1})] = \varphi_T [\ln (I_1/I_0) + \ln (I_{s1}/I_{s2})]. \quad (2.2)$$

Если площади транзисторов $VT1$ и $VT2$ одинаковы, то разность $\Delta U_{бэ}$ за счет неидентичности токов утечки I_{s1} и I_{s2} не превышает для хороших ИС, как подтверждают измерения, 0,5 мВ и ею можно пренебречь. Поэтому ток I_0 связан с током I_1 логарифмической функцией

$$I_0 = [I_1 R_2 + (kT/q) \ln (I_1/I_0)] / R_3. \quad (2.3)$$

Из этой формулы следует, что I_0 зависит от температуры и соотношения номиналов $R2$ и $R3$. Таким образом, при постоянном токе I_1 , текущем от источника сигнала через делитель смещения, можно выбором номинала резистора $R3$ (рис. 2.1, б) за счет небольшой разности $\Delta U_{бэ}$ (порядка единиц милливольт) изменять силу тока I_0 в пределах двух-трех декад [3].

В тех случаях, когда в схеме присутствуют оба резистора $R2$ и $R3$ и номиналы их равны, транзистор $VT1$ является «зеркалом» для тока I_1 , т. е. всегда ток $I_0 = I_1$ и точно отображает любое его изменение. В схеме «зеркала токов» часто $R_2 = R_3 = 0$.

Применяется и другой способ нормирования тока I_0 : если выбрать площадь эмиттера транзистора $VT2$ в N раз большей, чем площадь эмиттера транзистора $VT1$, то предполагается, что ток утечки $I_{s2} = N I_{s1}$. За счет разности токов I_{s2} и I_{s1} возникает необходимая разность $\Delta U_{бэ}$ (этой составляющей мы ранее пренебрегали). Таким способом можно уменьшить требуемый номинал резистора $R3$ или вообще исключить его из схемы. Отношение токов $I_0/I_1 = S_1/S_2 = 1/N$, где S_1 — площадь эмиттера транзистора $VT1$, а $S_2 = N S_1$ — площадь эмиттера $VT2$. Температурный коэффициент тока I_0 в активном ГСТ положительный, если резисторы схемы имеют $\text{TKR} \approx 0$ (например, в дискретной или гибридной схеме). Для интегрального диффузионного резистора, имеющего значительный положительный TKR , ток I_0 уменьшается с ростом температуры. Графики температурных зависимостей тока I_0 для разных типов резисторов, используемых в ГСТ, приведены на рис. 2.1, в. Отметим, что коллекторные нагрузочные резисторы интегрального ДУ имеют положительный TKR , поэтому, несмотря на изменение I_0 , обеспечивается хорошая стабильность напряжения баланса усилителя. Зависимости отношения токов I_1/I_0 от разности напряжений $\Delta U_{бэ}$ при трех температурах изображены на рис. 2.1, г.

На рис. 2.1, д показана схема ГСТ, удобная тем, что транзистор — генератор тока этого каскада не переходит в режим насыщения, если его коллекторное напряжение становится малым. Такой ГСТ используется в схемах с низковольтным ($\pm 2 \dots 3$ В) питанием. При температуре, близкой к 25° С, ток I_0 здесь определяется по формуле

$$I_0 = U_{бэ2}/R_2 \approx 0,6/R_2 \text{ [В/кОм]}. \quad (2.4)$$

Резистор $R1$ служит для запуска ГСТ и для установки напряжения $U_{бэ2}$. Вспомогательный ток

$$I_1 = (E_k^+ - 2U_{бэ})/R_1 \quad (2.5)$$

может быть выбран на уровне десятых долей миллиампера. Особенность этой схемы ГСТ в том, что ток I_0 почти не зависит от напряжения питания схемы, однако сильно изменяется с температурой.

2.2. Дифференциальные усилители

Интегральная линейная схемотехника основана на различных вариантах дифференциальных усилителей (ДУ). Эти каскады имеют очень хорошую стабильность режима, их можно соединять последовательно без переходных конденсаторов. Интегральные ДУ обладают малыми ошибками усиления постоянной составляющей сигнала; они пригодны для воспроизведения высокочастотных и импульсных сигналов с малыми искажениями. ДУ используется как основной схемотехнический элемент для усилительных схем с повышенной интеграцией (ОУ, компараторы, стабилизаторы). В большинстве случаев по дифференциальной схеме строятся усилители с особыми свойствами (например, малощумящие радиочастотные каскады и линейки усиления, терморегулируемые или полевые предусилители).

2.2.1. Принцип действия дифференциального каскада

Дифференциальный каскад предназначен для усиления разности сигналов наблюдаемой между его входами. Дифференциальные усилители могут строиться на биполярных и полевых транзисторах по простым или усложненным схемам

Биполярные ДУ отличаются от униполярных прежде всего наличием входного тока смещения, который необходим для открывания (смещения) усилительных транзисторов. Уровнем входного тока смещения определяется входное сопротивление ДУ. Биполярный ДУ соответственно потребляет ток управления. Для униполярных ДУ входной ток — это ток утечки затворов. Он также определяет значение входного сопротивления, но в отличие от биполярного ДУ этим током нельзя управлять (см. гл. 7), т. е. такие ДУ управляются напряжением и тока сигнала не потребляют.

Рассмотрим принцип действия ДУ и формирование его усилительных параметров на примере простейшей биполярной схемы (рис. 2.2, а). Этот ДУ имеет два усилительных транзистора с коллекторными нагрузочными резисторами $R_{кн}$. Для усилительных транзисторов эмиттерные токи задаются от генератора стабильного тока I_0 . Ток I_0 не должен зависеть от уровня сигналов на входах ДУ (даже при коротком замыкании в цепи нагрузки этого генератора ток I_0 должен остаться стабильным). ГСТ наиболее часто строится по схеме рис. 2.1.

Все усилительные параметры ДУ фиксируются током I_0 и определяются его уровнем. Если ток I_0 нестабилен, в усилителе возникают синфазные ошибки усиления по постоянной составляющей сигнала. Оба транзистора ДУ должны иметь строго идентичные характеристики, а резисторы коллекторных нагрузок $R_{кн1}$ и $R_{кн2}$ должны быть равными по номиналам. При этом условии, если входной сигнал $U_{\text{вх}} = 0$, усилитель сбалансирован и напряжение между его выходами $U_{\text{вых1}} - U_{\text{вых2}} = 0$.

Для идеально симметричного ДУ в режиме баланса эмиттерный ток I_0 делится поровну между двумя усилительными транзисторами. Если пренебречь базовыми токами, можно считать, что коллекторные токи транзисторов одинаковы и равны $I_0/2$. Режиму баланса соответствует потенциальная диаграмма, показанная на рис. 2.2, б. В этом режиме потенциал каждого выхода имеет относительно земли синфазный уровень баланса $U_{\text{вых1}} = U_{\text{вых2}} = U_{\text{бал}}$. Уровень баланса можно подсчитать, зная напряжение питания усилителя $E_{\text{к}}^+$ и уровень тока $I_0/2$, протекающего через каждый коллекторный резистор $R_{кн}$

$$U_{\text{бал}} = E_{\text{к}}^+ - (I_0/2) R_{кн}. \quad (2.6)$$

Предположим, что между входами ДУ в момент времени τ_1 появился сигнал U_c (положительная полярность на базе VT1, см. рис. 2.2, в). В этом случае транзистор VT1 получает больший ток смещения и его коллекторный ток I_1 увеличивается. Поскольку на оба транзистора эмиттерные токи поступают

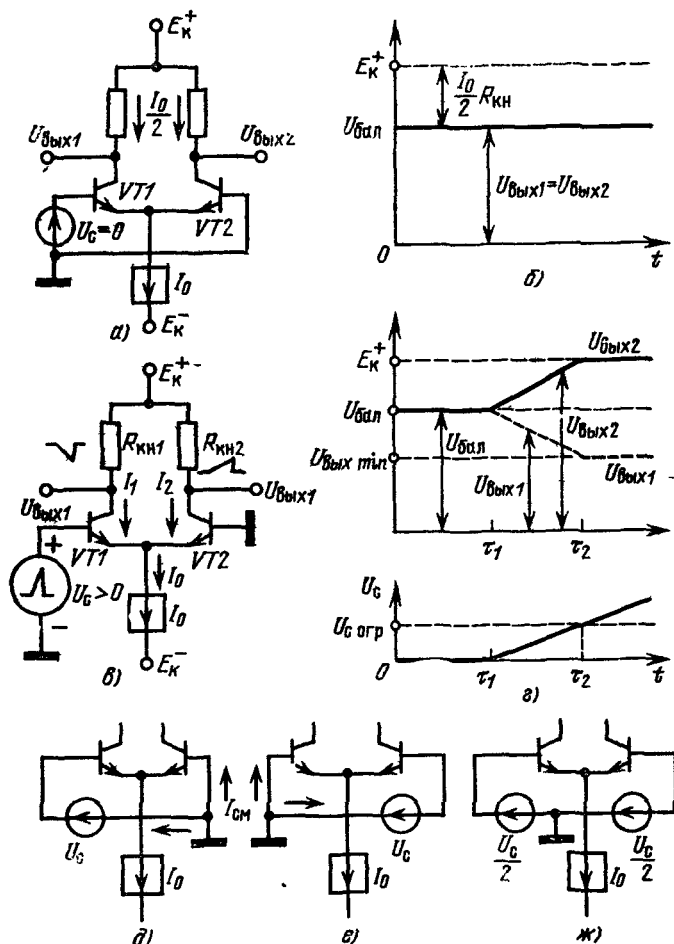


Рис. 2.2 Формирование потенциалов на выходе ДУ:

а — токи в простейшей схеме ДУ без входного сигнала; б — диаграмма выходных напряжений сбалансированного ДУ; в — прохождение импульса через ДУ; г — диаграмма входного и выходных сигналов, д, е — способы заземления входов; ж — дифференциальное включение источника сигнала

от ГСТ (сумма этих токов должна оставаться постоянной), то ток транзистора VT2 уменьшается. Условие

$$I_1 + I_2 = I_0 \quad (2.7)$$

выполняется для любых дифференциальных входных сигналов.

На потенциальной диаграмме рис. 2.2, в показано что с увеличением входного сигнала U_c выходное напряжение $U_{вых1}$ уменьшается (т. е. при-

рашение сигнала инвертировано по фазе):

$$U_{\text{вых1}} = E_K^+ - I_1 R_{\text{КН}}. \quad (2.8)$$

Этот выход ДУ называется инвертирующим. На другом выходе ДУ напряжение $U_{\text{вых2}}$ увеличивается (приращение сигнала неинвертировано по фазе относительно входного сигнала):

$$U_{\text{вых2}} = E_K^+ - I_2 R_{\text{КН}}. \quad (2.9)$$

Полный дифференциальный выходной сигнал наблюдается между выходами ДУ

$$U_{\text{вых2}} - U_{\text{вых1}} = R_{\text{КН}} (I_1 - I_2). \quad (2.10)$$

Дифференциальный выходной сигнал не заземлен.

Изменение выходных сигналов ДУ прекращается когда весь ток I_0 начинает течь по транзистору $VT1$. Транзистор $VT2$ с этого момента эмиттерный ток не получает и переходит в состояние отсечки. Режим ограничения наступает в момент t_2 (см. рис. 2.2, г). Если входной сигнал превысит уровень

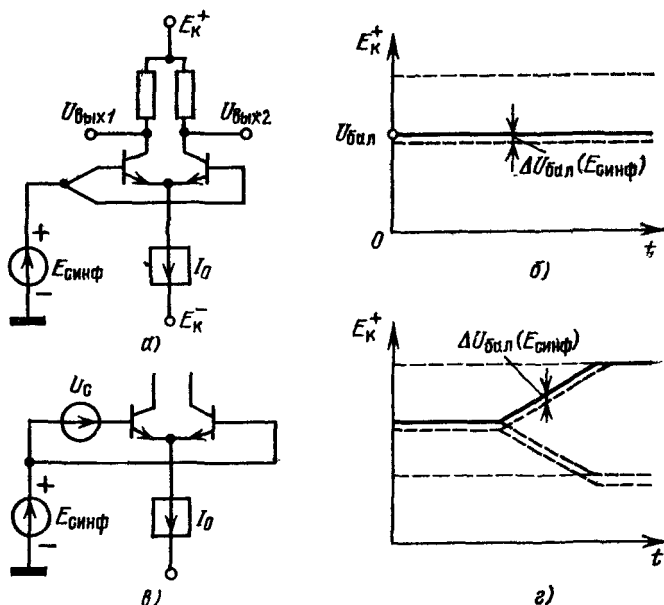


Рис. 2.3 Подключение ко входам ДУ источника сифазного входного напряжения:

а — схема включения; б — диаграмма сдвига уровня баланса; в — совместное включение источников дифференциального и сифазного сигналов; г — диаграмма сдвига выходного сигнала на величину сифазной ошибки

$U_{\text{с.огр}}$ усилитель становится неуправляемым. Максимальная разность сигналов между выходами $U_{\text{вых2}} - U_{\text{вых1}} = R_{\text{КН}} I_0$. Напряжение на коллекторе транзистора $VT1$ имеет минимальный уровень $(E_K^+ - R_{\text{КН}} I_0)$.

ДУ управляется разностью напряжений, которая приложена между его входами (рис. 2.2, а) Сигнал, имеющийся между входами, называется дифференциальным, причем точка заземления источника дифференциального сигнала может быть выбрана произвольно (см. рис. 2.2, б — ж). От точки заземления через переходы база — эмиттер в отрицательный источник питания стекают токи смещения транзисторов ДУ. На рис. 2.2, ж показано подклю-

чение к ДУ дифференциального источника сигнала, и в этом случае усилителем управляет полный сигнал U_c .

Если оба входа ДУ соединены (рис. 2.3, а) и на них подан общий (так называемый синфазный) сигнал $E_{\text{синф}}$, то у ДУ с идеальным ГСТ не должны изменяться выходные уровни. Реально при подаче значительных синфазных э. д. с. положительной полярности увеличится напряжение $U_{бэ}$ обоих транзисторов, а также может возрасти уровень тока I_0 . Из-за этого падение напряжения на коллекторных резисторах увеличивается и уровень баланса понижается на величину $\Delta U_{\text{бал}}(E_{\text{синф}})$ (см. рис. 2.3, б). Для отрицательных напряжений $E_{\text{синф}}$ наблюдается повышение уровня баланса. На рис. 2.3, в показана схема входной цепи ДУ, где на фоне большой синфазной э. д. с. $E_{\text{синф}}$ присутствует малый дифференциальный сигнал U_c . Потенциальная диаграмма такого режима имеет вид, показанный на рис. 2.3, г. Если выходной дифференциальный сигнал не больше чем $\Delta U_{\text{бал}}(E_{\text{синф}})$, то его нельзя отличить на фоне синфазной ошибки. Способность усилителя выделять малые дифференциальные сигналы на фоне больших синфазных э. д. с. является одной из важнейших характеристик качества ДУ.

2.2.2. Малосигнальные усилительные параметры дифференциального каскада

Дифференциальный коэффициент усиления K_d в режиме малого сигнала можно подсчитать с помощью схемы, показанной на рис. 2.4, а. В этой схеме для упрощения расчетов генератор стабильного тока I_0 моделируется резистором R_c и источником напряжения ($E_k^- - U_{бэ}$). Входные сопротивления транзисторов предполагаются одинаковыми и равными $h_{11э}$. Допустим также, что внутреннее сопротивление источника сигнала $R_c \ll h_{11э}$, а напряжение сигнала U_c близко к нулю.

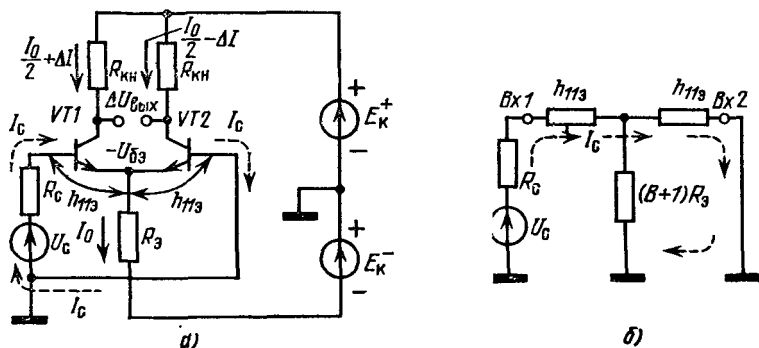


Рис. 2.4. Распределение потенциалов и токов в схеме ДУ (а); эквивалентная схема входной цепи ДУ (б)

Если схема ДУ симметрична, то ток I_0 делится поровну между усилительными транзисторами. Так как напряжение сигнала U_c мало, можно считать, что и приращение коллекторных токов $\Delta I_K \ll I_0/2$. По входной цепи усилителя от источника U_c течет ток сигнала

$$I_c = U_c / (R_c + 2 h_{11э}) \approx U_c / (2 h_{11э}). \quad (2.11)$$

Цепь входного тока сигнала показана на рис. 2.4, а штриховой линией. В базу транзистора VT1 ток сигнала I_c втекает (коллекторный ток увеличивается, $\Delta I = B I_c$), из базы VT2 — вытекает (коллекторный ток умень-

шается, — $\Delta I = -BI_c$). Соответственно на коллекторных сопротивлениях $R_{кн}$ создаются приращения выходного сигнала

$$\pm \Delta U_R = \pm R_{кн} \Delta I = \pm R_{кн} B I_c. \quad (2.12)$$

Между коллекторами транзисторов наблюдается выходной дифференциальный сигнал

$$\Delta U_{вых} = 2\Delta U_R = 2R_{кн} B I_c. \quad (2.13)$$

Подставив из (2.11) выражение для тока сигнала, получаем значение дифференциального коэффициента усиления

$$K_d = \Delta U_{вых} / U_c = 2R_{кн} B / (2h_{11э}) = R_{кн} B / h_{11э}.$$

Учитывая формулу (1.15), получаем

$$K_d = SR_{кн}. \quad (2.14)$$

Малосигнальный коэффициент усиления ДУ по напряжению соответствует K_U для одиночного каскада с ОЭ. Это происходит потому, что в режиме, близком к балансу, на каждый транзистор поступает половинное входное напряжение $U_c/2$, а приращения сигналов между выходами двух транзисторов суммируются. В этом режиме крутизна усиления наибольшая.

Формула (2.14) универсальна и верна как для биполярных, так и для униполярных дифференциальных каскадов, усилительные приборы которых имеют крутизну S . Если в формулу (2.14) подставить значение крутизны биполярного транзистора

$$S = I_c / \varphi_T = I_c / (2\varphi_T), \quad (2.15)$$

то получим зависимость K_d от уровня стабильного тока I_0 :

$$K_d = R_{кн} I_0 / (2\varphi_T). \quad (2.16)$$

Дифференциальный коэффициент усиления биполярного ДУ прямо пропорционален сопротивлению нагрузки $R_{кн}$, уровню тока I_0 и обратно пропорционален температуре. Значение K_d от коэффициента усиления B не зависит (при $B \gg 1$).

На рис. 2.4, б показана малосигнальная эквивалентная схема входной цепи ДУ, нагружающей дифференциальный источник сигнала. Поскольку эмиттерный ток каждого транзистора в $B + 1$ раз превышает базовый, то сопротивление $R_э$ пересчитывается в контур входного тока с коэффициентом $B + 1$. Если сопротивление $R_э$ велико, то в эту ветвь ток от источника сигнала не стекает. Следовательно, входное дифференциальное сопротивление ДУ, наблюдаемое между его входами $Bx1$ и $Bx2$:

$$R_{вх д} = 2h_{11э} = 2\varphi_T / I_0 = 2\varphi_T (B + 1) / I_0 = 4\varphi_T (B + 1) / I_0. \quad (2.17)$$

Входное сопротивление биполярного ДУ прямо пропорционально коэффициенту усиления его транзисторов по току B и температуре, но обратно пропорционально уровню тока I_0 .

Если формулы (2.16) и (2.17) перемножить, то по результирующему уравнению

$$K_d R_{вх д} = 2R_{кн} (B + 1) \quad (2.18)$$

можно построить номограмму (рис. 2.5), связывающую пять переменных: три независимых параметра (I_0 , B и $R_{кн}$) и две результирующие величины ($R_{вх д}$ и K_d).

Пример. Пусть $I_0 = 40$ мкА, $R_{кн} = 25$ кОм, $B = 200$. На оси I_0 отмечаем точку 40 мкА, а на оси B — точку 200, тогда проекция точки пересечения линий $B = 200$ и $I_0 = 40$ мкА на нижнюю наклонную ось $R_{вх д}$ позволяет отсчитать значение входного сопротивления ($R_{вх д} \approx 500$ кОм).

Проецируя точку $I_0 = 40$ мкА на верхнее поле, при пересечении линии проекции штриховой с нагрузочной линией ($R_{кн} = 25$ кОм) получаем точку,

соответствующую значению K_d этого каскада (в данном случае $K_d = 20$). При составлении номограммы не учтен коэффициент m интегральных транзисторов. Его можно ввести, изменив масштаб отрезков по оси I_0 . Пользуясь диаграммой, нельзя забывать об условии $R_c \ll R_{вх\ д}$.

Синфазный коэффициент передачи сигнала дифференциальным усилителем можно подсчитать с помощью схем рис. 2.6, а, б. В синфазном режиме за счет тока синфазного сигнала $I_{сф}/2$ уровень тока I_0 увеличивается

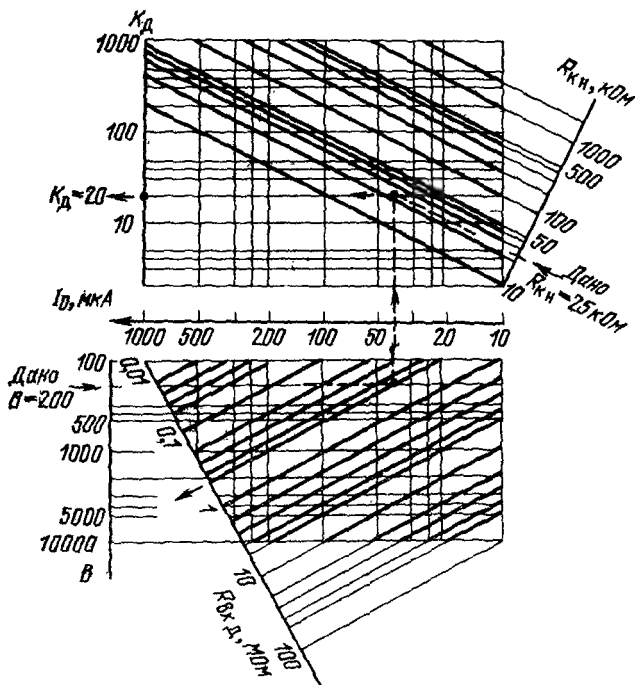


Рис. 2.5. Номограмма для расчета коэффициента усиления K_d и входного сопротивления $R_{вх\ д}$ дифференциального усилителя

на величину $I_{сф} (B + 1)$. Соответственно приращения коллекторных токов составляют $\Delta I = B I_{сф}/2$. На рис. 2.6, в показана эквивалентная схема входной цепи ДУ для синфазного сигнала. Так как

$$I_{сф} = E_{\text{синф}} / [h_{11э}/2 + R_э (B + 1)], \quad (2.19)$$

то приращение коллекторного напряжения

$$\Delta U_{\text{вых}} = \Delta I R_{кн} = \frac{1}{2} B E_{\text{синф}} R_{кн} / [h_{11э}/2 + R_э (B + 1)] \approx E_{\text{синф}} (R_{кн}/2 R_э) \quad (2.20)$$

(полагаем, что $h_{11э} \ll R_э$). Таким образом, абсолютное значение коэффициента синфазной передачи

$$K_c = R_{кн}/2 R_э, \quad (2.21)$$

тем меньше, чем более сильным выбр. по соотношению $R_э \gg R_{кн}$ (по-другому, уровень тока $I_{сф}$ окажется тем меньшим, чем большим выбрано сопротивление $R_э$).

Формула (2.21) не отражает прирост K_c за счет несимметрии ДУ. Реально K_c имеет большое число составляющих, которые сложным образом зависят

от разбаланса элементов, структуры схемы, и частоты сигнала. Для углубленного изучения этого вопроса рекомендуется [4]. В большинстве практических случаев достаточно знать интегральное значение K_0 .

Если синфазная ошибка накладывается на выходной дифференциальный сигнал одного выхода, то ее можно пересчитать во входную цепь через пол-

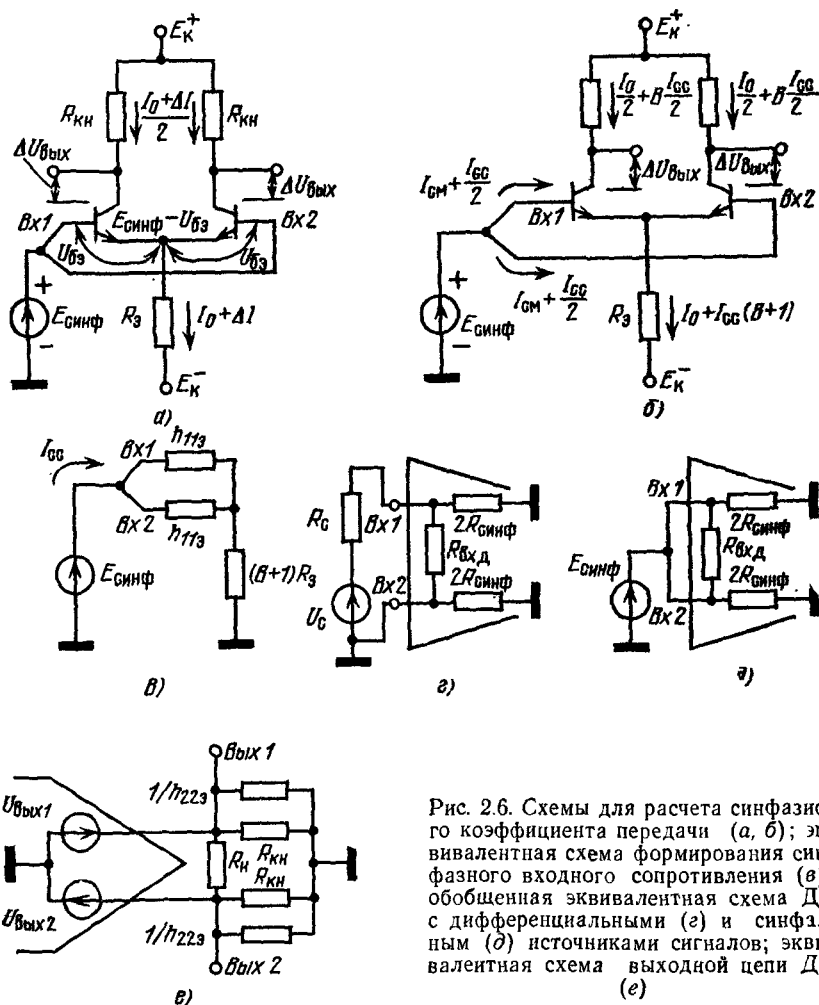


Рис. 2.6. Схемы для расчета синфазного коэффициента передачи (а, б); эквивалентная схема формирования синфазного входного сопротивления (в); обобщенная эквивалентная схема ДУ с дифференциальными (г) и синфазным (д) источниками сигналов; эквивалентная схема выходной цепи ДУ (е)

ный дифференциальный коэффициент усиления, т. е. K_d . Выходные синфазные ошибки усиления сигнала, приведенные ко входу, позволяют определить минимальный уровень полезного сигнала между входами, который может быть обнаружен на фоне выходных синфазных ошибок.

Таким образом, напряжение $E_{\text{синф}}$, присутствующее на входах, вызывает между этими входами эквивалентное дифференциальное напряжение ошибки

$$\Delta U_{\text{синф}} = E_{\text{синф}} (K_c / K_d). \quad (2.22)$$

Качество дифференциального усилителя характеризуется отношением K_c/K_d , показывающим способность ДУ различать малый дифференциальный сигнал на фоне большого синфазного напряжения. С помощью формул (2.14) и (2.21) определяем:

$$K_c/K_d = R_K/(2R_N SR_K) = 1/(2SR_d). \quad (2.23)$$

В этом виде уравнение (2.23) пригодно для анализа любых (полевых и биполярных) ДУ. Для биполярного ДУ это соотношение можно также переписать:

$$K_c/K_d = h_{113}/(2BR_d) = \varphi_T/(I_0 R_d). \quad (2.24)$$

Значение R_d для ГСТ по схеме рис. 2.1, а можно подсчитать по формуле (1.6) или (1.7) либо определить по графику рис. 1.11, б.

Наиболее часто используется логарифмическая форма этого параметра: относительное ослабление синфазного сигнала (ООСС) (common mode rejection ratio — CMRR):

$$\text{ООСС} = \text{CMRR} = 20 \lg (K_c/K_d). \quad (2.25)$$

Для современных полупроводниковых ДУ значение ООСС может находиться в пределах — 60.. — 100 дБ

Синфазное входное сопротивление $R_{\text{синф}}$, как и K_c , определяется выходным сопротивлением генератора стабильного тока R_d . Значение $R_{\text{синф}}$ всегда на несколько порядков больше, чем $R_{\text{вх д}}$:

$$R_{\text{синф}} = r_{бэ}/2 + (B + 1) R_d = (B + 1) (\varphi_T/I_0 + R_d) \approx (B + 1) R_d. \quad (2.26)$$

На рис. 2.6, а показана обобщенная схема входной цепи ДУ. Согласно этой схеме между входами наблюдается сопротивление $R_{\text{вх д}}$. Им нагружается источник дифференциального сигнала. Эквивалентное сопротивление $2R_{\text{синф}}$ включается между каждым входом и землей, поэтому в режиме подачи синфазного сигнала $E_{\text{синф}}$ этот источник нагружается на сопротивление $R_{\text{синф}}$ (рис. 2.6, б) В суммарную величину синфазного входного сопротивления следует включить составляющие, обусловленные токами утечек каждого входа на землю. Выходное сопротивление ДУ (рис. 2.6, в) определяется параллельным включением резистора коллекторной нагрузки $R_{\text{кн}}$ и выходного сопротивления усилительного транзистора

2.2.3. Генераторы ошибок усиления постоянной составляющей сигнала

Чтобы узнать разрешающую способность усилителя при изменении температуры в широком диапазоне с течением времени, при вариациях напряжения питания и воздействии других внешних факторов, необходимо классифицировать источники статических ошибок усиления. На схеме ДУ (рис. 2.7, а) показаны основные токи и напряжения, наличие и разбаланс которых приводит к этим ошибкам. Этой же цели служат табл. 2.1, в которой приведены терминология и формулы, относящиеся к сигналам ошибок. Все ошибки ДУ можно отобразить на обобщенной эквивалентной схеме (рис. 2.7, б), которая позволяет сравнивать различные по схемотехнике ДУ. В этой схеме генераторы ошибок из идеализированного ДУ вынесены.

Ошибка $\Delta U_{\text{синф}}$ из-за $E_{\text{синф}}$ была рассмотрена выше. При известных значениях ООСС и $E_{\text{синф}}$ это напряжение можно определить по формуле

$$\Delta U_{\text{синф}} = E_{\text{синф}} 10^{(\text{ООСС}/20)}, \quad (2.27)$$

где ООСС выражается в децибелах. Например, при $E_{\text{синф}} = 5 \text{ В}$ и $\text{ООСС} = -80 \text{ дБ}$ входная ошибка $\Delta U_{\text{синф}} = 5 \cdot 10^{-4} = 0,5 \text{ мВ}$.

Необходимо отметить, что в реальной ИС с дифференциальным биполярным входом существенная часть ООСС определяется разностью коэффициентов усиления по току входных транзисторов ΔB . Например, если коэффициенты усиления отличаются на 2%, то $\text{ООСС} < 100 \text{ дБ}$. Синфазная ошибка силь-

по зависит от частоты и абсолютного уровня напряжения $E_{\text{снф}}$. Аналитически эти факторы учесть трудно, поэтому в справочных листах для ИС массовых типов приводятся графики зависимости предельных значений ООСС от уровня синфазного сигнала $E_{\text{снф}}$ и частоты

Входным напряжением смещения нуля $U_{\text{см0}}$ называется малый постоянный сигнал который надо приложить между входами, чтобы сбалансировать усилитель (в зарубежной литературе этот параметр имеет наименование input offset voltage — V_{os}). Напряжение $U_{\text{см0}}$ интегрального ДУ имеет несколько составляющих. Если для транзисторов усилителя на рис. 2.7, а

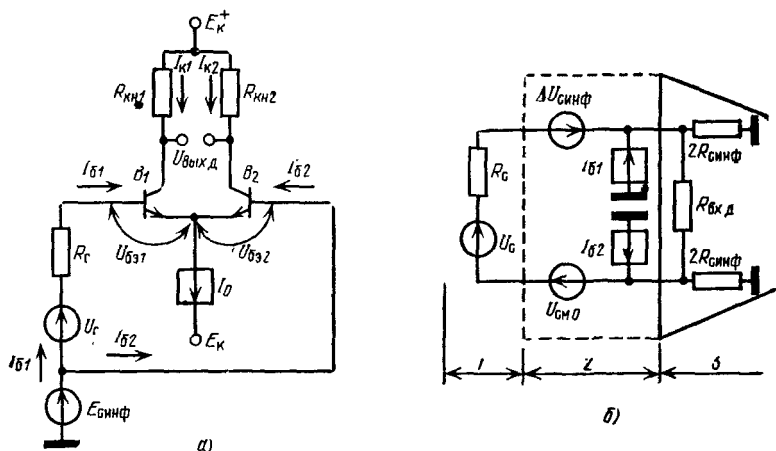


Рис 2.7. Формирование генераторов ошибок усиления постоянной составляющей сигнала во входной цепи ДУ:

а — электрическая схема; б — эквивалентная схема (1 — источник сигнала, 2 — генераторы статических ошибок; 3 — ДУ без статических ошибок)

считать неидеально согласованными лишь напряжения $U_{\text{бэ1,2}}$, а номиналы резисторов $R_{\text{кн1}}$ и $R_{\text{кн2}}$ равными и не зависящими от температуры то $U_{\text{см0}} = \Delta U_{\text{бэ}} = |U_{\text{бэ1}} - U_{\text{бэ2}}|$

Используя уравнение (2.2), получаем

$$\begin{aligned} \Delta U_{\text{бэ}} &= |U_{\text{бэ1}} - U_{\text{бэ2}}| = \varphi_T \{ \ln [(I_0/2)/I_{\text{с1}}] - \ln [(I_0/2)/I_{\text{с2}}] \} = \\ &= \varphi_T [\ln I + \ln (I_{\text{с2}}/I_{\text{с1}})] = (kT/q) \ln (I_{\text{с2}}/I_{\text{с1}}), \end{aligned} \quad (2.28)$$

где $I_{\text{с1,2}}$ — токи утечки переходов база — эмиттер. Эмиттерные токи транзисторов считаем строго одинаковыми и равными $I_0/2$ при $V_1 = V_2 = V \gg 1$.

Из формулы (2.28) можно вывести, что $\Delta U_{\text{бэ}}$ будет стремиться к нулю, если удастся добиться одинаковых токов утечки переходов база — эмиттер транзисторов дифференциальной пары. Для этого оба интегральных транзистора делают геометрически строго одинаковыми и располагают на подложке как можно ближе один к другому. Напряжение $\Delta U_{\text{бэ}}$ имеет для большого количества изделий некоторый разброс. Из партии приборов отбираются изделия с требуемыми значениями $\Delta U_{\text{бэ}}$. Приборы с завышенными значениями этого параметра отбраковываются. Таким образом, напряжение $\Delta U_{\text{бэ}}$, определяющее процент выхода годных изделий, является одним из индикаторов качества технологического процесса производства дифференциальных биполярных транзисторных пар.

Ошибки усиления постоянной составляющей (к рис. 2.7, а)

Ошибка, приводимая к входу ДУ	Упрощенная формула для определения	Примечание
Напряжение смещения нуля входного напряжения $U_{см0}$, мВ	$U_{см0} = U_{бэ1} - U_{бэ2} + I_0 (R_{кн1} - R_{кн2}) / 2K_d $	$t = 20^\circ \text{C}$ $U_{см0} = 1...10 \text{ мВ}$
Температурный коэффициент $U_{см0}$, т. е. ТК $U_{см0}$, мкВ/°C	$\Delta(U_{бэ1} - U_{бэ2}) / \Delta T$	Для точных усилителей ТКУ $_{см0} \leq 0,5 \text{ мкВ/}^\circ\text{C}$, для массовой продукции —5...+20 мкВ/°C
Разность входных токов $\Delta I_{вх}$, мкА, нА, пА	$\Delta I_{вх} = I_{б1} - I_{б2} = I_0 / (2B_1) - I_0 / (2B_2) = (I_0 / 2) (1/B_1 - 1/B_2)$	При $t = 20^\circ \text{C}$ значения B_1 и B_2 могут отличаться для массовой продукции на 5...10%
Температурный коэффициент $\Delta I_{вх}$, т. е. ТК $\Delta I_{вх}$, нА/°C или пА/°C	$\Delta I_{вх}(T) / \Delta T$	Зависит от I_0 и $B_{1,2}$
Входной ток смещения усилителя $I_{см}$, мкА; нА; пА	$(I_{б1} + I_{б2}) / 2$	Зависит от I_0 и $B_{1,2}$
Синфазная ошибка $\Delta U_{сифф}$, мВ	$E_{сифф}(K_c / K_d)$	Определяется выходным сопротивлением ГСТ и симметрией усилителя
Относительное ослабление синфазного сигнала ООСС (CMRR), дБ	$20 \lg(K_c / K_d)$	ООСС находится в пределах —60...—100 дБ
Относительное ослабление влияния напряжения питания на смещение нуля ООВП, мкВ/В	$\text{ООВП}^+ = \Delta U_{см0} / \Delta E_k^+,$ $\text{ООВП}^- = \Delta U_{см0} / \Delta E_k^-$	$E_k^- = \text{const}$ $E_k^+ = \text{const}$
Средний временной дрейф напряжения СВДН, мкВ/год	$\Delta U_{см0} / \Delta t$	Параметр прецизионных усилителей, часто определяется при $\Delta t = 3 \text{ мес}$
Средний временной дрейф разности токов входов СВДТ, мкА/год	$\Delta(\Delta I_{вх}) / \Delta t$	То же

Если токи транзисторов интегральной пары одинаковые, можно разделить эквивалентную разность температур управляющих переходов вызывающую напряжение $\Delta U_{бэ}$. Так как $U_{бэ0} = (kT/q) \ln [(I_0/2)/I_s]$, то

$$\ln [(I_0/2)/I_s] = U_{бэ0} q'/(kT). \quad (2.29)$$

Пусть напряжение база — эмиттер первого транзистора равно $U_{бэ0}$, а второго $U_{бэ0} + \Delta U_{бэ}$, соответственно полагаем что температура первого равна T , а второго $(T + \Delta T)$ при одинаковых значениях $\ln [(I_0/2)/I_s]$. Тогда

$$U_{бэ0} = (kT/q) \ln [(I_0/2)/I_s]; \quad (2.30)$$

$$U_{бэ0} + \Delta U_{бэ} = [k(T + \Delta T)/q] \ln [(I_0/2)/I_s]. \quad (2.31)$$

Вычитая (2.30) из (2.31) и подставляя (2.29), получаем

$$\Delta U_{бэ} = (\Delta T/T) U_{бэ0} \quad (2.32)$$

Принимая, что $T = 300$ К, $U_{бэ0} = 600$ мВ и $\Delta U_{бэ} = 1$ мВ, подсчитываем эквивалентную разность температур двух соседних транзисторов подложки:

$$\Delta T_0 = (\Delta U_{бэ}/U_{бэ0}) T = 0,5^\circ. \quad (2.33)$$

Зависимость $\Delta U_{бэ}$ характеризуется температурным коэффициентом

$$TK\Delta U_{бэ} = [\Delta U_{бэ}(T_{\max}) - \Delta U_{бэ}(T_{\min})]/(T_{\max} - T_{\min}). \quad (2.34)$$

Абсолютное значение $TK\Delta U_{бэ}$ определяет основную часть температурного дрейфа усилителя любой сложности, у которого на входе будет работать эта пара транзисторов. Чем жестче требования к $TK\Delta U_{бэ}$, тем меньше высококачественных интегральных транзисторных пар можно отобрать из общей массы продукции и тем выше их стоимость. Реально параметр $TK\Delta U_{бэ}$ для дифференциальных биполярных пар высокого качества равен 1...5 мкВ/°С.

Температурный коэффициент напряжения смещения нуля прямо пропорционален начальному напряжению смещения нуля и обратно пропорционален температуре. Для доказательства полагаем что напряжение $U_{см0}$ равно только разности напряжений база — эмиттер $\Delta U_{бэ}$ транзисторов интегральной пары:

$$U_{см0} = \varphi_T (U_{см0}/\varphi_T) = \varphi_T (\Delta U_{бэ}/\varphi_T). \quad (2.35)$$

Считаем, что величина $\Delta U_{бэ}/\varphi_T = \ln (I_{к1}/I_{к2}) - \ln (I_{с2}/I_{с1})$ в пределах малых изменений температуры постоянна. Пусть имеются замеры напряжения смещения нуля $U_{см0} = \Delta U_{бэ}$ при фиксированных температурах T (например, при -60 , $+25$ и $+125^\circ$ С).

Если температура T изменилась на малую величину $+\Delta T$, то измеренное (интегральное) напряжение смещения нуля

$$U_{см0} + \Delta U_{см0} = [k(T + \Delta T)/q] \{\Delta U_{бэ}/(kT/q)\} = \Delta U_{бэ} + (\Delta T/T) \Delta U_{бэ} \quad (2.36)$$

получает малое линейное приращение. Это дифференциальное приращение

$$\Delta U_{см0}/\Delta T = \Delta U_{бэ}/T \quad (2.37)$$

при $\Delta T = 1^\circ$ в окрестности точки T можно определить как дифференциальный температурный дрейф

$$TKU_{см0} = \Delta U_{см0}/1 = \Delta U_{бэ}/T \approx U_{см0}/T, \quad (2.38)$$

что и требовалось.

Результат этой теоремы практически позволяет определить минимизацию величины дифференциального дрейфа $TKU_{см0}$, так как для отдельных образцов усилителей значения токов $I_{к1,2}$ и $I_{с1,2}$ могут аномально зависеть от температуры.

Ожидаемую функцию дрейфа можно построить по нескольким фактическим замерам напряжений $\Delta U_{бэ} = U_{см0}$ при температурах T_{1-3} с помощью диаграммы, представленной на рис. 2.8. В нижней части диаграммы находится поле линий равного дрейфа. Оси координат позволяют найти здесь места точек А, Б В, соответствующих измеренным напряжениям $U_{см0}$

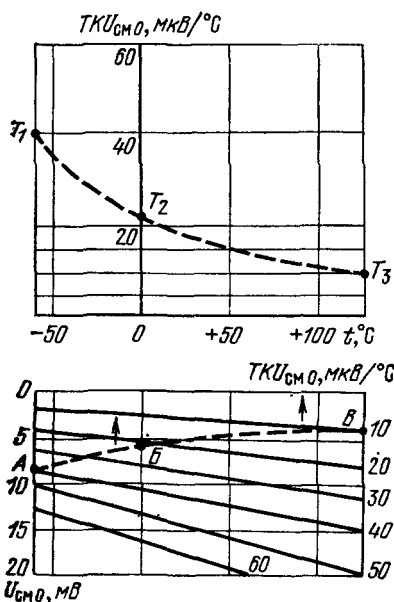


Рис. 2.8 Диаграмма для построения кривой температурного дрейфа по замерам напряжения смещения нуля

Если учесть что $K_d = (I_0 R_{кн1}) / \Phi_T$, то напряжение ошибки из-за неравенства номиналов коллекторных резисторов

$$\Delta U_R = I_0 \Delta R / (2 K_d) = \Phi_T (\Delta R / R_{кн}). \quad (2.40)$$

На подложке ИС согласованные резисторы $R_{кн1}$ и $R_{кн2}$ изготавливаются в виде близкорасположенных дорожек одинаковой конфигурации, поэтому разность их номиналов имеет порядок 1% (при абсолютном разбросе $R_{кн}$ от подложки к подложке 20...30%). В этом случае ошибка $\Delta U_R = 0,3...0,5$ мВ и значительно возрастет, если дифференциальные выходы будут нагружены несимметрично, так как при этом увеличится $\Delta R / R_{кн}$.

Входные токи усилителя и их разность генерируют на входе ДУ значительные напряжения ошибки, если источник сигнала выкоомный (рис. 2.7, б). Из-за разности входных токов на сопротивлении R_c выделяется напряжение, которое приложено между входами, т. е. последовательно с источником сигнала. Величина этой ошибки зависит от абсолютного уровня входного тока, называемого входным током смещения усилителя

$$I_{см} = (I_{б1} + I_{б2}) / 2, \quad (2.41)$$

(на диаграмме такая зависимость для одного образца ОУ показана штриховой линией). Значение $TKU_{см0}$ (точки пересечения линий равного дрейфа и штриховой кривой) переносятся на верхнее поле диаграммы, где строится кривая дрейфов. Следует заметить, что наибольшее значение дрейфа наблюдается при крайних отрицательных температурах (свыше 20 мВ/°C даже для высококачественных ОУ, имеющих напряжение смещения нуля при 25°С менее 1 мВ).

В схеме ДУ рис. 2.7 а неизбежна некоторая разность номиналов коллекторных резисторов $R_{кн1}$ и $R_{кн2}$, из-за которой при равных токах коллекторов возникает напряжение разбаланса на дифференциальном выходе $U_{вых д}$. Чтобы сбалансировать ДУ (привести $U_{вых д}$ к нулю), необходимо перераспределить токи коллекторов, т. е. подать на вход ДУ небольшое напряжение

$$\Delta U_R = [(I_0 / 2) \Delta R] / K_d = I_0 \Delta R / 2 K_d. \quad (2.39)$$

Чем меньше уровень тока I_0 и разброс номиналов ΔR , тем меньше эта доля ошибки в общем напряжении $U_{см0}$, суммируемая с $\Delta U_{бэ}$

который определяется как сумма входных токов. Если установлен уровень тока I_0 и известны значения B_1 и B_2 , (причем $B_1 \approx B_2 = B$), то

$$I_{01} = I_0/(2B_1), I_{02} = I_0/(2B_2), I_{CM} \approx I_0/(2B). \quad (2.42)$$

Разность входных токов $\Delta I_{ВХ} = |I_{01} - I_{02}|$ называется в зарубежной литературе input offset current — $I_{0с}$, и входной ток смещения input bias current — I_b . С помощью параметра I_{CM} по формуле (2.17) можно подсчитать $R_{ВХ}$ д, а с помощью $\Delta I_{ВХ}$ и R_c — дополнительную ошибку смещения нуля:

$$U_{CMO}(\Delta I_{ВХ}) = \Delta I_{ВХ} R_c = (I_{01} - I_{02}) R_c = (I_0/2) (1/B_1 - 1/B_2) R_c. \quad (2.43)$$

Коэффициенты усиления транзисторов B могут отличаться для интегральной пары на 5% и более. Пусть $I_0 = 40$ мкА, $B_1 = 50$, $B_2 = 53$ и $R_c = 100$ кОм, тогда ошибка смещения нуля за счет $\Delta I_{ВХ}$ составит 2,4 мВ. Принципно уменьшить ее можно, лишь снижая I_0 и увеличивая B .

Так же как и напряжение $\Delta U_{бэ}$, ток $\Delta I_{ВХ}$ имеет некоторый температурный коэффициент $TK \Delta I_{ВХ}$, который зависит от изменения тока I_0 (T) и коэффициента усиления B (T). На напряжение смещения нуля значительное влияние оказывают изменения обоих напряжений питания ДУ. Если в схеме рис. 2.7, а изменить отрицательное напряжение питания E_K^- , то колебание тока ΔI_0 будет пропорциональным вариации ΔE_K^- , из-за чего будут изменяться входные параметры усилителя и входные ошибки: ток смещения усилителя, напряжение баланса и в меньшей степени разность входных токов. В результате усилитель придется вновь сбалансировать, т. е. ввести на его вход некоторое напряжение $\Delta U_{CMO}(E_K^-)$. При нестабильностях напряжения E_K^+ также имеет место уход уровня баланса. Качество усилителя по устойчивости режима к изменениям напряжений питания E_K^+ и E_K^- характеризуется отношением ослабления влияния изменения питающего напряжения (ООВП), которое в зарубежной литературе имеет название supply voltage rejection ratio (SVRR).

ООВП отдельно определяются для изменения отрицательного и положительного напряжений питания. Таким образом,

$$ООВП^- = \Delta U_{CMO} / \Delta E_K^- \text{ при } E_K^+ = \text{const}; \quad (2.44)$$

$$ООВП^+ = \Delta U_{CMO} / \Delta E_K^+ \text{ при } E_K^- = \text{const}. \quad (2.45)$$

Чтобы снизить абсолютные значения ООВП, необходимо в схемах усилителей применять внутренние стабилизаторы токов и напряжений, которые обеспечат малую ошибку сдвига постоянной составляющей при существенных изменениях E_K^+ и E_K^- и их эксплуатационных разбалаксах.

Некоторое напряжение ошибки разбаланса возникает в ДУ с течением времени. Эта ошибка существенна лишь для прецизионных ДУ, работающих долгое время в устройствах без обслуживания. Ошибка проявляется в виде среднего временного дрейфа тока (СВДТ) и среднего временного дрейфа напряжения (СВДН) и вызывается процессами старения элементов.

2.2.4. Шумовые параметры ДУ

Шумовую мощность ДУ можно считать равной сумме шумовых мощностей, генерируемых его транзисторами. Наличие активного генератора стабильного тока приводит к дополнительному увеличению коэффициента шума всего интегрального ДУ. Все транзисторы ИС как источники шумов практически независимы.

Шумовые параметры ДУ определяют его предельную разрешающую способность по сигналу. На очень низких частотах (или, по-другому, за большое время наблюдения выходного сигнала) при постоянной внешней температуре можно обнаружить медленные изменения — дрейфы выходного сигнала, причем уровень этих флуктуаций меняется с ростом частоты по закону $1/f$ (см. рис. 1.16, в). Спектр шумов, имеющий вид $1/f$, определяет главную часть шумовой мощности примерно до частот $1...10$ кГц. На более высоких частотах мощность мерцающих шумов становится меньше, чем мощность дробовых, рекомбинационных и других быстрых высокочастотных составляющих. Спектр низкочастотных шумов зависит от состояния поверхности полупроводника ИС, а также конструкции ее структуры. Общий низкочастотный коэффициент шума ИС — это важнейшая характеристика ее прогнозируемой надежности: вероятность наступления со временем отказа ИС, которая имеет завышенный коэффициент шума, весьма велика, так как ее структура имеет дефекты. Спектр высокочастотных шумов является сложной функцией внутренней структуры приборов, уровня токов, проводимостей, выбора и качества материалов (см. § 1.4) [6].

Рассмотрим подробнее структуру низкочастотных шумов и метод их измерения. Вследствие того, что большинство интегральных ДУ строятся на биполярных приборах, которые управляются током и напряжением сигнала, следует различать шумовые свойства ИС по току и напряжению. На рис. 2.9, а представлена эквивалентная схема ИС, у которой выходное шумовое напряжение ($\bar{e}_{ш\text{ вых}}$) приведено ко входу, причем шумовые параметры определяются независимыми генераторами шумовой э. д. с. ($\bar{e}_{ш}$) и шумового тока ($\bar{i}_{ш}$). Вариантом шумовой эквивалентной схемы является схема с эквивалентным шумовым сопротивлением (см. рис. 2.9, б).

Непосредственное измерение $\bar{e}_{ш}$ и $\bar{i}_{ш}$ чаще всего проводится с помощью калиброванных фильтров, имеющих эквивалентную полосу пропускания 1 Гц (одногерцовый фильтр). Удобнее всего, чтобы частоты настройки этих фильтров отличались одна от другой на декаду. Целесообразно использовать следующий набор частот настройки фильтров: $10, 10^2, 10^3, 10^4$ и 10^5 Гц, обеспечивающий полный просмотр всего низкочастотного диапазона (4 дек по частоте). На рис. 2.9, в приведена структурная схема измерительного прибора такого типа, выпускаемого фирмой Quan — Tech. Labs.

Устройство работает следующим образом. Калибровочный сигнал в виде прямоугольных импульсов малой амплитуды поступает на испытуемый образец ИС, где усиливается. Затем с помощью аттенюатора по измерительному прибору коэффициент усиления канала устанавливается номинальным. После того, как произведена калибровка коэффициента усиления канала, учитывающая и неизвестный коэффициент усиления ИС, источник калибровочного сигнала отключается и берутся отсчеты показаний измерительных приборов, индицирующих шумовое напряжение на выходе каждого одногерцового фильтра. Источником шумов является испытуемая ИС. Показания фильтровых измерительных приборов соответствуют спектральной плотности шума на данной частоте и имеют размерность $1 \text{ нВ}/\sqrt{1 \text{ Гц}}$. Чем больше время визуального определения среднего отсчета тем достовернее результат измерений.

Непосредственные отсчеты входного шумового напряжения $\bar{e}_{ш\text{ вх}}$ позволяют определить $\bar{e}_{ш}$ и $\bar{i}_{ш}$ по формуле

$$\bar{e}_{ш\text{ вх}} = \bar{e}_{ш} + \bar{i}_{ш} R_c, \quad (2.46)$$

если сначала измерить $e_{ш\text{ вх}}$ при $R_c = 0$, а затем при $R_c = 10\text{ кОм}$ и более (см. схему измерения параметров биполярной пары К1НТ291, рис. 2.10, а). Рассчитанные для каждой ИС спектральные уровни $\bar{e}_{ш}$ и $\bar{i}_{ш}$ возводятся в квадрат, после чего можно построить частотные диаграммы квадратов шумовых э. д. с. и токов $\bar{e}_{ш}^2(f)$ и $\bar{i}_{ш}^2(f)$. Уровень низкочастотного шума определяется абсолютным уровнем тока эмиттера. В режиме микротоков уровни шумов ДУ значительно уменьшаются, следовательно, точность его работы увеличивается.

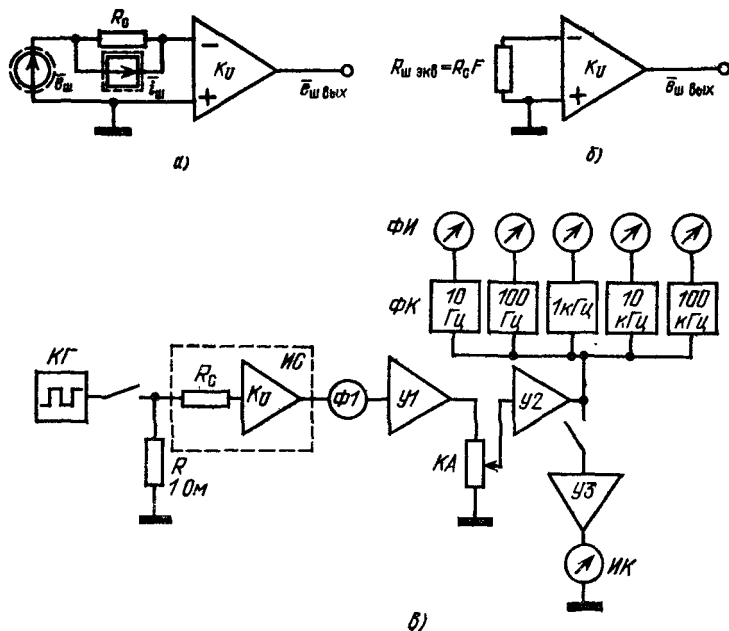


Рис. 2.9 Представление биполярной ИС в виде идеального (нешумящего) усилителя и эквивалентных источников шума:

а — ИС с генераторами шумовых тока и напряжения; б — ИС с эквивалентным шумовым сопротивлением; в — упрощенная схема измерителя низкочастотных шумов (КГ — калибровочный генератор, ИС — испытуемая схема, $\Phi 1$ — фильтр НЧ с частотой среза 150 кГц, $У1$ — калибровочный усилитель, КА — калибровочный аттенуатор, $У2$, $У3$ — усилители; ИК — индикатор калибровки, ФК — фильтровые каналы с селективными цепями с полосой пропускания 1 Гц, ФИ — фильтровые индикаторы уровня шумовой э. д. с.)

Шумовые параметры ИС удобно выражать и в виде нормированных эквивалентных величин: коэффициента шума F , логарифмического коэффициента шума NF и эквивалентного шумового сопротивления $R_{ш экв}$.

Коэффициент шума F показывает, во сколько раз на данной частоте схема умножает мощность шума, генерируемого внутренним сопротивлением источника сигнала,

$$F = (\bar{U}_{ш\text{ вх общ}}^2 + \bar{U}_{ш\text{ вх с}}^2) / (\bar{U}_{ш\text{ вх с}}^2) = \bar{e}_{ш\text{ изм}}^2 / (4kTR_c) = 4kTR_{ш экв} / (4kTR_c) = R_{ш экв} / R_c, \quad (2.47)$$

где $\bar{U}_{ш\text{ вх общ}}$ — общее напряжение шума на входе ИС, определяемое ее шумовыми свойствами; $\bar{U}_{ш\text{ вх с}}$ — напряжение шума, генерируемого внутренним

сопротивлением источника сигнала R_c ; $R_{ш экв}$ — эквивалентное шумовое сопротивление; $e_{ш изм}$ — измеренная э. д. с. шума.

Наиболее удобен и чаще всего применяется логарифмический коэффициент шума NF (noise figure), который не только представляет в компактной форме функцию вида $1/f$ в области малых f , но и совместим с диаграммой Боде данного усилителя:

$$NF = 10 \lg F = 20 \lg \sqrt{F} = 20 \lg e_{ш изм} / \sqrt{4kTR_c}. \quad (2.48)$$

Наклон асимптоты линии NF ($1/f$) в двойном логарифмическом масштабе должен быть равен -10 дБ/дек. На рис. 2.10, б в качестве примера представлены графики F и NF для дифференциального усилителя, собранного на

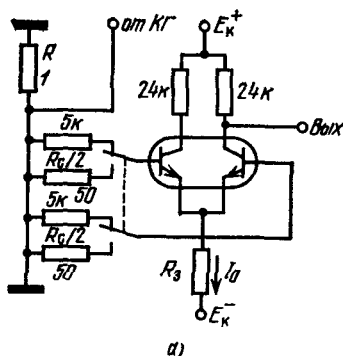
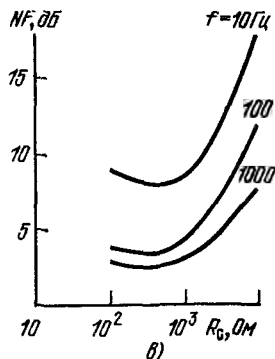
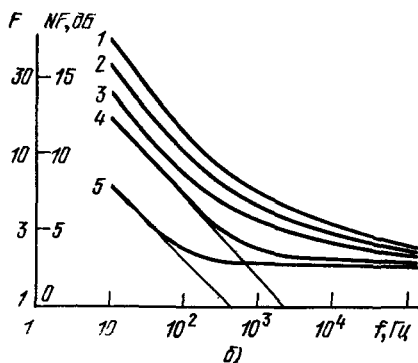


Рис 2.10 Частотные зависимости коэффициента шума биполярной согласованной пары типа К1НТ291:

а — принципиальная схема испытания; б — зависимости от тока и внутреннего сопротивления источника сигнала R_c ; в — шумовая диаграмма при $I_0=40$ мкА. 1) $I_0=800$ мкА, $R_c=10$ кОм; 2) $I_0=40$ мкА, $R_c=10$ кОм; 3) $I_0=200$ мкА, $R_c=100$ кОм; 4) $I_0=200$ мкА, $R_c=100$ Ом; 5) $I_0=40$ мкА, $R_c=100$ Ом



согласованной биполярной паре типа К1НТ291 в зависимости от уровня стабильного тока I_0 , а также от сопротивления R_c . С увеличением номинала R_c коэффициент шума возрастает, так как проявляется действие токов шумов. Как правило, если делается малошумящий усилитель, элементы, которые устанавливаются в первые каскады, должны подвергаться измерению их шумовых свойств; эта же рекомендация относится к тем готовым покупным ИС, которые будут работать в первых каскадах усилительных линеек.

Входной контроль качества планарных приборов позволяет выявить из массы продукции не только потенциально ненадежные, но и высококачественные приборы с параметрами, лучшими, чем установленные в спецификациях и справочных листах. Для иллюстрации на рис. 2.10, в представлены сравнительные графики среднего коэффициента шума 25 приборов типа К1НТ291, не принадлежащих к лучшей шумовой группе, выбранных случайным об-

разом. Уровень шума специального малошумящего прибора этого типа на частоте 10 Гц может быть меньше на 3...6 дБ.

Для получения специальных малошумящих в области $1/f$ биполярных транзисторов их структура проектируется так, чтобы обеспечить минимальную площадь контакта $p-n$ -переходов с поверхностью. Снижению шумов способствует уменьшение абсолютных размеров областей транзисторов и обеспечение высококачественной изоляции поверхности. Такие транзисторы имеют очень малые токи утечки, а следовательно, большие абсолютные значения F при микроамперных токах эмиттера. Хорошими параметрами для структур общего применения можно считать $B \geq 200$ при $I_0 = 20$ мкА, $NF \leq 5$ дБ на частоте 100 Гц при допустимом напряжении коллектор — эмиттер $U_{кэ} \geq 25$ В. Ток эмиттера, при котором B достигает максимума, у таких транзисторов имеет величину 1...5 мА.

2.3. Варианты схем дифференциальных усилителей

2.3.1. Каскад со входами, построенными по схеме Дарлингтона

Дифференциальный каскад, построенный по схеме Дарлингтона (рис. 2.11, а), имеет простую схему, с его помощью можно получить большое входное сопротивление без потери коэффициента усиления.

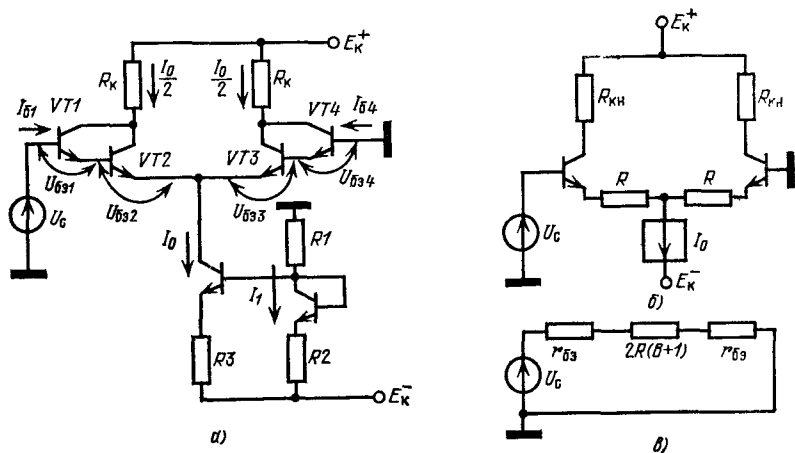


Рис. 2.11. Высокочувствительный ДУ со входами, построенными по схеме Дарлингтона (а); способ увеличения входного сопротивления ДУ с помощью эмиттерных резисторов (б), эквивалентная схема входной цепи этого ДУ (в)

Входное сопротивление одного составного транзистора определяется

$$\begin{aligned} R_{вх \pi/2} &= m\varphi_T / I_{б1} = m\varphi_T (B_1 + 1) / I_{э1} = \\ &= m\varphi_T (B_1 + 1) / I_{б2} = m\varphi_T (B_1 + 1) (B_2 + 1) / I_{э1} = \\ &= 2m\varphi_T (B_1 B_2 + B_1 + B_2) / I_0. \end{aligned} \quad (2.49)$$

Дифференциальное входное сопротивление между входами ДУ $R_{вх д} \approx \approx 4 m\varphi_T B_1 B_2 / I_0$, где $B_1 B_2 \approx B_{эфф}$ — эффективный коэффициент усиления по току составного транзистора. Коэффициент усиления можно под-

считать:

$$K_d = (B_{\text{эфф}} R_{\text{кн}}) / (R_{\text{вх д}}/2) = R_{\text{кн}} I_0 / (2m\varphi_T), \quad (2.50)$$

он по-прежнему зависит лишь от абсолютного уровня тока I_0 , номинала нагрузки $R_{\text{кн}}$ и температуры (т. е. от крутизны усиления транзистора). Абсолютное значение тока I_0 можно установить на уровне единиц миллиампер, получив при этом выигрыш во входном сопротивлении до 100 кОм и более. Однако у данного усилителя много существенных недостатков.

Усилитель с составными транзисторами обладает повышенным напряжением смещения нуля, так как $U_{\text{см}0}$ в схеме рис. 2.11, а зависит от разности $U_{\text{бэ}1}$ и $U_{\text{бэ}2}$ уже не двух, а четырех транзисторов, работающих при разных токах эмиттеров. Особенно возрастает разность $U_{\text{бэ}}$ первых двух транзисторов. Из-за неравенства значений B_{1-4} повышается разность входных токов, а входное сопротивление зависит от произведений $B_1 B_2$ и $B_3 B_4$. Коэффициенты усиления по току транзисторов $VT1$ и $VT4$ падают из-за того, что они работают с микроамперными токами эмиттеров. Эти токи сильно зависят от температуры, что приводит к большим вариациям $R_{\text{вх д}}$. Схема Дарлингтона обладает повышенным коэффициентом шума по сравнению с простой биполярной парой, так как в схеме с составными транзисторами суммарный коэффициент шума определяется суммой шумовых мощностей не двух, а четырех транзисторов. Кроме того, из-за малых токов эмиттеров имеет место проигрыш в сигнале для первых транзисторов. Дрейфовые параметры у каскада, построенного на составных транзисторах, значительно ухудшаются. По этим причинам самостоятельно схема Дарлингтона в качестве первых каскадов для высококачественных усилителей применяется редко, однако она широко используется во вторых каскадах ДУ и ОУ.

2.3.2. Схема с резисторами в цепях эмиттеров

Несколько повысить входное сопротивление ДУ можно включив небольшие по номиналу эмиттерные резисторы R (см. рис. 2.11, б), сопротивление которых пересчитывается в контур входного сигнала через коэффициент $B+1$. Если ТКР для этих резисторов близок к нулю, то и входное сопротивление ДУ слабее зависит от температуры. Эквивалентная схема входной цепи этого усилителя показана на рис. 2.11, в. Коэффициент усиления каскада можно подсчитать по формуле

$$K_d = BR_{\text{кн}} / [r_{\text{бэ}} + R(B+1)] = [BR_{\text{кн}} / (B+1)] / (2m\varphi_T / I_0 + R) \approx \approx R_{\text{кн}} / (2m\varphi_T / I_0 + R), \quad (2.51)$$

из которой следует, что K_d уменьшился и слабее зависит от окружающей температуры, чем значение, рассчитанное по (2.16). Резисторы снижения усиления удобно применять для балансировки ДУ, построенных на дискретных элементах. Заметим, что при большом значении R коэффициент усиления $K_d \approx R_{\text{кн}} / R$. Вспоминая, что $K_d = SR_{\text{кн}}$, получаем, что крутизна усиления каскада $S = 1/R$ теперь не зависит от режима и может быть сделана малой. Включением резисторов снижения крутизны усиления можно повысить быстродействие биполярного дифференциального каскада (см. п. 3.3.8).

2.3.3. Дифференциальные каскады с повышенным коэффициентом усиления

Основным недостатком простого дифференциального каскада, оба транзистора которого включаются по схеме с коллекторными нагрузками (каскады ОЭ), является небольшой коэффициент усиления K_d при малых уровнях токов ГСТ. Малый коэффициент усиления ДУ, используемого в качестве первого каскада в сложном многокаскадном усилителе, ограничивает частотные дрейфовые и шумовые параметры этого усилителя, так как выигрыш в от-

ношение сигнал-шумка не может быть большим. Увеличение номиналов коллекторных резисторов, размещаемых на полупроводниковой подложке свыше 20...50 кОм нецелесообразно, так как резистивные дорожки большого номинала занимают чрезмерно большую площадь. В полупроводниковых ИС теперь чаще используется дифференциальный усилитель с динамическими нагрузками [16, 18]. Простейшая схема такого каскада показана на рис. 2.12, а. Нагрузкой усилительных транзисторов $VT1$ и $VT2$ здесь служат коллектор-

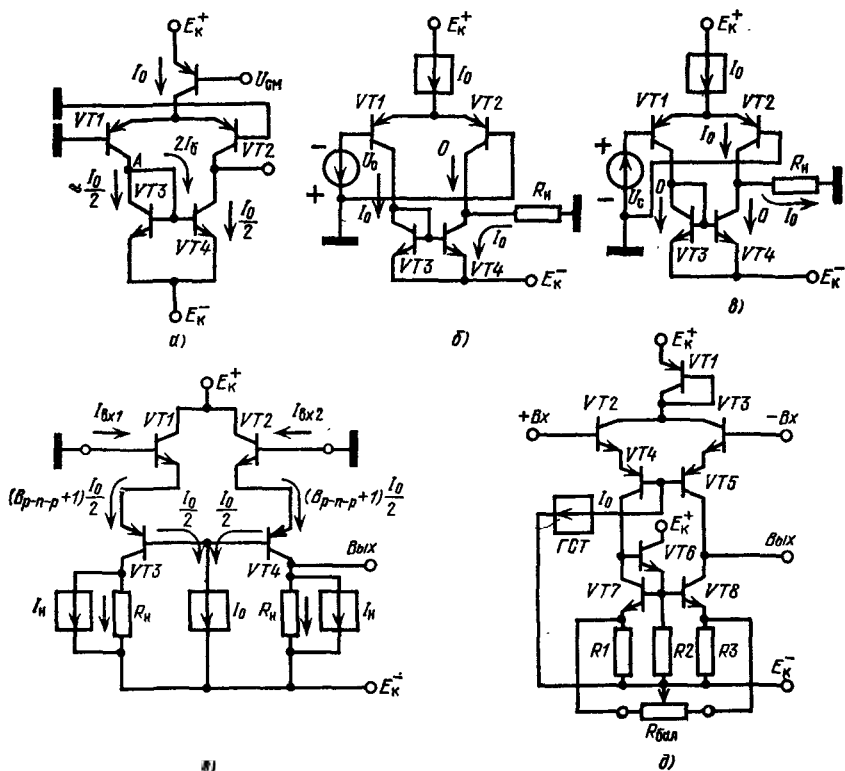


Рис. 2.12. Дифференциальные каскады с повышенным коэффициентом усиления

а — распределение токов в ДУ с балансной динамической нагрузкой; б — распределение токов, когда транзистор $VT1$ открыт, а $VT2$ закрыт; в — то же, но открыт $VT2$ и закрыт $VT1$; г — распределение токов в каскаде с ОК—ОБ; д — принципиальная схема каскада с ОК—ОБ—ОЭ, имеющего одиночный выход

ные цепи транзисторов $VT3$ и $VT4$. Выходное сопротивление транзистора со стороны коллекторной цепи велико. С помощью динамической нагрузки удается получить значения $K_d = 300...1000$ в одном каскаде. В точке А схемы на рис. 2.12, а внутреннее сопротивление немного уменьшено из-за параллельного соединения $R_{вых\ n-p-n}$ и двух входных сопротивлений $h_{11\beta}$ транзисторов $VT3$ и $VT4$.

Поскольку транзисторы $VT3$ и $VT4$ хорошо согласованы по параметрам, а $B \gg 1$, то посредством балансного включения по схеме рис. 2.12, а удастся не только практически симметрично нагрузить усилительные транзисторы $VT1$ и $VT2$, но и получить одиночный выход сигнала с полной амплитудой выходного тока I_0 . Предположим, что весь ток ГСТ I_0 переключился на тран-

зистор $VT1$, тогда этот ток потечет и через транзистор $VT3$ (рис. 2.12, б). Транзисторы $VT3$ и $VT4$ включены по схеме «токового зеркала», поэтому через нагрузку в коллекторную цепь транзистора $VT4$ также будет поступать ток I_0 .

При другом предельном состоянии, когда входным сигналом полностью открыт транзистор $VT2$, весь ток I_0 течет в нагрузку, так как в транзистор $VT3$ ток не поступает, поэтому и транзистор $VT4$ не имеет смещения, т. е. находится в режиме отсечки (рис. 2.12, в). Для эффективной работы усилителя по схеме рис. 2.12, а необходимо, чтобы сопротивление нагрузки R_H было соизмеримым с выходным сопротивлением этого каскада. В качестве R_H обычно выступает входное сопротивление последующего каскада схемы, а выходное сопротивление усилителя образуется параллельным соединением $R_{\text{вых } p-n-p}$ и $R_{\text{вых } n-p-n}$ (транзисторы $VT2$ и $VT4$). Эти выходные сопротивления можно подсчитать по формулам (1.6) и (1.7) или определить по графикам рис. 1.11, а. Крутизна усиления для каскада рис. 2.12, а $S = \varphi_T/I_0$.

Для подсчета K_U нагруженного каскада следует учесть в качестве R_H величину $R_{\text{вых}} \parallel R_H$. Пример расчета параметров такого каскада приведен в п. 3.3.2.

В качестве усилительных чаще используются $p-n-p$ -транзисторы (у них меньшие значения B , но K_U от B не зависит), а в качестве нагрузочных — $n-p-n$ -транзисторы (у них больше сопротивление $R_{\text{вых}}$). Кроме того, в каскаде рис. 2.12, а имеется сдвиг постоянной составляющей «вниз», что удобно для построения двухкаскадных схем ОУ (второй каскад строится по обычной схеме каскада с ОЭ на основе высококачественного $n-p-n$ -транзистора, в этом каскаде постоянная составляющая вновь повышается).

Все же из-за невысоких значений B интегральных $p-n-p$ -транзисторов входное сопротивление каскада рис. 2.12, а не может быть большим. Этот недостаток устраняется в дифференциальном каскаде, функциональная схема которого приведена на рис. 2.12, г. Каскад имеет сложное включение усилительных транзисторов. Входные эмиттерные повторители (каскады с ОК, построенные на $n-p-n$ -транзисторах $VT1$ и $VT2$) работают при микроамперных токах эмиттеров, обеспечивают большое входное сопротивление схемы, малые входную емкость и выходное сопротивление. От этих транзисторов требуется повышенное значение B при малых токах эмиттера, так как при этом формируется большое значение $R_{\text{вх}}$ и $K_U \approx 1$. Выходное сопротивление каскада с ОК (при $R_C = 0$) можно считать примерно равным сопротивлению эмиттерного перехода $r_e = \varphi_T/I_0$. Это сопротивление служит сопротивлением источника сигнала для последующего усилителя, в котором транзисторы $VT3$ и $VT4$ $p-n-p$ -типа включены по схеме с ОБ. Дифференциальный входной каскад данного типа пригоден для использования в ОУ, если значения B_{p-n-p} относительно невелики. В современных ИС транзисторы с боковой и другими специальными структурами имеют B_{p-n-p} на уровне десятков.

Токи баз $p-n-p$ -транзисторов фиксируются с помощью ГСТ. Если параметры транзисторов $VT3$ и $VT4$ взаимно согласованы, то общая точка баз $p-n-p$ -транзисторов имеет по высокой частоте нулевой потенциал (разность сигналов близка к нулю из-за симметрии элементов ДУ). Таким образом, по высокой частоте базы хорошо «заземляются» и без применения шунтирующих емкостей.

Дифференциальный коэффициент усиления каскада с ОК — ОБ рис. 2.13, г :

$$K_{\text{д ОК — ОБ}} = SR_{\text{кн}} = I_{\text{э } p-n-p} R_{\text{кн}} / (m\varphi_T). \quad (2.52)$$

Ток эмиттера $p-n-p$ -транзистора связан с током ГСТ соотношением

$$I_{\text{э } p-n-p} = (B_{p-n-p} + 1) I_0 / 2, \quad (2.53)$$

поэтому коэффициент усиления

$$K_{\text{д ОК — ОБ}} = I_0 (B_{p-n-p} + 1) R_{\text{кн}} / (2m\varphi_T). \quad (2.54)$$

Схема дифференциального каскада с активными нагрузками, имеющего небольшие суммарные сопротивления резистивных дорожек, представлена на рис. 2.12, д. Каскад имеет сложное включение транзисторов (с ОК — ОБ — ОЭ). Входное сопротивление сложных дифференциальных каскадов определяется стандартным методом по (2.17):

$$R_{вх д} = 2m\varphi_T / I_{см} = 4m\varphi_T (B_{п-р-н} + 1) / [(B_{п-р-п} + 1) I_0]. \quad (2.55)$$

Таким образом, применение активных нагрузок (каскады с ОЭ) дало принципиальный выигрыш в коэффициенте усиления, причем без высокоомных резистивных дорожек.

В каскаде рис. 2.12, д схема перехода к одиночному выходу (схема нагрузки с балансным смещением) отличается от схемы рис. 2.12, а наличием транзистора VT6. Он способствует уменьшению ответвления тока на управление транзисторами-нагрузками (ток $2I_6$ на рис. 2.12, а), удерживает на пражение коллектор — база транзистора VT7 на уровне $+U_{бэ}$ (тем самым увеличивается его коэффициент усиления B). Выходное напряжение этого каскада относительно шины $E_{к-}$ имеет значение $2U_{бэ}$. Резисторы $R1$ и $R3$ включены для повышения внутреннего сопротивления нагрузочных генераторов стабильного тока (каскады с ОЭ). Эти же резисторы используются для балансировки схемы. Внешний резистор балансировки включается между эмиттерами транзисторов VT7 и VT8. Такое подключение балансирующего резистора оставляет входы ДУ свободными для источников сигналов

2.4. Выходные каскады усилителей

Интегральные усилители (преимущественно операционные) предназначены для передачи двухполярного выходного сигнала на относительно низкоомную заземленную нагрузку. Для этого используются двухтактные (реже однотактные) выходные каскады, работающие в режиме АВ [7].

На рис. 2.13, а — в показаны три возможные схемы окончного каскада, построенные на транзисторах $n-p-n$ - и $p-n-p$ -типов. Схема рис. 2.13, а используется наиболее часто. Здесь оба транзистора работают в режиме эмиттерных повторителей (структура с ОК — ОК) и поэтому имеют большое входное и малое выходное сопротивления. На этот усилитель наиболее удобно подавать сигнал управления: разность потенциалов баз обоих транзисторов составляет $2U_{бэ} \approx 1,3$ В. В тех случаях, когда можно пренебречь переходными искажениями, базы транзисторов соединяются и сигнал подается в эту общую точку. Удовлетворительная симметрия полуовла выходного сигнала достигается и при нестрогом соответствии коэффициентов усиления $B_{п-р-н}$ и $B_{р-н-р}$. Поскольку весь усилитель обычно охватывается петлей обратной связи, то искажения за счет переходных ступенек и неравенства коэффициентов усиления B уменьшаются пропорционально запасу βK_0 .

В схеме рис. 2.13, б используется включение транзисторов с ОЭ. Каскад усиливает напряжение, но его выходное сопротивление велико, он генерирует ток в нагрузке. Каскадом со структурой с ОЭ — ОЭ требуется управлять из двух точек, разнесенных по напряжению на величину $2E_{к-} - 2U_{бэ}$, что неудобно. Он может использоваться на выходах специальных усилителей-трансформаторов проводимости (УТП), генерирующих в нагрузках ток.

Схема рис. 2.13, в применялась в самых первых ЛИС. Она имеет комбинированные включения транзисторов с ОК — ОЭ: положительная полуовла передается в нагрузку верхним транзистором — эмиттерным повторителем, отрицательная — нижним транзистором, работающим в режиме с ОЭ (т. е. усилителем напряжения). Сигналы управления для этой схемы имеют одинаковую полярность и разносятся по потенциалу на напряжение $E_{к-}$, т. е. для такого каскада требуется фазоинвертор. Все три выходных каскада могут работать в режимах классов А, АВ или В. Наиболее экономичен режим В, в этом случае в переходы база — эмиттер ток начального смещения не подается, транзисторы открываются базовым током за счет сигнала и проводят

поочередно токи в нагрузку от источников E_K^+ и E_K^- . В режиме В один транзистор включается после того, как выключился другой. В режиме В без сигнала каскад ток питания не потребляет.

Для ряда схем переходной ступенькой, уменьшенной в масштабе обратной связи, можно пренебречь, однако для высокоскоростных схем режим со ступенькой отличается тем, что в переходный момент вся схема может терять

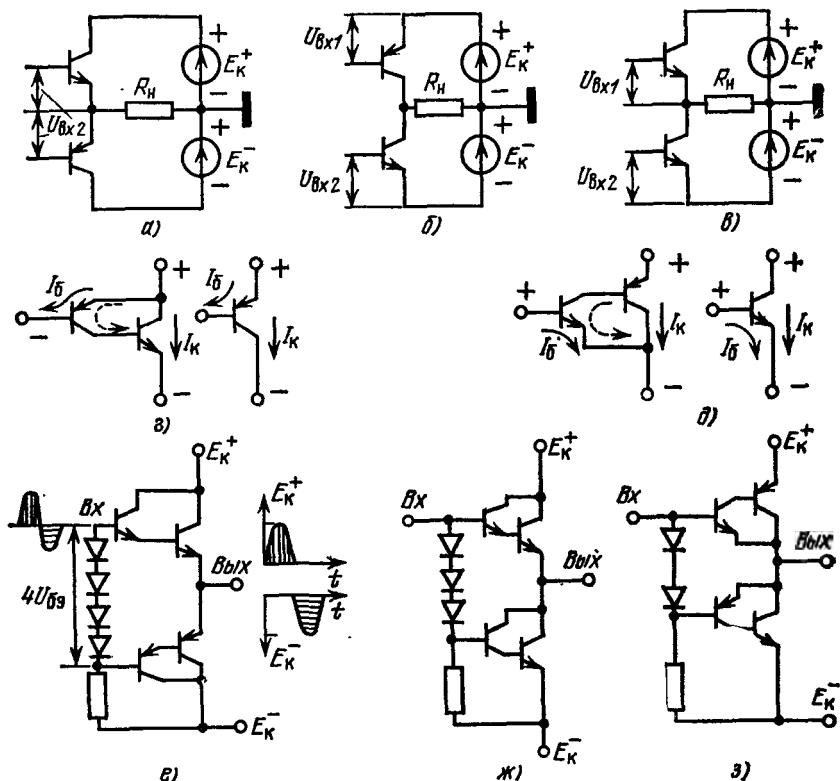


Рис. 2.13. Элементы схемотехники выходных усилителей мощности:

а — оконечный каскад с ОК—ОК; б — каскад с ОЭ—ОЭ; в — каскад с ОК—ОЭ; г — токи в композитном $p-n-p$ -транзисторе; д — то же для композитного $n-p-n$ -транзистора; е — з — три возможные схемы применения в каскаде с ОК—ОК составных и композитных повторителей

устойчивость: когда оба транзистора выключены, выходное сопротивление усилителя близко к бесконечности и петля обратной связи системы разомкнута. При очередном включении транзистора режим петли устанавливается вновь с сопутствующим переходным процессом (ступенька подчеркивается или в этот момент возникает генерация).

Интересно, что из-за падения коэффициента усиления транзистора B с приближением амплитуды сигнала на выходе усилителя к напряжению E_K на транзисторе остается малое напряжение питания ($E_K - U_{вых}$), поэтому выходное сопротивление каскада рис. 2.13, а возрастает. Это вызывает увеличение нелинейных искажений при приближении сигнала к уровню ограничения.

На интегральной подложке трудно выполнить точно согласованные по параметрам $p-n-p$ - и $n-p-n$ -транзисторы. Поскольку параметры

$p - n - p$ -транзисторов уступают, в выходных каскадах чаще используется так называемый композитный $p - n - p$ -транзистор (рис. 2.13, $з$). При необходимости по схеме рис. 2.13, $д$ можно построить аналогичный $n - p - n$ -транзистор.

На рис. 2.13, $е - з$ показаны три возможные схемы выходных каскадов — эмиттерных повторителей (исходная схема показана на рис. 2.13, $а$), построенных на составных и композитных транзисторах. Для упрощения схемы усилителя выходные каскады чаще получают сигнал управления из одной

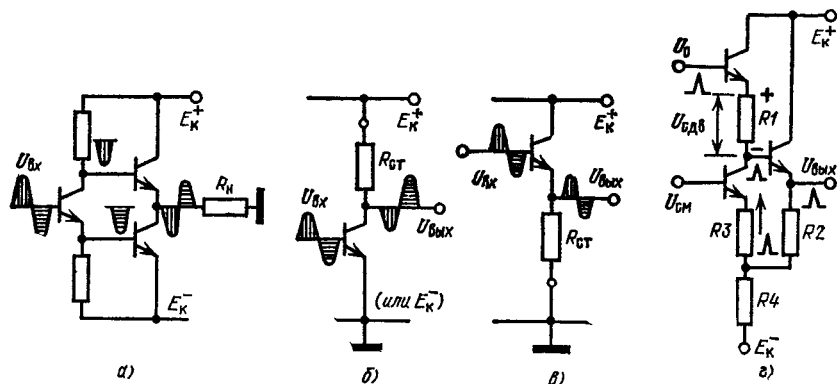


Рис. 2.14. Схемы специальных выходных каскадов:

$а$ — фазоинвертор для каскада с ОК—ОЭ, $б$ — каскад с открытым коллектором; $в$ — выходной эмиттерный повторитель в схеме с одним напряжением питания; $г$ — оконечный каскад ОУ типов $\mu A702$ и $140UD1$ (эмиттерный повторитель, приспособленный для схемы с двумя напряжениями питания)

точки. На схемах рис. 2.13, $е - з$ условно в виде столбиков днодов показаны потенциалы, вводимые между базами транзисторов. В качестве источника смещения удобно использовать низковольтную опорную схему (см рис. 2.15, $ж$).

На рис. 2.14, $а$ показана схема управления каскадом рис. 2.13, $в$. Такой каскад (правда, в ключевом режиме) используется на выходе цифровых ТТЛ-схем.

На выходах простых ОУ и компараторов, предназначенных для работы с одним источником питания, часто используется однотактный выходной каскад с «открытым» коллектором (рис. 2.14 $б$). Если этот усилитель работает с двумя источниками, то вместо «верхнего» транзистора включается резистор для стекания тока $R_{сг}$ (нагрузка включается между выходом и землей) либо выходной каскад снабжается внешним буферным повторителем построенным по схеме рис. 2.14, $в$.

На выходе первых ОУ и компараторов, имевших два источника питания, использовались простые эмиттерные повторители, работающие в режиме класса А (рис. 2.14, $г$). Этот каскад хорошо воспроизводит в заземленной нагрузке лишь положительные сигналы (ток в нагрузку поступает «сверху» от низкоомного эмиттерного повторителя). Ток отрицательной полуволны течет «вниз» в нагрузку через неуправляемый резистор $R_{сг}$. Чтобы улучшить воспроизведение отрицательной полуволны для усилителя типа $\mu A702$ была разработана схема однополярного ЭП с положительной обратной связью (рис. 2.14, $д$). В этой схеме сигнал U_c передается в нагрузку через составной транзистор. Нижний транзистор служит генератором тока. Этот ток течет через резистор $R1$ и создает на нем фиксированное напряжение сдвига $U_{сдв}$ сводящее к нулю потенциал U_c (когда его сигнальная составляющая равна нулю). Но вспомогательный транзистор ГСТ используется

и для усиления сигнала. Часть выходного напряжения через делитель $R2$ — $R4$ подается на его эмиттерный вход. Если потенциал смещения базы $U_{см}$ не зависит от сигнала, то транзистор ГСТ работает в схеме с ОБ, и на его коллекторе выделяется сигнал, пропорциональный выходному (в том числе и его отрицательной полуволне). Контур слабой положительной ОС позволяет установить коэффициент передачи ЭП на уровне 2...5 без возникновения автогенерации.

2.5. Промежуточные и вспомогательные каскады

Линейные ИС строятся по схемотехнике с непосредственными связями, при которой от каскада к каскаду происходит сдвиг постоянной составляющей сигнала. Для компенсации этого сдвига может использоваться одна из схем, показанная на рис. 2.15. Схема сдвига уровня не должна накладывать значительной ошибки на постоянную составляющую сигнала при изменениях питающих напряжений и внешней температуры, а также искажать переменную составляющую сдвигаемого по потенциалу сигнала.

Схемы сдвига можно условно разделить на схемы снижения (сдвиг вниз) и повышения (сдвиг вверх). Сдвиг вниз применяется в трехкаскадных ОУ с простым биполярным входным ДУ. В таких ОУ после первых двух каскадов сигнал имеет положительный потенциал. В схемах двухкаскадных ОУ выходной сигнал первого каскада отрицательный, поэтому для передачи на выходной каскад его следует сдвинуть вверх. Чаще всего схема сдвига уровня (вверх или вниз) строится на основе ГСТ. Стабильный ток, проходя через резистор определенного номинала, создает на нем требуемое постоянное напряжение сдвига.

На рис. 2.15, а приведена простейшая принципиальная схема ГСТ, используемого для сдвига постоянного уровня сигнала. В такой схеме транзисторы имеют одинаковую площадь эмиттеров. Уровень стабильного тока I_0 зависит не только от вспомогательного тока смещения I_1 , но и от соотношения номиналов эмиттерных резисторов $R1$ и $R2$. Если $R_1 = R_2$, то и $I_0 = I_1$; в этом случае любое изменение тока I_1 (например, из-за изменения напряжения E_K) «зеркально» отображается транзистором $VT2$.

Нормирование отношения токов I_0/I_1 в ИС можно провести за счет выбора различных площадей эмиттеров транзисторов $VT1$ и $VT2$ (площади $S_{э1}$ и $S_{э2}$, рис. 2.15, б). Ток утечки перехода эмиттер — база I_s интегрального транзистора считается пропорциональным площади эмиттера. Отношение токов I_0/I_1 в схеме рис. 2.15, б оказывается обратно пропорциональным отношению площадей эмиттеров интегральных транзисторов (см. § 2.1):

$$I_0/I_1 = S_{э1}/S_{э2}. \quad (2\ 56)$$

Поскольку ток смещения ГСТ $I_L = (E_K - U_{бэ})/R_1$ пропорционален напряжению отрицательного питания, то и ток сдвига I_0 зависит от изменения питающего напряжения, что в конечном счете влияет на ООВП-усилителя. Шунтирующее действие большого эквивалентного выходного сопротивления коллекторной цепи транзистора $VT2$ на источник сигнала невелико.

ГСТ со схемой сдвига можно выполнить на $p-n-p$ -транзисторе. На рис. 2.15, в показана соответствующая схема, построенная на композитном или обычном $p-n-p$ -транзисторах. Эта схема отличается тем, что здесь транзисторы используются для усиления сигнала (в отличие от предыдущих схем, где ГСТ выполняли лишь функцию нелинейного высокоомного резистора).

В схемах интегральных компараторов часто применяются каскады сдвига уровня со стабилитроном (рис. 2.15, г, д). В составе полупроводниковой ИС чаще всего используются стабилитроны с напряжением 6...7 В (переход база — эмиттер интегрального транзистора, работающего в режиме обратного пробоя). Схемы сдвига со стабилитронами просты, но имеют ряд недостатков: напряжение сдвига всегда постоянно и мало зависит от изме-

нения питающих напряжений и температуры. Режим пробоя $p-n$ -перехода вносит значительные шумовые составляющие в спектр сигнала. Схемы сдвига уровня со стабилитронами применяются также в источниках напряжения — интегральных стабилизаторах (см гл. 6).

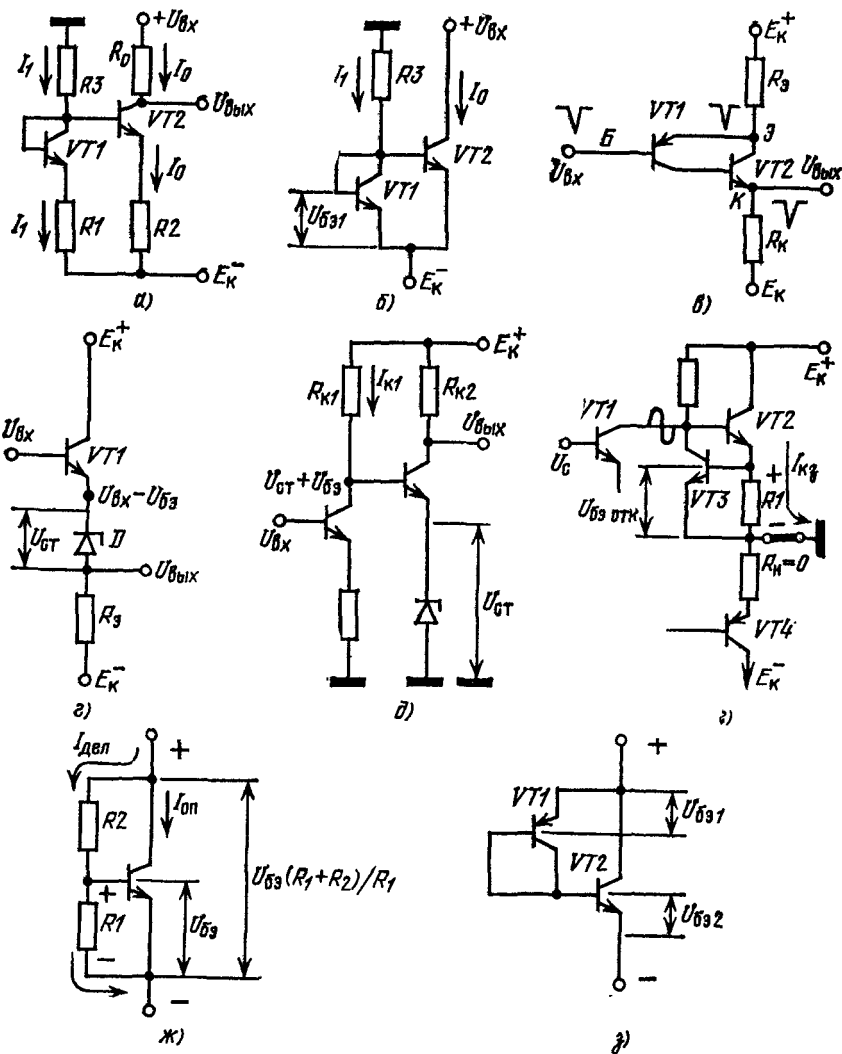


Рис. 2.15. Каскады, используемые для сдвига постоянного уровня сигнала в усилителях:

а — схема сдвига с генератором стабильного тока, токи в котором нормируются резисторами; б — схема с ГСТ, токи в котором нормируются за счет разных площадей эмиттеров интегральных транзисторов $S_{э1}$ и $S_{э2}$; в — схема с ГСТ, выполненным на композитном или одиночном $p-n-p$ -транзисторе; г — схема сдвига уровня со стабилитроном; д — схема повышения уровня со стабилитроном; е — схема защиты выходного каскада в режиме к. з.; ж, з — источники малого опорного напряжения

На рис. 2.15, *ж* показан простой источник опорного напряжения, используемый для вывода в режим класса АВ выходного каскада типа ОК — ОК. Основной ток этого «стабилитрона» протекает по цепи коллектор — эмиттер транзистора. Ток делителя смещения можно выбрать существенно меньшим (но много большим, чем ток базы). На резисторе R_1 выделяется напряжение $U_{бэ}$, соответственно ток $I_{дел} = U_{бэ}/R_1$, поэтому $U_{R2} = R_2 I_{дел}$ и $U_{оп} = U_{бэ} + U_{R2} = U_{бэ} (1 + R_2/R_1)$.

$$I_{кз} = U_{R1}/R_1 = U_{бэ}/R_1.$$

Для стандартных ОУ выбирается значение $I_{кз} \leq 25$ мА, поэтому номинал резистора $R_1 = 25$ Ом. Как только транзистор VT_4 открывается, он отбирает у транзистора VT_2 избыток базового тока, поэтому ток эмиттера транзистора VT_2 фиксируется на уровне 25 мА.

На рис. 2.15, *ж* показан простой источник опорного напряжения, используемый для вывода в режим класса АВ выходного каскада типа ОК — ОК. Основной ток этого «стабилитрона» протекает по цепи коллектор — эмиттер транзистора. Ток делителя смещения можно выбрать существенно меньшим (но много большим, чем ток базы). На резисторе R_1 выделяется напряжение $U_{бэ}$, соответственно ток $I_{дел} = U_{бэ}/R_1$, поэтому $U_{R2} = R_2 I_{дел}$ и $U_{оп} = U_{бэ} + U_{R2} = U_{бэ} (1 + R_2/R_1)$.

Часто напряжение смещения для выходного каскада получается в схеме рис. 2.15, *з*. Здесь соединены два $p-n$ -перехода из разнополярных транзисторов. Поскольку $U_{бэ} p-n-p$ несколько превышает напряжение $U_{бэ} n-p-n$, получается более точное согласование со входными напряжениями оконечных эмиттерных повторителей, соединенных по схеме рис. 2.13 *е, ж, з*.

2.6. Схемы перехода к одиночному выходу

Схемы перехода от дифференциальных выходных сигналов ДУ к одиночному выходному сигналу применяются для того, чтобы использовать полный дифференциальный коэффициент усиления входного ДУ. На рис. 2.16, *а, б* представлены две простейшие схемы перехода от дифференциальных выходов к одиночному. Полный дифференциальный сигнал выделяется между коллекторами входной дифференциальной пары (например, между коллекторами транзисторов VT_1 и VT_2 на схеме рис. 2.16, *б*). Этот сигнал не заземлен и непосредственный съём его с любого коллектора относительно земли позволит использовать лишь половину полного дифференциального приращения сигнала [12, 18].

Чтобы привести полный дифференциальный сигнал, наблюдаемый между коллекторами, к одиночному выходу (т. е. относительно земли), создаются специальные схемы, принцип действия которых заключается в применении полной внутренней отрицательной обратной связи в одной половине схемы ДУ. Схема перехода от дифференциального к одиночному выходу не должна изменять значение K_U первого каскада, но должна служить симметричной нагрузкой для первого каскада ДУ. На рис. 2.16, *а* представлена простейшая схема такого рода, применяемая в качестве второго каскада в ОУ типа $\mu A702$. Если подать на базы транзисторов VT_1 и VT_2 противофазные и равные по амплитуде (дифференциальные) сигналы от первого каскада ($+U_{c1}$ и $-U_{c2}$), то в левой по схеме половине каскада образуется отрицательная параллельная обратная связь по напряжению и коэффициент усиления этой части схемы близок к единице. Фазировка сигналов в схеме показана условными импульсами. На базе транзистора VT_2 присутствует суммарный сигнал $-U_{c2} - (+U_{c1}) = -2U_c$, причем сигнал U_{c1} подается через резистор R_4 . Таким образом транзистор VT_2 усиливает практически полный дифференциальный сигнал, поступающий с выходов предыдущего ДУ.

Более сложная схема перехода к одиночному выходу, аналогичная использованной в ОУ типа $\mu A709$, представлена на рис. 2.16, *б*. Здесь первый дифференциальный ДУ (транзисторы VT_1 и VT_2) симметрично нагружается на входы второго дифференциального каскада (транзисторы VT_3 и VT_4). В этой схеме сигнал с коллектора транзистора VT_3 передается на резисторы R_1 и R_2 синфазно. Следовательно, как и в предыдущей схеме, каскад инвер-

тирующего единичного усиления (в данном случае транзисторы $VT3$ и $VT5$) позволяет удвоить сигнал, выделяющийся в первом каскаде на резисторе $R2$ относительно базы транзистора $VT4$. Второй каскад ОУ (транзисторы $VT3$ и $VT4$) управляется полным дифференциальным сигналом, выделяющимся в первом каскаде между коллекторами транзисторов $VT1$ и $VT2$. Коллекторные выходы второго каскада (резисторы $R3$ и $R4$) имеют практически симметричные нагрузки в виде входных сопротивлений эмиттерных повторителей $VT5$ и $VT6$.

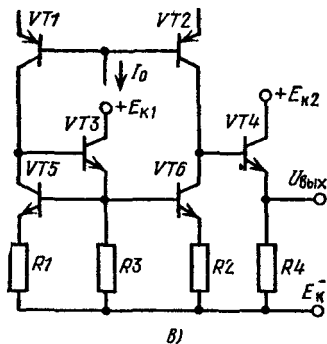
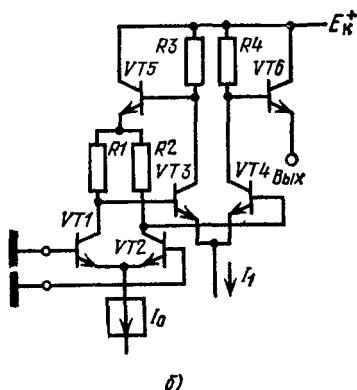
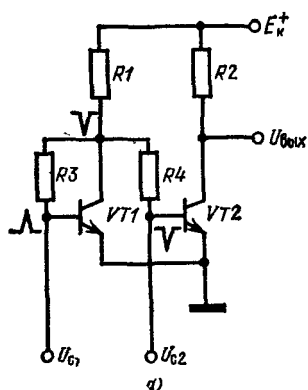


Рис. 2.16. Принципиальные схемы некоторых каскадов:

а — схема подачи балансного смещения на транзисторы; б — схема перехода к одиночному выходу в ОУ типа $\mu A709$; в — схема перехода к одиночному выходу в ДУ со структурой с ОК—ОБ—ОЭ

На рис. 2.12, а был пояснен принцип действия динамической нагрузки, образующей одиночный выход, на котором имеется полная амплитуда выходного тока I_0 . На рис. 2.16, в представлена упрощенная схема перехода от дифференциальных выходов к одиночному в сложном ДУ. Здесь, в отличие от простейшей схемы рис. 2.12, а, транзистор $VT5$ работает не в диодном включении, а снабжен усилителем-повторителем (транзистор $VT3$). Напряжение коллектор — база для транзистора $VT5$ в этой схеме не равно нулю, а составляет величину $U_{бв}$, аналогичное напряжение имеется и на переходе коллектор — база транзистора $VT6$ (из-за повышения этого напряжения увеличивается β транзисторов). Нагрузками усилительных транзисторов $VT1$ и $VT2$ служат коллекторные цепи транзисторов $VT5$ и $VT6$. Транзисторы $VT3$ и $VT5$ образуют неинвертирующий повторитель сигнала, поступающего с коллектора транзистора $VT1$. Этот сигнал выделяется на резисторе $R3$. Транзистор $VT6$ инвертирует сигнал, и на его коллекторе возникает сумма сигналов, наблюдаемых между коллекторами транзисторов $VT1$ и $VT2$. Суммарный сигнал передается эмиттерным повторителем $VT4$ в виде напряжения $U_{вх}$ на низкоомную нагрузку $VR4$.

СХЕМОТЕХНИКА ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

3.1. Общие сведения об операционных усилителях

Наименование «операционный» по традиции присваивается усилителю, с помощью которого можно решать операторные уравнения, если выход ОУ через соответствующие пассивные цепи отрицательной обратной связи (ООС) замкнуть на инвертирующий вход. В этом случае передаточная характеристика замкнутой системы с большой точностью соответствует передаточной характеристике цепи ООС и практически не зависит от параметров самого ОУ. Для точного и быстрого решения операторных уравнений требуются усилители с большим запасом параметров.

Сейчас в аппаратуре наибольшее распространение получили интегральные полупроводниковые ОУ, которые обладают наименьшими габаритами и массой, могут эксплуатироваться в диапазоне температур $-60...+125^{\circ}\text{C}$. Они имеют избыток усиления (50...100 тыс. и более) при полосе усиления нуль — единицы мегагерц, дрейфовые параметры их удовлетворительны. Полупроводниковые ОУ относительно дешевы и доступны, что гарантируется миллионными тиражами выпуска. Номенклатура этих усилителей постоянно расширяется как с целью выпуска более скоростных и точных ОУ, так и для наращивания производства схем со стандартными параметрами.

Наиболее существенными на пути развития интегральных ОУ являются ограничения, накладываемые особенностями технологического процесса: небольшое значение суммарного номинала резисторов на подложке, трудности внедрения процессов подстройки номиналов элементов, плохая абсолютная точность номиналов резисторов от подложки к подложке, трудности изготовления высококачественных $p-n-p$ -транзисторов на той же подложке, где изготовлены $n-p-n$ -транзисторы, ограничения по теплоотводу и по внутренней тепловой обратной связи. Вместе с тем взаимное согласование параметров соседних на подложке резисторов и транзисторов имеет хорошую точность (1...2%), что фактически является основной предпосылкой для успешного массового выпуска монолитных ОУ и их дальнейшего совершенствования.

Схемотехнически полупроводниковые интегральные ОУ чаще всего строятся по схеме прямого усиления с дифференциальными равноправными по электрическим параметрам входами и двухтактным

двухполярным (по амплитуде сигнала) выходом. Если нет управляющих сигналов, входы и выходы такого ОУ находятся под нулевым потенциалом, поэтому усилители непосредственно охватываются цепями обратных связей и соединяются последовательно.

В последние годы появились интегральные ОУ, построенные по схеме с преобразованием спектра сигнала (такая структурная схема ранее использовалась лишь в ОУ модульной конструкции). Реализация сложных структурных схем стала возможной после разработки надежных технологических процессов изготовления на одной подложке разнообразных биполярных и униполярных структур.

Несмотря на широкую номенклатуру удачных по конструкции монолитных ОУ, усилители (и особенно функциональные блоки) модульной или гибридной конструкции не утратили своих позиций. Это объясняется тем, что здесь возможны ручные операции подгонки, подстройки, отбора и подбора комплектующих элементов.

3.2. Структурные схемы стандартных ОУ

Основная масса аналоговых аппаратурных блоков строится на базе многоцелевых стандартных ОУ. Такие усилители имеют хороший комплекс параметров и минимальную себестоимость в производстве. Разработчики и изготовители аппаратуры постоянно требуют не только улучшения параметров стандартных ОУ, но и увеличения их производства.

За истекшие 15 лет под влиянием этих требований произошло значительное видоизменение схемотехники стандартных ОУ. В связи с тем, что в производстве и эксплуатации находятся усилители разных лет разработки («срок жизни» хорошего монолитного ОУ, как показывает опыт, может превысить двадцать лет), целесообразно рассмотреть эволюцию принципиальных схем, а также интегральных структур, на которых они основаны, составить общую метрику параметров и проследить динамику улучшения этих параметров. В этом параграфе рассмотрим две модели структурных схем монолитных ОУ [1].

3.2.1. Модель трехкаскадного ОУ

Первые монолитные ОУ разрабатывались в начале 60-х годов и строились по трехкаскадной модели, аналогично усилителям на дискретных элементах (на транзисторах, а ранее на лампах). Выбор традиционных схем определялся тем, что разработчики ИС имели в своем распоряжении только интегральные $n-p-n$ -транзисторы достаточного хорошего качества. Другие интегральные структуры (например, $p-n-p$ -транзисторы) обладали плохими параметрами и были нетехнологичны. Структурная и упрощенная схемы трехкаскадного ОУ представлены на рис. 3.1. В упрощенной схеме (так называемой модели первого порядка) присутствуют лишь элементы, оп-

ределяющие усилительные параметры ОУ. Второстепенные элементы (например, создающие удобства эксплуатации ОУ) из этой схемы исключены [1, 2].

Трехкаскадная схема для ранних разработок ОУ определялась входным каскадом, построенным по схеме простого ДУ с эмиттерной связью и резисторами нагрузки. Поскольку входное сопротивление

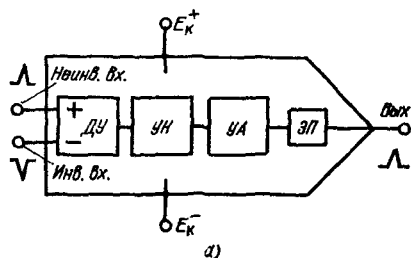
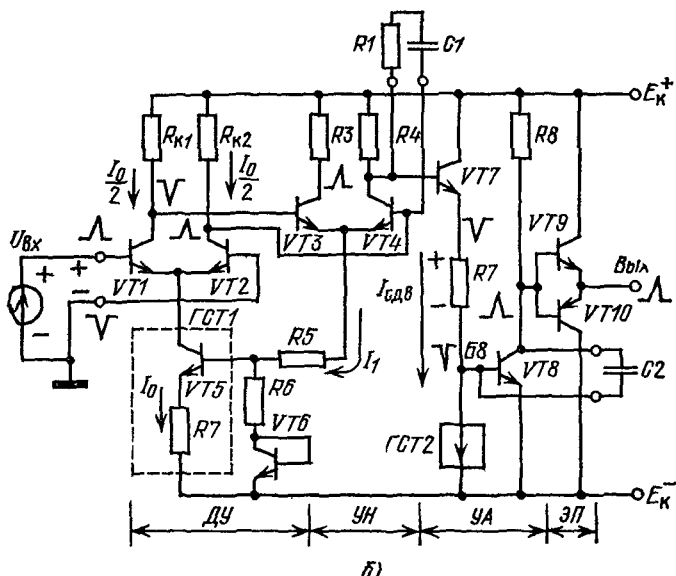


Рис. 3.1. Структурная (а) и упрощенная принципиальная (б) схемы трехкаскадного ОУ



ДУ обратно пропорционально уровню его рабочего тока I_0 , то этот ток выбирался на уровне десятков микроампер (напомним, что при уменьшении уровня тока I_0 улучшаются дрейфовые и шумовые параметры ДУ). Из-за малого уровня тока I_0 простой ДУ обладает малым коэффициентом усиления. Выходные сигналы в такой схеме находятся в положительной области, т. е. «привязаны» к потенциалу E_k^+ . Малое значение коэффициента усиления вынуждает использовать в схеме последующий каскад усиления напряжения (УН), а повышение постоянного уровня — влечет за собой применение специального каскада для сдвига потенциалов из положительной об-

ласти в отрицательную, чтобы затем получить двухполярный выходной сигнал. Схемы сдвига уровня и формирования выходного сигнала обычно совмещаются и образуют третий, выходной каскад ОУ — усилитель амплитуды сигнала (УА).

Для перехода к низкоомным нагрузкам практически все схемы ОУ заканчиваются эмиттерными повторителями (ЭП), которые почти не участвуют в формировании коэффициента усиления, но определяют нагрузочную способность ОУ. Каскады УН и УА различаются тем, что первый работает в режиме малых сигналов, а второй — в режиме большого сигнала (условно можно сказать, что амплитуда сигнала в первом каскаде много меньше, а во втором — соизмерима с уровнями питающих напряжений E_+^* и E_-^*). Трехкаскадная модель иногда используется и в новых разработках интегральных ОУ (например, для измерительных усилителей).

Первый каскад трехкаскадного ОУ (рис. 3.1, б) построен на транзисторах $VT1$ и $VT2$, которые чаще всего имеют резистивную нагрузку (резисторы $R_{к1} - R_{к2}$). Дифференциальный сигнал поступает на входы второго ДУ (транзисторы $VT3$ и $VT4$), который работает при токе эмиттера I_1 , имеющем уровень миллиампера, поэтому второй ДУ усиливает сигнал в 200...300 раз, но его выходной сигнал еще мал по амплитуде и находится в положительной области питающих напряжений.

Далее на сигнал, выделившийся на эмиттере транзистора $VT7$, накладывается постоянное напряжение сдвига. В данной модели сдвиг создается тем, что через резистор $R7$ пропускается постоянный ток $I_{сдв}$. Этот стабильный ток генерируется в ГСТ2, а номинал резистора $R7$ фиксируется. Вместе с тем при сдвиге амплитуда полезного сигнала почти не уменьшается, потому что входное сопротивление оконечного каскада (в точке Б8) обычно во много раз превышает номинал резистора $R7$. Для усиления амплитуды выходного сигнала служит каскад с ОЭ, имеющий в качестве нагрузки резистор $R8$. Каскад фактически образуется составным транзистором $VT7-VT8$, который и усиливает ток сигнала. Режим каскада (ток сдвига, номиналы резисторов $R7$, $R8$ и ток транзистора $VT8$) подбирается так, чтобы при отсутствии управляющего усилителем входного сигнала $U_{вх}$ напряжение на коллекторе транзистора $VT8$ было бы равно нулю.

Если сигнал $U_{вх}$ отличается от нуля, то на коллекторе транзистора $VT8$ появляется усиленное напряжение, которое передается в нагрузку R_n с помощью транзисторов $VT9$ или $VT10$, работающих поочередно при положительной и отрицательной полярностях коллекторного напряжения. На схеме рис. 3.1, б показано прохождение по каскадам ОУ «пробных» импульсов, поданных на входы ОУ. Этот прием помогает проанализировать работу многокаскадных схем. Анализ удобнее начинать с выхода схемы. Учитывая, что каскад с ОЭ инвертирует управляющий сигнал, а каскады с ОБ и ОК не инвертируют, можно найти инвертирующий (в данном случае база

транзистора VT_2) и неинвертирующий вход усилителя, а также фазировку сигналов на его вспомогательных выводах.

Трехкаскадный ОУ обладает частотной характеристикой с тремя полюсами. Каждый каскад имеет собственную постоянную времени, определяемую крутизной этого каскада. Для коррекции трехполюсной характеристики требуется максимальная дополнительная задержка по фазе высокочастотных сигналов на 180° , т. е. необходимы две RC -цепи, подключаемые к каскадам УН и УА (у них более широкая полоса усиления). Эти элементы обеспечения устойчивости на высоких частотах (R_1, C_1, C_2) для ОУ, работающего с замкнутой петлей ООС, рассчитываются для каждого режима и вынесены из схемы. Фиксированные номиналы существенно снизят быстродействие многих схем включения с малой глубиной ООС.

3.2.2. Модель двухкаскадного ОУ

На рис. 3.2, а представлена двухкаскадная структурная схема, а на рис. 3.2, б — упрощенная схема — модель. Обе схемы соответствуют стандартным ОУ, популярным в 70-х годах. Двухкаскадные

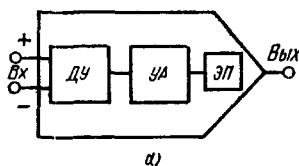
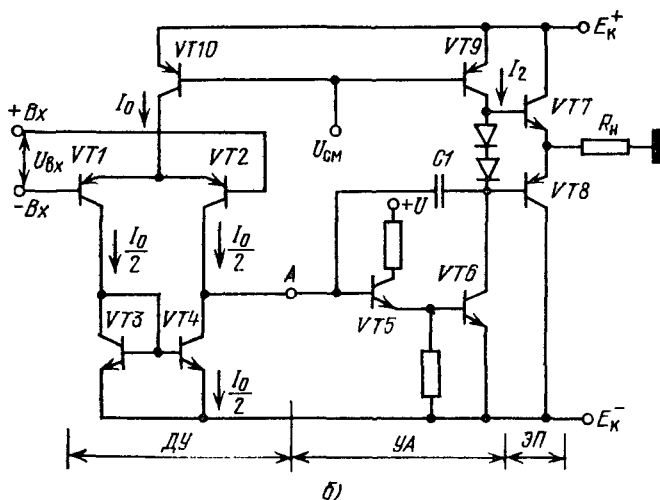


Рис. 3.2 Структурная (а) и упрощенная принципиальная (б) схемы двухкаскадного ОУ



схемы отличаются от трехкаскадных тем, что первый каскад выполняет функции как входного ДУ, так и малосигнального усилителя напряжения (УН), так как здесь используется ДУ, построенный по

сложной схеме (рис. 2.12, а), выходные сигналы первого каскада накладываются под нулевым уровнем, т. е. «привязаны» к потенциалу $E_{\kappa-}$. Следовательно, дополнительный каскад сдвига уровня в таком ОУ не требуется. Каскад усиления амплитуды (УА) построен по схеме с ОЭ. Как и в трехкаскадном ОУ, на выходе схемы рис. 3.2,б включается двухтактный эмиттерный повторитель (ЭП) [1, 2].

Двухкаскадную схему ОУ удалось реализовать лишь после разработки и внедрения интегральных $p-n-p$ -транзисторов с удовлетворительными статическими и частотными параметрами. В такой схеме $p-n-p$ - и $n-p-n$ -транзисторы соответственно работают в первом каскаде как усилительные и нагрузочные элементы, а во втором — как нагрузочные и усилительные.

Двухкаскадная схема оказалась весьма продуктивной, на ее базе создано не только много вариантов стандартных ОУ, но и произошла дальнейшая эволюция интегральных полупроводниковых структур [3].

В схеме рис. 3.2, б входной дифференциальный каскад усиления ($p-n-p$ -транзисторы $VT1-VT2$) имеет активные коллекторные нагрузки ($n-p-n$ -транзисторы $VT3-VT4$). Второй каскад (составной $n-p-n$ -транзистор $VT5-VT6$) имеет в качестве нагрузки коллекторную цепь транзистора $VT9$ ($p-n-p$ -типа). Отличительная особенность двухкаскадного ОУ состоит в том, что для коррекции его частотной характеристики с целью обеспечения устойчивости при замкнутой петле ООС требуется один конденсатор $C1$ небольшого номинала. Этот конденсатор либо выполняется на подложке ИС, либо подключается извне. Применение активных нагрузок (эквиваленты резисторов с номиналами сотни килоом), позволило при микроамперных токах эмиттера получать усиление сигнала в сотни раз на каскад. Этот прием позволяет в 2...3 раза уменьшить ток, потребляемый стандартным усилителем.

3.3. Основные свойства операционных усилителей

Идеальный ОУ должен обладать следующими свойствами: иметь бесконечно большое входное и нулевое выходное сопротивление, собственный коэффициент усиления должен стремиться к бесконечности в бесконечно широкой полосе частот, причем на любой частоте амплитуда выходного сигнала должна оставаться постоянной. Кроме того, усилитель не должен иметь статических, а также шумовых и дрейфовых ошибок, проявляющихся в диапазоне температур и с течением времени [4, 5].

Эти свойства теоретически полностью достигнуты быть не могут, так как большая часть из них требует бесконечной мощности выходного сигнала при исчезающе малых геометрических размерах полупроводниковой структуры. Поэтому в каждом случае можно говорить лишь о доступной степени приближения параметров ОУ данной конструкции к идеальным параметрам. Однако из перечислен-

ных свойств можно вывести два очень существенных правила анализа схем включения ОУ:

1) входы идеального ОУ не потребляют ток от цепи источника сигнала (из-за бесконечно большого входного сопротивления);

2) между входами идеального ОУ напряжение управления в любой схеме включения равно нулю (из-за бесконечно большого коэффициента усиления).

Параметры ОУ можно разделить на несколько групп: входные, выходные, усилительные, энергетические, дрейфовые и шумовые, скоростные. Кроме того, реальный ОУ имеет ряд производных характеристик, которые являются следствием отклонений его схемотехники и конструкции от идеальных. Например, изменение питающих напряжений вызывает уход от нуля его уровня баланса, с течением времени в определенной мере меняются параметры.

Набор параметров ОУ (так называемая метрика параметров), создающий его полную электрическую модель, содержит не менее 20 наименований. Полная метрика параметров, приводимая в справочных листках, позволяет выяснить ценность конкретного ОУ практически без проведения его электрических испытаний, сравнить качество усилителей, выпускаемых различными фирмами, что имеет решающее значение для быстрого и правильного выбора подходящего ОУ при проектировании аппаратуры. При этом существенно, чтобы все методы измерения параметров были строго стандартизированы.

Комплекс параметров характеризует всю массу ОУ, выпускаемых серийно. Поэтому устанавливаемые для данного ОУ нормы параметров практически всегда связаны с особенностями производства. Если рассмотреть статистику параметров отдельных экземпляров серии, то при больших количествах исследованных схем имеет место нормальный закон распределения параметров. Поэтому из определенной партии ИС (или транзисторов) можно выбрать образцы, имеющие параметры лучшие, чем записанные в спецификациях. На основе рассмотренных в предыдущем параграфе схем-моделей проанализируем наиболее важные параметры.

3.3.1. Схема включения ОУ, эквивалентная схема по постоянному току

На рис. 3.3, а показано включение двухвходового ОУ во внешнюю цепь, содержащую два разнополярных источника питания (обычно с одинаковыми значениями напряжений E_+ и E_-), резистор нагрузки R_n и источник входного сигнала $\pm U_{вх}$. Выходное напряжение ОУ может симметрично изменяться в обеих полярностях относительно нуля (быть двухполярным), причем, если $U_{вх} = 0$, то и $U_{вых} = 0$. Это условие называется условием баланса ОУ. Напряжение сигнала также может быть двухполярным. Учтем, что ОУ управляется напряжением $U_{вх}$, наблюдаемым между входами ОУ независимо от точки заземления источника сигнала. Если заземлен

инвертирующий вход ОУ (рис. 3.3, а), то усилитель является неинвертирующим, его переходная характеристика показана на рис. 3.3, б (кривая 1). В этом случае входной и выходной сигналы ОУ изменяются в одинаковой фазе.

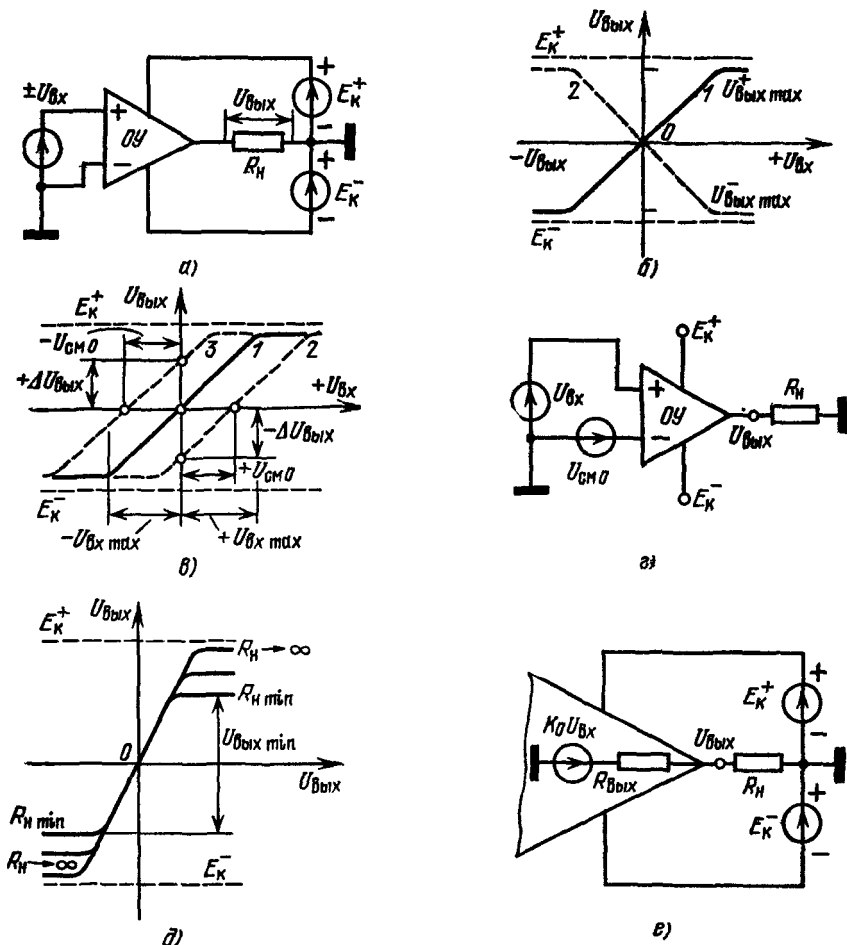


Рис. 3.3. Включение ОУ с двумя источниками питания и передаточные характеристики:

а — схема включения; б — передаточные характеристики ОУ для неинвертирующего (1) и инвертирующего (2) включений; в — образование входного напряжения смещения и нуля (1 — сбалансированный; 2, 3 — разбалансированные усилители); г — компенсация разбаланса с помощью генератора $U_{см0}$; д — нагрузочная способность ОУ; е — подключение нагрузки

Если заземлен неинвертирующий вход ОУ, то схема включения является инвертирующей (кривая 2 на рис. 3.3, б), а входной и выходной сигналы находятся в противофазе. Так как в схеме рис. 3.3, а нет внешних обратных связей, то наклон передаточных характеристик

тик ОУ ($\Delta U_{\text{вых}}/\Delta U_{\text{вх}}$) равен собственному коэффициенту усиления K_0 . Предельная амплитуда выходного сигнала ОУ ($U_{\text{вых макс}}^+ - U_{\text{вых макс}}^-$) приближается к $2E_K$, так как в моменты ограничения сигнала по выходу оконечные транзисторы находятся в насыщении и поэтому разность $E_K^\pm - U_{\text{вых макс}}^\pm$ составляет несколько десятых долей вольта. Вблизи предельных режимов ограничения нелинейность передаточной характеристики $U_{\text{вых}}/U_{\text{вх}}$ становится весьма значительной, поэтому в специальных случаях амплитуда неискаженного сигнала должна определяться при точно установленном допустимом коэффициенте нелинейных искажений (например, при 3%).

Как и в простейшем ДУ, в реальном ОУ наблюдается разбаланс. На рис. 3.3, в представлена передаточная характеристика (кривая 1) реального ОУ, сбалансированного подачей внешнего напряжения смещения нуля $U_{\text{см0}}$. Графики 2 и 3 этого рисунка соответствуют некоторому собственному смещению нулевого уровня. При этом, когда оба входа ОУ заземлены и $U_c = 0$, на выходе имеется некоторое напряжение $+\Delta U_{\text{вых}}$ или $-\Delta U_{\text{вых}}$. Это напряжение пересчитывается на вход ОУ через коэффициент усиления схемы по напряжению во входное напряжение смещения нуля $-U_{\text{см0}}$ (или $+U_{\text{см0}}$). На эквивалентной схеме рис. 3.3, г генератор ошибки, соответствующей напряжению $U_{\text{см0}}$, включен в цепь инвертирующего входа.

Влияние сопротивления нагрузки на амплитуду выходного сигнала определяется выходным сопротивлением усилителя и допустимым уровнем тока, при котором не происходит ограничения сигнала в оконечном каскаде. Кроме того, максимальный допустимый уровень выходного тока должен быть безопасным для выходного каскада усилителя. На рис. 3.3, д представлены передаточные характеристики ОУ для различных сопротивлений нагрузок. На рис. 3.3, е приведена эквивалентная схема, где выходное сопротивление $R_{\text{вых}}$ включается последовательно с резистором нагрузки R_n и генератором выходной э. д. с. $K_0 U_{\text{рх}}$. С уменьшением номинала R_n возрастает падение напряжения на выходном сопротивлении усилителя $R_{\text{вых}}$, поэтому амплитуда напряжения $U_{\text{вых}}$ на нагрузке уменьшается (считаем, что коэффициент усиления K_0 при этом остается постоянным).

В ряде схем включения на входах ОУ присутствует синфазная э. д. с. $E_{\text{синф}}$, которая вызывает сдвиг выходного уровня $\Delta U_{\text{вых синф}}$. Чтобы вновь сбалансировать ОУ (т. е. скомпенсировать $\Delta U_{\text{вых синф}}$ при $U_{\text{вх}} = 0$), необходимо добавить между входами дифференциальный сигнал компенсации синфазной ошибки $\Delta U_{\text{синф}}$. Генератор, моделирующий это напряжение включен на эквивалентной схеме в цепь неинвертирующего входа (см. рис. 3.4, а). Следует отметить, что, если напряжение ошибки $U_{\text{см0}}$ имеет место при любом режиме подачи сигнала, то $\Delta U_{\text{синф}}$ достигает ощутимой величины лишь в тех схемах включения, где присутствует значительное входное напряжение $E_{\text{синф}}$. Как и для простого ДУ, $\Delta U_{\text{синф}} = E_{\text{синф}} (K_c/K_0) = E_{\text{синф}} \cdot 10^{0,05 \text{ дБ/с/20}}$.

Отношение ослабления синфазного сигнала (ООСС) зависит от схемы ОУ и качества его изготовления. Значение ООСС находится в пределах $10^{-3} \dots 10^{-5}$ ($-60 \dots -100$ дБ). Ошибка $\Delta U_{\text{синф}}$ нелинейно зависит от уровня $E_{\text{синф}}$, так как с ростом $E_{\text{синф}}$ ООСС обычно ухудшается. Коэффициент усиления: полезный (дифференциальный) K_0 и паразитный (синфазный, общий для двух входов) K_c — зависят от частоты, причем с ростом частоты синфазного напряжения значение ООСС ухудшается.

Рассмотрим влияние изменений питающих напряжений на напряжение смещения нуля ОУ. На рис. 3.4, б, в изображены передаточные характеристики ОУ, у которого напряжения питания (от-

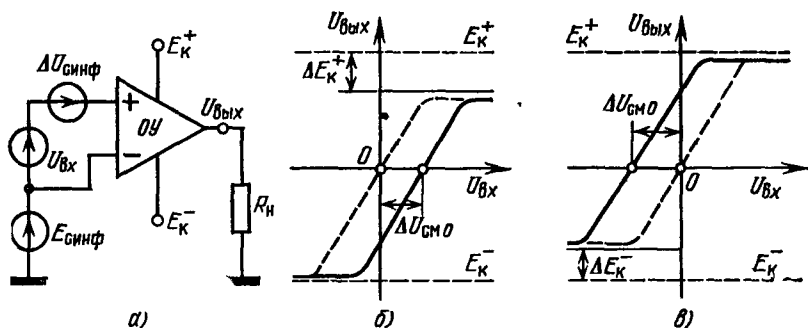


Рис. 3.4. Компенсация разбаланса, возникающего из-за синфазной э. д. с. с помощью генератора $\Delta U_{\text{синф}}$ (а); сдвиг передаточной характеристики и образование ошибки смещения нуля $\Delta U_{\text{см}0}$ из-за уменьшения положительного (б) и отрицательного (в) напряжений питания

дельно положительное и отрицательное) уменьшаются на величину ΔE_k . Как показывает опыт, в этом случае возникает разбаланс усилителя. Чтобы вновь сбалансировать передаточную характеристику, на вход ОУ придется добавить некоторое напряжение смещения нуля $\Delta U_{\text{см}0}/(\Delta E_k)$. Качество усилителя по этому параметру определяется отношением ослабления влияния изменения напряжения питания (ООВП)

$$\text{ООВП}_{\pm} = \Delta U_{\text{см}0} / \Delta E_k^{\pm}, \quad (3.1)$$

которое определяется раздельно для положительного и отрицательного источников питания и имеет размерность мВ/В либо выражается в децибелах.

Эквивалентная схема ОУ, учитывающая усилительные параметры, входное и выходное сопротивления и статические ошибки, представлена на рис. 3.5. Входная часть этой схемы полностью соответствует эквивалентной схеме ДУ на рис. 2.6, а, а выходная была рассмотрена на рис. 3.3., в. Входные параметры ОУ определяются первым дифференциальным каскадом усиления (см. § 2.2).

Необходимо также принять во внимание генераторы входных ошибок. При малом внутреннем сопротивлении источника сигнала

основную роль играет напряжение входной ошибки $U_{ош}$, при большом — возрастает значение генераторов токов ошибок $i_{ош}$.

Генераторы токов ошибок $i_{ош}$ эквивалентны входным токам ОУ, которые, как следует из определения идеального ОУ, должны стремиться к нулю. Ток ошибки состоит из базового тока входного транзистора ОУ ($i_{вх}$), из термозависимой части этого тока ($TKi_{вх}\Delta T$), из дрейфовой части этого тока, характеризуемой средним временным дрейфом тока (СВДТ) и накапливающейся за время Δt , а также из составляющей, возникающей при изменении питающих напряже-

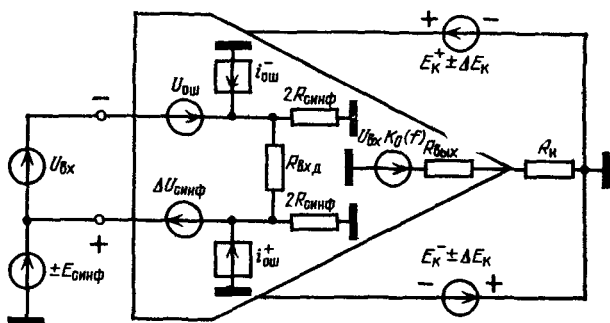


Рис 35. Эквивалентная схема ОУ с генератором ошибок усиления постоянной составляющей

ний. Последняя составляющая тока ошибки может быть охарактеризована отношением ослабления влияния питающего напряжения на входной ток (ООВПТ) и равна

$$\Delta i_{ош} = \text{ООВПТ} \Delta E_K. \quad (3.2)$$

Таким образом, чтобы обеспечить соответствие эквивалентной схемы реальному ОУ генераторы $i_{ош}^{\pm}$ должны генерировать токи

$$i_{ош}^{\pm} = i_{вх}^{\pm} + TKi_{вх}\Delta T + \text{СВДТ}\Delta t + \text{ООВПТ}\Delta E_K. \quad (3.3)$$

Генератор напряжения ошибки $U_{ош}$ эквивалентен сумме напряжения смещения нуля $U_{см0}$, его температурного дрейфа $TKU_{см0}\Delta T$, среднего временного дрейфа напряжения (СВДН), накапливающейся за время Δt , а также составляющей, возникающей при изменении питающих напряжений. Последняя составляющая была охарактеризована формулой (3.1).

Таким образом, генератор $U_{ош}$ должен генерировать напряжение

$$U_{ош} = U_{см0} + TKU_{см0}\Delta T + \text{СВДН}\Delta t + \text{ООВПТ}\Delta E_K. \quad (3.4)$$

Если на входе ОУ присутствует внешняя синфазная э. д. с., то в (3.4) необходимо учесть $\Delta U_{снф}$. Когда требуется отразить на эквивалентной схеме шумовые параметры ОУ, включаются дополнительные генераторы шумового напряжения и шумового тока. Уровни

шумовых сигналов монолитного ОУ практически полностью соответствуют уровням шумов его входной дифференциальной пары. Влияние каждого генератора ошибок на работу определенной схемы включения ОУ зависит от конфигурации внешней цепи, и поэтому этот вопрос целесообразно рассмотреть при анализе основных схем включения ОУ.

3.3.2. Коэффициент усиления ОУ

Коэффициент усиления ОУ определяется произведением коэффициентов усиления каждого из его каскадов, потерей сигнала при согласовании входного сопротивления предыдущего каскада и входного последующего, а также влиянием нагрузки. При однокристальной полупроводниковой конструкции ОУ значительную роль в формировании коэффициента усиления играет внутренняя тепловая обратная связь.

Двухкаскадная схема-модель позволяет относительно просто подсчитать как коэффициент усиления, так и скоростные параметры ОУ, для трехкаскадной модели последний расчет затруднителен. Поскольку трехкаскадная схема-модель сейчас применяется редко, целесообразно провести расчеты для двухкаскадной схемы. Пример подсчета коэффициента усиления трехкаскадного ОУ приведен в п. 3.5.2.

Для расчета малосигнального коэффициента усиления K_0 рассмотрим схему, представленную на рис. 3.6, а, в которой учтены лишь усилительные элементы из двухкаскадной модели (см. рис. 3.2, б) [1]. Действие выходного ЭП (транзистор VT7) удобно учесть пересчетом нагрузки R_n в его входную цепь через коэффициент усиления B_7 . Подсчет значения K_0 проводится для режима баланса. Значение крутизны усиления для первого каскада (ДУ) можно подсчитать (см. п. 2.3.3):

$$S_1 = I_0 / \varphi_T. \quad (3.5)$$

Второй каскад (УА) имеет крутизну усиления

$$S_2 = I_2 / \varphi_T, \quad (3.6)$$

здесь I_2 — значение тока, протекающего в нагрузке второго каскада.

Для определения последовательности расчета составим эквивалентную схему согласования каскадов (рис. 3.6, б). Коэффициенты усиления обоих каскадов определяются крутизной усиления и эквивалентными сопротивлениями нагрузок усилительных транзисторов VT2 и VT6:

$$K_1 = S_1 R_{н1} = S_1 (R'_{p-n} \parallel R_{вх2}), \quad (3.7)$$

$$K_2 = S_2 R_{н2} = S_2 [R_{p-n-p} \parallel (B_7 R_5)]. \quad (3.8)$$

Первый каскад нагружен на выходное сопротивление транзистора $VT4$ и входное сопротивление второго каскада $R_{вх2}$. Для упрощения расчетов предполагается, что выходные сопротивления всех интегральных $n-p-n$ и $p-n-p$ -транзисторов можно подсчитать по приближенным соотношениям (1.6) и (1.7) либо определить их по

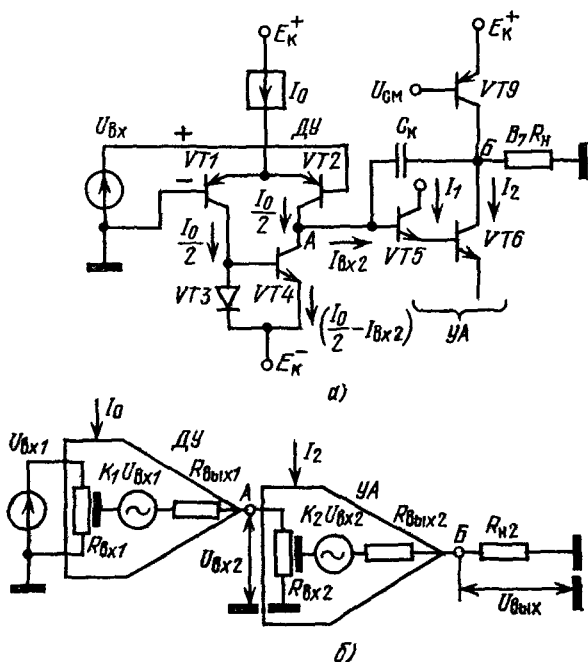


Рис 3.6 Упрощенные принципиальная (а) и структурная (б) схемы двухкаскадного ОУ, используемые для расчета его коэффициента усиления

графикам рис. 1.11, б. Входное сопротивление $УА$ определяется током $I_{вх2}$ и коэффициентом усиления $B_5 B_6$ составного транзистора $VT5-VT6$:

$$R_{вх2} = \varphi_T / I_{вх2} = B_5 B_6 \varphi_T / I_{вх2}. \quad (3.9)$$

Каскад $УА$ нагружен на внутреннюю нагрузку (транзистор $VT9$), а также отдает сигнал внешней нагрузке с эквивалентным сопротивлением $B_7 R_N$.

$$R_{п2} = (B_7 R_N) \parallel R_{p-n-p}. \quad (3.10)$$

Таким образом, полный коэффициент усиления схемы-модели (рис. 3.6, а) окажется равным

$$K_0 = K_1 K_A K_2. \quad (3.11)$$

Здесь

$$K_A = R_{вх2} / (R_{вх1} + R_{вх2}) = R_{вх2} / (R'_{p-n-p} \parallel R'_{n-p-n} + R_{вх2}) \quad (3.12)$$

коэффициент передачи сигнала от выхода первого каскада на вход второго.

Усилитель типа LM101A имеет следующие уровни токов и параметры элементов схемы: $I_0 = 20$ мкА, $I_2 = 300$ мкА, $B_5 = B_6 = 150$, $B_7 = 50$. Полагая, что к усилителю подключен резистор нагрузки $R_H = 5$ кОм. По вышеприведенным формулам получаем следующие промежуточные результаты. Для первого каскада $S_1 = 7,6 \cdot 10^{-4}$ А/В, $R'_{n-p-n} = 20$ МОм, $R'_{p-n-p} = 8$ МОм; для второго каскада $R_{вх2} = 1,95$ МОм, $S_2 = 1,15 \cdot 10^{-2}$ А/В, $R'_{p-n-p} = 0,26$ МОм, $R'_{n-p-n} = 0,67$ МОм и $B_7 R_H = 0,25$ МОм. Коэффициенты передачи в схеме-модели: $K_A = 0,19$, $K_1 = 1368$, $K_2 = 1460$. Окончательно согласно (3.11) получаем $K_0 = 380$ тыс.

3.3.3. Тепловая обратная связь в интегральных усилителях

Реальное значение K_0 оказывается существенно меньшим чем рассчитанное по схеме-модели (рис 3.6, а), из-за того, что при подключении нагрузки в транзисторах выходного каскада увеличивается рассеиваемая мощность, кристалл ИС нагревается, тепло импульсами распространяется по подложке ко входному каскаду, входные транзисторы его поочередно прогреваются и уменьшается их управляющее напряжение $U_{бэ}$, что эквивалентно действию сигнала тепловой отрицательной обратной связи (ТООС) [1]. Для интегрального ОУ эффект тепловой связи ограничивает коэффициент усиления: чем мощнее выходной каскад ОУ, компаратора или специализированного усилителя низкой частоты тем меньший коэффициент усиления K_0 имеет однокристалльный усилитель в режиме полной рассеиваемой мощности.

Мощность P_D , потребляемую двухтактным выходным каскадом в режиме класса В, рассеиваемую на выходных транзисторах $P_{рас}$ и отдаваемую в нагрузку P_H , можно подсчитать по следующим уравнениям (см рис 3.7, б):

$$\begin{aligned} P_D &= E_K I_H; \quad P_H = U_{вых}^2 / R_H, \\ P_{рас} &= P_D - P_H = E_K I_H - U_{вых}^2 / R_H \end{aligned} \quad (3.13)$$

здесь I_H — ток нагрузки, $U_{вых}$ — напряжение на нагрузке. Учитывая, что $I_H = U_{вых} / R_H$ получаем

$$P_{рас} = E_K U_{вых} / R_H - U_{вых}^2 / R_H. \quad (3.14)$$

Эта зависимость представлена в виде диаграммы на рис 3.7, а. На рис 3.7, б показаны направления протекания токов $I_H^\pm$ в выходном каскаде класса В, транзисторы которого работают поочередно. Элементы этой схемы имеют осевую симметрию, которая наиболее удобна и используется при построении топологии ОУ.

Если усилитель не нагружен ($R_H \rightarrow \infty$, $I_H \rightarrow 0$) или его выходной сигнал $U_{вых} = 0$, то $P_{рас} = P_D \approx 0$. Продифференцировав (3.14), получаем, что максимум рассеиваемой в выходном каскаде мощности будет иметь место, когда $U_{вых} = E_K / 2$:

$$P_{рас \max} = E_K^2 / (4R_H) \quad (3.15)$$

Из-за импульсного рассеивания мощности в выходном каскаде тепло передается по подложке (рис. 3.7, б). В наиболее удаленном входном каскаде температура повысится на величину:

$$\Delta T = R_t P_{рас}; \quad \Delta T_{\max} = R_t E_K^2 / (4R_H). \quad (3.16)$$

здесь R_t — тепловое сопротивление системы корпус — подложка

Поскольку в режиме В выходные транзисторы работают поочередно, то из-за относительно малой тепловой инерции ИС можно считать, что на некоторой низкой частоте тепловые импульсы поступают на входные транзисторы также поочередно. Для подложки усилителя типа LM101, смонтированной в круглом корпусе, сопротивление $R_t \approx 0,3^\circ \text{C/Вт}$, поэтому при $E_K^\pm = \pm 15 \text{ В}$ и $R_H = 2 \text{ кОм}$ максимум перепада температур невелик ($\Delta T_{\max} =$

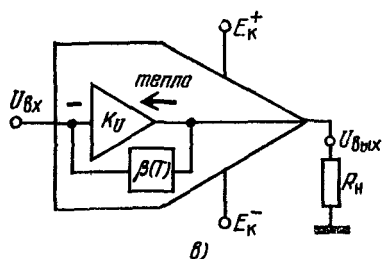
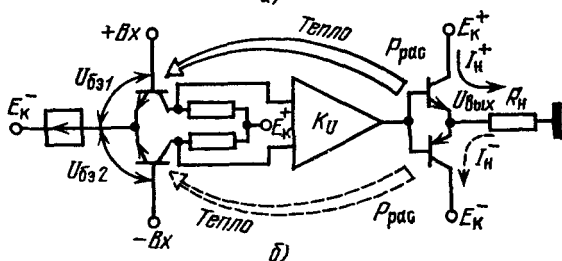
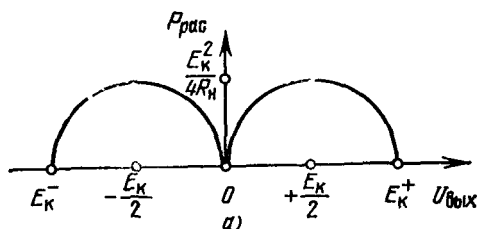


Рис. 3.7. Образование тепловой обратной связи в интегральном полупроводниковом усилителе:

а — зависимость рассеиваемой в выходном каскаде мощности от амплитуды выходного сигнала, б — схема передачи тепла по подложке, в — электрическая схема, эквивалентная действию тепловой обратной связи

$= 7,7 \cdot 10^{-3}^\circ \text{C}$). Однако из-за этого приращення температуры напряжение база — эмиттер для транзистора входного каскада уменьшается на величину:

$$\Delta U_{бэ1,2\max} = \Delta T_{\max} \text{ ТК} U_{бэ} = [R_t E_K^2 / (4R_H)] \text{ ТК} U_{бэ}. \quad (3.17)$$

Действие замкнутой петли ООС из-за тепловой связи (см рис. 3.7, в) сводится, таким образом, к приращению электрического сигнала. Для максимального перепада температур $\Delta T_{\max} = 7,7 \cdot 10^{-3}^\circ \text{C}$ приращение $\Delta U_{бэ1,2\max} = 15,4 \text{ мкВ}$. Если перепад температур приложен сразу к обоим входным транзисторам (это имеет место при постоянном токе или на достаточно высокой частоте), то разность сигналов $\Delta U_{бэ1} - \Delta U_{бэ2} = 0$, следовательно, в таком режиме тепловая ООС не действует. Наибольшее действие ТООС проявится в том случае, если сигнал термо-э. д. с. двухполярный:

$$\Delta U_{вх}(t)_{\max} = \Delta U_{бэ1\max} + \Delta U_{бэ2\max} = 2\Delta U_{бэ\max}. \quad (3.18)$$

Такой режим наблюдается в определенной низкочастотной полосе сигнала. Из-за термо-э. д. с. $\Delta U_{вх}(t)_{\max}$ сигнал на выходе каскада усиления мощности достигнет амплитуды $U_{вых} = E_K/2$ (что соответствует $P_{\text{рас max}}$),

и схема ОУ будет усиливает напряжение в $K_0 \max$ раз. Подставляя (3.15) и (3.17) в (3.18), получаем что значение

$$K_0 \max = (E_K/2)/[2R_t E_K^2/(4R_H) TKU_{6a}] = R_H/(E_K R_t TKU_{6a}). \quad (3.19)$$

Для усилителя типа LM101 $K_0 \max = 202$ тыс., что значительно меньше, чем рассчитанное ранее значение ($K_0 \approx 400$ тыс.), даваемое чисто электрической схемой. При увеличении номинала R_H (или уменьшении напряжения питания E_K) можно реализовать значения K_0 , близкие к максимально возможным.

О наличии внутренней ТООС не следует забывать и при проектировании аппаратуры, особенно измерительной. Даже простая смена частоты измерения или замена нагрузки испытуемого ОУ дает в этом случае разные отсчеты K_0 . Частота, до которой проявляется действие ТООС, определяется тепловой инерцией корпуса: чем массивнее корпус, тем больше время установления режима усилителя, т. е. тем в более низкочастотной области проявляется режим ТООС. Интересно отметить, что низкочастотные усилители мощности (или мощные ОУ) из-за наличия ТООС невыгодно делать однокристалльными, так как не удастся реализовать большое значение $K_0 \max$. Например, при $E_K = 10$ В, $R_H = 10$ Ом, $R_t = 0,3^\circ \text{C/Вт}$, $K_0 \max = 1500$. При неудачной (не симметричной, неизотермальной) топологии ИС значение $K_0 \max$ снижается еще сильнее. Полосу действия ТООС для стандартного круглого корпуса можно принять равной 100...200 Гц.

3.3.4. Частотные, скоростные и временные параметры ОУ

Быстродействие усилителей определяется различными способами и отображается несколькими взаимосвязанными частотными характеристиками (ЧХ), а также импульсными и временными параметрами. Наиболее часто используются пять таких зависимостей: малосигнальная ЧХ для коэффициента усиления, ЧХ для максимальной амплитуды неискаженного сигнала (ЧХ полной мощности сигнала), скорость отклика усилителя, время установления выходного сигнала и время восстановления после перегрузок. Первые две зависимости чаще используются для схем обработки гармонических сигналов, последние три удобнее применять для импульсных режимов [1, 2, 5, 6].

Малосигнальная ЧХ отображает закон уменьшения коэффициента усиления K_0 при увеличении частоты и имеет две особые точки: значение частоты, на которой K_0 падает до уровня 0,7 (т.е. —3 дБ), и значение частоты единичного усиления f_T , где K_0 становится равным 1 (т. е. $K_U = 0$ дБ). Кроме того, малосигнальной ЧХ соответствует часто используемый параметр «произведение усиления на полосу», характеризующий широкополосность усилителя.

По ЧХ для неискаженного сигнала определяется максимальное значение амплитуды, которое можно получить от усилителя на заданной частоте, а также подсчитывается значение полной мощности, получаемое на этой частоте (либо решается обратная задача: на какой частоте усилитель еще отдаст в нагрузку сигнал требуемой амплитуды).

Наиболее универсальной и простой характеристикой быстродействия усилителя является его скорость отклика ρ (slew rate). Зна-

чение этого параметра, характеризующегося предельной скоростью нарастания выходного сигнала, можно определить двумя способами: когда на вход усилителя подается большой скачок сигнала, измеряется скорость нарастания выходного импульса или, когда на вход усилителя подается избыточный по амплитуде синусоидальный сигнал повышенной частоты, на выходе замеряется скорость нарастания искаженных треугольных импульсов. Значение ρ существенно

отличается в инвертирующем и неинвертирующем режимах.

При импульсном режиме работы требуется знать время установления $t_{уст}$ выходного сигнала, а также время восстановления $t_{восст}$ усилительных свойств после перегрузки усилителя входным сигналом. Если малосигнальная ЧХ имеет спад -20 дБ/дек. (однополосная ЧХ), то значение $t_{уст}$ наименьшее. На диаграмме рис. 3.8 показана форма выходного отклика усилителя и отмечены характерные точки, используемые при определении импульсных и временных характеристик ОУ. Отрезок времени $t_1 - t_0$ — это время включения усилителя, за время $t_2 - t_1$

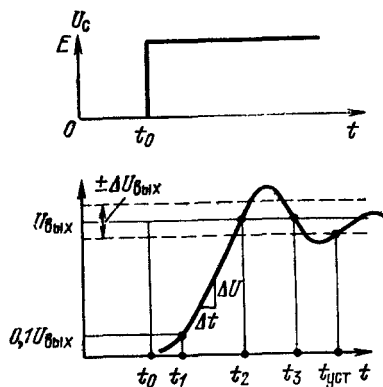


Рис. 3.8. Этапы установления выходного напряжения $U_{вых}$ усилителя как отклика на входной скачок U_c

происходит нарастание выходного сигнала со скоростью ρ до конечного уровня $U_{вых}$. Если выходной сигнал имеет выброс, то в момент времени t_3 выброс должен закончиться и отрезок $t_3 - t_2$ можно определить как время восстановления для данного ОУ. В момент времени $t_{уст}$ выходной сигнал входит в требуемую зону ошибки $\pm \Delta U_{вых}$ и считается установившимся.

3.3.5. Малосигнальная частотная характеристика

Схема модель рис. 3.2, б относительно просто позволяет построить малосигнальную ЧХ двухкаскадного ОУ [1]. На рис. 3.9, а показана эквивалентная схема, в которой первый каскад (ДУ) моделируется генератором тока [сигнала $S_1 U_{вх}$ с передаточной проводимостью $S_1 = I_0 / \varphi_T$, а правее узла А показан высокочастотный эквивалент каскада усиления большого сигнала (УА). Эта эквивалентная схема фактически является интегратором (см. § 4.10) с одной постоянной времени C_H / S_1 . В схеме интегратора в моменты переходных процессов напряжение на конденсаторе C_H равно выходному напряжению $U_{вых}$ (так как управляющее напряжение между входами усилителя близко к нулю), поэтому можно считать, что частотные характеристики и скорость отклика большого сигнала определяются лишь вторым каскадом.

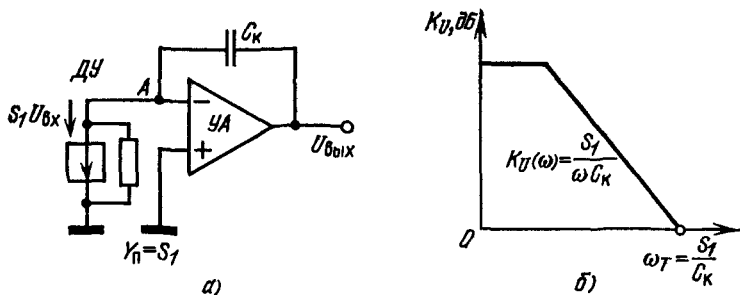


Рис. 3.9. Эквивалентная схема (а) формирования однополюсной частотной характеристики двухкаскадного ОУ; вид такой характеристики (б)

Для спада малосигнальной частотной характеристики интегрирующего усилителя можно записать идеализированное выражение

$$K_U(f) = S_1 / (2\pi f C_K). \quad (3.20)$$

При $K_U = 1$ частота единичного усиления для такого усилителя

$$f_T = S_1 / (2\pi C_K). \quad (3.21)$$

Вид однополюсной малосигнальной ЧХ показан на рис. 3.9, б.

3.3.6 Скорость отклика большого сигнала

При подаче на вход ОУ скачка большого сигнала усилитель по выходу откликается со скоростью, определяемой внутренними токами и емкостями схемы. Быстродействие усилителя ограничивается, с одной стороны, потому, что из-за наличия высокочастотного спада $K_U(f)$ входной каскад перегружается высокочастотными составляющими сигнала, с другой — тем, что крутизна усиления первого каскада S_1 обычно невелика (с целью увеличения входного сопротивления снижают ток первого каскада) [1, 6].

На рис. 3.10 показано распределение токов во входном каскаде ОУ, на вход которого подан большой по уровню скачок сигнала. В этом режиме транзистор $VT1$ полностью открыт, через него и диод смещения $VT3$ протекает полный ток от ГСТ I_0 . В это время транзистор $VT2$ закрыт и его коллекторный ток равен нулю. Через транзистор $VT4$ от входной цепи второго каскада

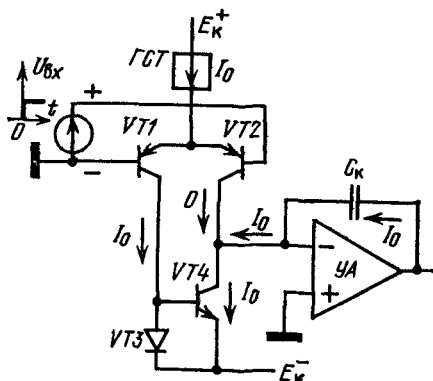


Рис. 3.10. Распределение токов во входном каскаде ОУ, на вход которого подан большой скачок сигнала

должен протекать ток переходного процесса I_0 , которым заряжается конденсатор интегратора.

Таким образом, скорость нарастания напряжения на конденсаторе C_K соответствует скорости увеличения выходного напряжения второго каскада, т. е. скорости отклика большого сигнала усилителя (см. также (4.90)):

$$\rho = dU_{\text{вых}}/dt = dU_c/dt = I_0/C_K \text{ [В/мкс]}. \quad (3.22)$$

По-другому, номинал C_K , уровень тока I_0 и требуемое значение ρ не могут быть выбраны произвольно. Входной ток второго каскада следует задать на уровне $I_2 \ll I_0$, тогда предельный номинал конденсатора коррекции выбирается по соотношению $C_K = I_0/\rho$. Если подставить значение C_K , найденное по (3.22) в (3.21), то можно получить, что значения ρ и f_T связаны следующим соотношением:

$$\rho = dU_{\text{вых}}/dt = I_0/C_K = 2\pi f_T I_0/S_1. \quad (3.23)$$

Это уравнение позволяет сделать вывод о том, что скорость импульсного отклика усилителя ρ можно повысить, расширив полосу единичного усилителя f_T каскада и увеличив для него отношение I_0/S_1 . Последнее удастся сделать, если при постоянном значении тока I_0 установить в первый каскад усилительные приборы с минимальной крутизной усилителя.

Для биполярного входного каскада, в котором не используются эмиттерные резисторы уменьшения крутизны усиления (рис. 2.4, а),

$$I_0/S_1 = 2\varphi_T. \quad (3.24)$$

Значение скорости отклика большого сигнала для простого биполярного входного каскада

$$\rho_{\text{maxБП}} = 4\pi f_T \varphi_T \quad (3.25)$$

можно увеличить, лишь расширив полосу единичного усиления f_T . В настоящее время для биполярных ОУ удастся достичь значения $f_T = 100$ МГц, поэтому у таких усилителей скорость отклика $\rho \leq 63$ В/мкс. У стандартных ОУ (например, типов $\mu A741$ и LM101A), имеющих уровень тока $I_0 = 20$ мкА и номинал емкости коррекции $C_K = 30$ пФ, значение $\rho = 20 \cdot 10^{-6} / (30 \cdot 10^{-12}) = 0,67$ В/мкс. Для ОУ с внешней емкостью коррекции ЧХ (например, типа LM101A) значение ρ можно увеличить при неглубокой обратной связи, когда по условиям обеспечения стабильности схемы с замкнутой петлей ООС допустимо применить конденсатор C_K с уменьшенным номиналом.

3.3.7. Частотная зависимость полной амплитуды выходного сигнала

Амплитуда неискаженного выходного сигнала ОУ уменьшается с ростом частоты сигнала. Это происходит из-за ограниченной скорости отклика большого сигнала. Максимальное значение амплитуды выходного сигнала $U_{\text{вых}}$ на частоте f можно найти по следующей

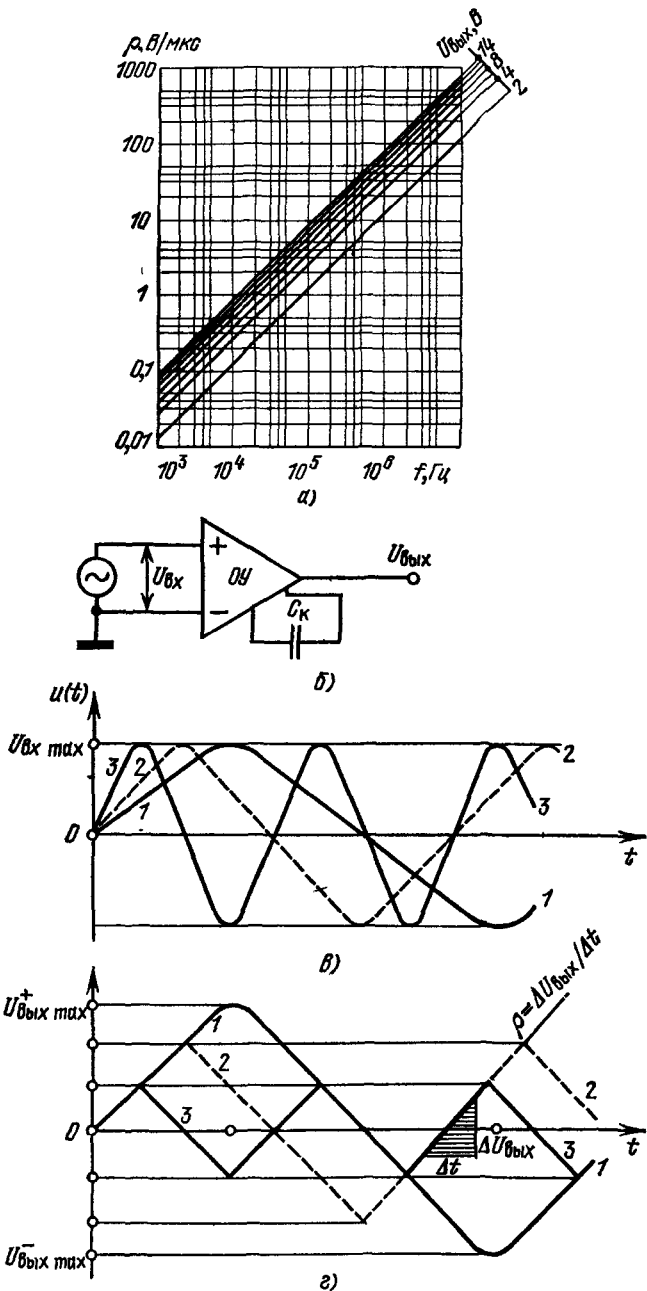


Рис. 3.11. Диаграмма для определения максимальной неискаженной амплитуды сигнала (а); схема (б) и диаграммы (в, г), показывающие формирование треугольных ограничений по скорости нарастания выходных сигналов

методике. Если на выходе ОУ присутствует гармонический сигнал

$$u(t) = U_{\text{вых}} \sin 2\pi ft, \quad (3.26)$$

то скорость нарастания синусоидального сигнала зависит от времени:

$$\rho(t) = du(t)/dt = 2\pi f U_{\text{вых}} \cos(2\pi ft). \quad (3.27)$$

Максимальная скорость нарастания имеет место вблизи перехода функции ρ через нуль:

$$(du/dt)_{\text{max}} = 2\pi f U_{\text{вых}} \leq \rho_{\text{max}}, \quad (3.28)$$

так как эта скорость не может превышать быстродействия усилителя ρ . Соотношением (3.28) устанавливается связь между частотой сигнала f , его амплитудой $U_{\text{вых}}$ и быстродействием ОУ ρ . По-другому:

$$f_{\text{max}} \leq \rho / (2\pi U_{\text{вых}}) \text{ и } U_{\text{вых max}} \leq \rho / (2\pi f) \approx 0,16\rho / f. \quad (3.29)$$

На рис. 3.11, а показана диаграмма, с помощью которой можно определить максимальную амплитуду сигнала на выходе ОУ, имеющего скорость отклика ρ , если частота гармонического сигнала равна f . Диаграмма построена по соотношениям (3.29).

Для усилителей типов $\mu\text{A}471$ и $\text{LM}101\text{A}$ при номинале конденсатора $C_{\kappa} = 30$ пФ значение $\rho = 0,67$ В/мкс, поэтому амплитуда выходного сигнала 10 В может быть получена на предельной частоте $f_{\text{max}} = 0,67 / (2\pi \cdot 10) = 10,7$ кГц.

При дальнейшем повышении частоты входного сигнала амплитуда неискаженного выходного сигнала пропорционально уменьшается. Этот эффект иллюстрируется диаграммой рис. 3.11, в, г. Если на вход ОУ (см. рис. 3.11, б) последовательно подать три сигнала (рис. 3.11, в) с одинаковой амплитудой $U_{\text{вх max}}$, но с частотами, взаимно отличающимися в два раза, то от сигнала 1 на выходе получается полная неискаженная амплитуда $U_{\text{вых max}}$, а от сигналов 2 и 3 — треугольные импульсы с одинаковой скоростью нарастания ρ , но с уменьшенной амплитудой.

3.3.8. Некоторые способы увеличения скорости отклика большого сигнала

Как следует из (3.23), для ОУ можно увеличить значение ρ , уменьшив крутизну усиления его входного каскада [1]. Если входной каскад построен на биполярных транзисторах, то наиболее просто это можно сделать, включив в эмиттерные цепи транзисторов ДУ резисторы обратной связи $R_{\text{э}}$ (рис. 3.12). Таким способом при заданном уровне тока эмиттера получается пониженное значение крутизны усиления транзистора:

$$S^* = (I_{\text{э}} / \varphi_T) / (I_{\text{э}} / \varphi_T R_{\text{э}} + 1). \quad (3.30)$$

Величина I_0/S^* увеличивается пропорционально отношению напряжения $I_0 R_0$ к φ_T :

$$I_0/S^* = (1 + I_0 R_0 / \varphi_T) / \varphi_T. \quad (3.31)$$

При существенных номиналах R_0 крутизна усиления входного каскада постоянная:

$$S^* \approx 1/R_0. \quad (3.32)$$

Резисторы уменьшения крутизны усиления с номиналом 2 кОм использованы в схеме сверхскоростного биполярного ОУ типа LM118. Если учесть, что в этом усилителе ток входного транзистора $I_0/2 = 250$ мкА, то значение $S_1 = I_0/(2\varphi_T)$ было бы равно 9 мА/В, но из-за наличия резисторов ($R_0 = 2$ кОм) значение $S^* = 0,5$ мА/В.

Таким образом, следует ожидать, что быстродействие этого ОУ только за счет включения резисторов R_0 повысится не менее чем в 18 раз.

В настоящее время затруднительно сконструировать чисто биполярные интегральные ОУ с быстродействием более 150 В/мкс.

Заметим, что номиналы резисторов R_0 должны быть хорошо взаимно согласованы, чтобы не увеличивалось напряжение смещения нуля ОУ (в данном случае для ОУ типа LM118 приращение напряжения смещения на ± 1 мВ соответствует рассогласованию номиналов резисторов R_0 на ± 4 Ом, т. е. на $\pm 0,2\%$). На биполярных приборах выгодно строить гибридные сверхскоростные усилители, так как в этом случае доступна любая точность подгонки пленочных резисторов и поэтому усилители имеют малые ошибки смещения нуля.

По принципу действия полевые структуры имеют меньшее значение крутизны усиления по сравнению с биполярными транзисторами (при одинаковых уровнях токов стока и коллектора). Интегральные полевые структуры оказываются весьма перспективными для повышения быстродействия двухкаскадных ОУ. Так как управляющая характеристика полевого прибора с затвором, образованным запертыми $p-n$ -переходами (типа JFET), аппроксимируется уравнением

$$I_c = I_{c0} [1 - U_{зи}/U_{отс}]^2, \quad (3.33)$$

[см. также (7.1)], то крутизну усиления этого прибора можно подсчитать

$$S = dI_c/dU_{зи} = (2I_{c0}/U_{отс}^2) (U_{зи} - U_{отс}). \quad (3.34)$$

Отношение, определяющее скорость отклика, можно найти, если разделить (3.33) на (3.34):

$$I_c/S = (U_{зи} - U_{отс})/2. \quad (3.35)$$

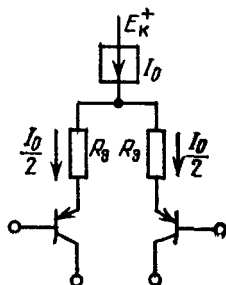


Рис. 3.12 Включение эмиттерных резисторов обратной связи

Когда управляющее напряжение $U_{\text{зи}} = 0$, имеет место режим наибольшей скорости отклика, так как отношение $I_c/S = I_{c0}/S = -U_{\text{отс}}/2$ максимально (см. рис. 7.3, в).

Максимальная скорость отклика для входного каскада, построенного на униполярных приборах типа *JFET* (а также со структурой металл—оксид—полупроводник — МОП) может быть подсчитана с помощью уравнения (3.23), если учесть, что $I_0 = 2I_c$:

$$\rho_{\text{max ун}} = 2\pi f_T I_0 / S = -2\pi f_T U_{\text{отс}}. \quad (3.36)$$

Если разделить (3.36) на (3.25), получим [1], что увеличенное быстродействия униполярного входного каскада по сравнению с биполярным ($\rho_{\text{max бп}}$) при равных значениях частоты единичного усиления f_T

$$\rho_{\text{max ун}} / \rho_{\text{max бп}} = -2\pi f_T U_{\text{отс}} / (4\pi f_T \varphi_T) = -U_{\text{отс}} / 2\varphi_T \approx 40, \quad (3.37)$$

здесь $U_{\text{отс}}$ — отрицательное напряжение (полагаем, что $U_{\text{отс}} = -2B$.)

Таким образом, несмотря на известные технологические трудности изготовления высококачественных полевых приборов на одной подложке с биполярными, применение таких интегральных структур позволяет значительно повысить быстродействие интегральных ОУ и вместе с тем получить схемы со сверхвысоким входным сопротивлением. Особенно большой эффект дает применение полевых структур в усилительных каскадах вместо низкокачественных интегральных $p-n-p$ -транзисторов (см. § 7.8).

3.4. Принципиальные схемы различных операционных усилителей

Первые монолитные ОУ строились на базе традиционной схемотехники, причем усилительные элементы мало отличались от интегральных структур, на которых изготавливались тогда цифровые ИС.

Распространение интегральных монолитных ОУ началось с выпуска в 1964 г. первого крупносерийного ОУ типа $\mu A702$, который обладал достаточно хорошим быстродействием, но малыми входным сопротивлением, коэффициентом усиления, амплитудой сигнала. Этот усилитель имеет большую мощность потребления. ОУ типа $\mu A702$ практически по всем параметрам уступал дискретным и модульным полупроводниковым ОУ, выпускавшимся в то время, однако он имел неоспоримое преимущество в цене, так как изготавливался миллионными сериями.

В 1965 г. в серийном производстве появился ОУ типа $\mu A709$, который оказался классическим. Этот усилитель имел удачное сочетание технико-экономических параметров: его электрические характеристики оказались достаточно хорошими, чтобы обеспечить массовость применения в самой разнообразной серийной аппаратуре, а схемотехника не налагала особых ограничений на технологический

цикл, что обеспечивало большой процент выхода годных изделий, обладающих низкой себестоимостью, на всех предприятиях, которые выпускают эту интегральную схему. Ежегодный мировой выпуск этой схемы оценивался в 1970 г. на уровне 20...30 млн. шт. В конце 60-х годов появилось большое количество ОУ, структуры которых копировали трехкаскадную схему-модель ОУ типов $\mu A702$ и $\mu A709$. Эти усилители образовали так называемое первое поколение интегральных ОУ, для них параметры ИС типа $\mu A709$ были ориентиром. Большинство вновь выпускаемых ОУ имеет совместимую с $\mu A709$ цоколевку, что очень удобно для модернизации серийной аппаратуры.

Усилитель типа $\mu A709$ нашел широкое распространение в массовой аналоговой аппаратуре обработки данных. С его помощью удалось стандартизовать сотни схем высокоточных аппаратных блоков и была подготовлена схемотехническая база для применения следующих поколений интегральных ОУ. Результатом этой работы оказались подробные инструкции и справочники по применению ОУ. Дальнейшее развитие интегральных ОУ позволило значительно упростить методику их применения в аппаратуре и вместе с тем повысить точность установки передаточных функций блоков. Для достижения этих целей потребовалось значительно увеличить запас коэффициента усиления и входного сопротивления ОУ, свести к минимуму число внешних вспомогательных элементов, улучшить энергетiku. Таким образом, схемотехнические и технологические усовершенствования ОУ коснулись методов коррекции и балансирования, принципиального повышения быстродействия, минимизации входных токов, ошибок смещения и дрейфов, увеличения к. п. д. усилителя, повышения амплитуды сигнала на фиксированной нагрузке с одновременным снижением тока, потребляемого в режиме покоя, обеспечения работоспособности при больших изменениях питающих напряжений. Кроме того, оказалось необходимым принять схемотехнические меры для защиты усилителей от опасных режимов работы.

Усилитель типа $\mu A709$ и в конце 70-х годов выпускается и применяется в аппаратуре. Его называют дедушкой (granddaddy) операционных усилителей. Примерно с 1970 г. основная масса монолитных ОУ разрабатывается на базе двухкаскадной схемы-модели. В это время наиболее распространенными стали ОУ типов $\mu A741$ и LM101 (1968 г.), которыми можно непосредственно заменить старые усилители, но эксплуатация их в аппаратуре значительно упрощена. После перехода на двухкаскадную схему разработчики ОУ стали более активно использовать объем полупроводника для создания новых усилительных структур, поэтому принципиальные схемы монолитных ОУ стали значительно отличаться от традиционных. Интегральные полупроводниковые ОУ в это время получили параметры, сравнимые с параметрами специальных прецизионных модульных ОУ, однако интегральные ОУ имеют во много раз меньшие габариты и массу, работают в более широком диапазоне температур.

Номенклатура усилителей расширилась настолько, что теперь можно выделить особые группы усилителей. Прежде всего, для решения основной массы задач в аппаратуре предназначены стандартные ОУ общего применения. Наиболее часто используются усилители типов $\mu A741$ и LM101A. Дополнением и развитием группы стандартных ОУ стали сверхскоростные усилители и ОУ со сверхвысоким входным сопротивлением. Для построения монолитных ОУ этих групп широко используются полевые интегральные структуры, супербета-транзисторы, интегральные конденсаторы, а в последние годы — КМОП-структуры. Одновременно удалось значительно снизить потребляемую усилителем мощность питания и довести ее до единиц микроватт в специальной группе микромощных схем. Постепенно в группу стандартных стали переходить микромощные усилители со сверхвысоким входным сопротивлением и средним быстродействием (например, ОУ типа LM108).

Успехи технологии и схемотехники позволили значительно увеличить степень интеграции на подложке (во-первых, высококачественные полупроводниковые структуры стали технологичными для серийного производства, во-вторых, принципиально снизилась мощность, потребляемая схемой усилителя). Аналогично цифровым ИС стали проектироваться разнообразные подсистемы. Однако для обработки аналоговых сигналов построение стандартных подсистем общего применения затруднительно, поэтому в качестве компромисса оказалось весьма удобным использование многоканальных ИС, содержащих от двух до шести одинаковых ОУ на одном кристалле. На одной такой ИС можно построить довольно сложный прибор. Особенно хороши многоканальные ОУ в бытовой и автомобильной электронике, потому что большая часть этих ОУ может работать от одного источника питания.

В 70-х годах появились мощные ОУ (они удобны для систем автоматического регулирования), а также монолитные ОУ, имеющие схему с преобразованием спектра сигнала. Монолитная конструкция ОУ не позволяет выйти за определенные границы параметров по мощности, коэффициенту усиления и быстродействию, поэтому ряд фирм выпускают широкую номенклатуру гибридных ОУ со специальными параметрами. Обычно такие ОУ почти равны по габаритам монолитным ИС.

Почти все схемы, упоминаемые здесь, выпускаются различными фирмами во многих странах, как правило, под одним и тем же цифровым индексом, однако с собственным буквенным (фирменным) кодом. Важнейшие фирмы-изготовители присваивают своей линейной продукции следующие коды: Fairchild — μA ; National Semiconductor — LM для монолитных, LH для гибридных и LF для полевых схем; Motorola — MC; RCA — CA; Sencosem — SFC; Raytheon — RM для военных и RC для коммерческих ИС; Harris — HA; Signetix — SE(NE); Advances Microdevices — Am; Tesla — MAA. В обозначениях для отечественных ОУ содержится трехзначный номер серии, буквенный код — УД, а также номер ИС из этой серии.

3.5. Стандартные операционные усилители

Основные параметры стандартных ОУ приведены в табл. 3.1. Как показал опыт, удобно, если новые ОУ, образующие группу стандартных, имеют со схемами старого образца совместимую цоколевку и одинаковые уровни питающих напряжений. Рассмотрим несколько типов трехкаскадных и двухкаскадных ОУ.

3.5.1. ОУ типов $\mu A702$ и 140УД1

Схема, цоколевка и передаточная характеристика ОУ типа $\mu A702$ представлены на рис. 3.13. Операционный усилитель типа $\mu A702$ является высокоскоростным ОУ общего применения, его па-

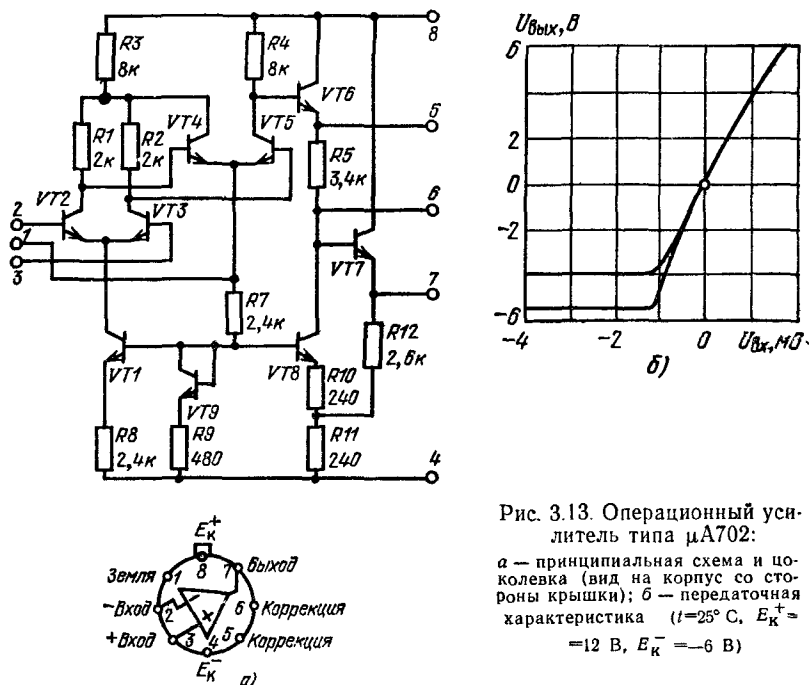


Рис. 3.13. Операционный усилитель типа $\mu A702$:

а — принципиальная схема и цоколевка (вид на корпус со стороны крышки); б — передаточная характеристика ($t=25^\circ \text{C}$, $E_K^+ = +12 \text{ В}$, $E_K^- = -6 \text{ В}$)

раметры приведены в табл. 3.1. Усилитель имеет два дифференциальных каскада усиления напряжения, а также оконечный каскад усиления и поэтому соответствует трехкаскадной схеме-модели (см. рис. 3.1, а). Первый ДУ (транзисторы VT2 и VT3) работает при стабильном токе эмиттера $I_0 = 200 \text{ мкА}$ и поэтому обеспечивает коэффициент усиления $K_{U1} = (I_0/2\varphi_T)R_2 \approx 8$. Ток второго дифференциального каскада (транзисторы VT4 и VT5) не фиксируется генератором стабильного тока. Он имеет уровень примерно 1,8 мА, поэтому коэффициент усиления второго каскада равен 280. Смеще-

Параметр	Трехкаскадная модель		
	μA702	140УД1- $\frac{A}{B}$	μA709
Коэффициент усиления K_0 , В/мВ	3,6	$\frac{0,9 \dots 4}{2 \dots 10,5}$	45
Частота единичного усиления f_T , МГц	60	5	1
Скорость отклика в режиме повторителя ρ , В/мкс	20	5	0,3
Допустимое входное синфазное напряжение $\pm E_{\text{сиф}}$, В	+0,5; -5	—	± 10
Отношение ослабления синфазного сигнала ООСС, дБ	95	—	90
Допустимое входное дифференциальное напряжение $\pm U_{\text{вх д}}$, В	+1, -5	—	± 5
Входное дифференциальное сопротивление $R_{\text{вх д}}$, кОм	40	—	400
Входное напряжение смещения нуля $U_{\text{см 0}}$, мВ	0,5	7	1,0
Входной ток смещения $I_{\text{см}}$, мкА	2	$\frac{5}{8}$	0,2
Разность входных токов $\Delta I_{\text{вх}}$, нА	180	1500	50
Амплитуда выходного сигнала $\pm U_{\text{вых}}$, В	± 4 (нагрузка 10 кОм) 200	—	± 13 (нагрузка 2 кОм) 150
Выходное сопротивление $R_{\text{вых}}$, Ом	12, -6	$\pm 6,3$	± 15
Номинальное напряжение питания E_K^+ и E_K^- , В		$\pm 12,6$	
Потребляемый ток при номинальном питании I_n , мА	4,5	—	2,5
Потребляемая мощность при номинальном питании P_n , мВт	80	—	80
Относительное ослабление влияния помехи по питанию ООВП, мкВ/В, дБ	75	—	25

нием, выделяющимся на транзисторе $VT9$ (в диодном включении) и резисторе $R9$, управляются ГСТ входного каскада (транзистор $VT1$) и ГСТ сдвига постоянного уровня сигнала, подаваемого на выходной каскад (транзистор $VT8$). Входное сопротивление второго каскада (при значениях коэффициентов усиления $B_{4,5} = 200$) составляет 12 кОм, выходное сопротивление первого каскада 4 кОм (т. е. $R_1 + R_2$), поэтому коэффициент межкаскадного согласования здесь составляет $12/(4 + 12) = 3/4$.

Коэффициент усиления выходного каскада равен 2,5. Схема использования полного дифференциального коэффициента усиления первого каскада и схема выходного эмиттерного повторителя были рассмотрены на рис. 2.16, а и рис. 2.14, з. Таким образом, общий номинальный коэффициент усиления ОУ типа $\mu A702$ имеет уровень

Таблица 3.1

Двухкаскадная модель

$\mu A741$	LM101	LM101A
50...200	50...160	50...160
3	3	3
0,5	—	0,6
± 15	± 15	± 15
70...90	70...90	80...96
± 30	± 30	± 30
400	300...800	1500...4000
1...5	1...5	0,7...2,0
0,2...0,5	0,12...0,5	0,03...0,075
30...200 $\pm 12...14$	40...200 $\pm 12...14$	1,5...10 $\pm 12...14$
± 15	± 15	± 15
1,2...1,8	1,2...2,5	1,2...2,5
—	—	—
—	70...90	80...96

$8 \cdot 0,75 \cdot 280 \cdot 2,5 = 4200$. Реальное значение K_0 у отдельных экземпляров ОУ может существенно отличаться от расчетного, поскольку номиналы и параметры интегральных элементов имеют большой разброс.

В схеме ОУ имеется вывод с нулевым потенциалом (земля, вывод 1). Однако при замыкании этого вывода на нуль внешнего потенциала напряжение коллекторов транзисторов $VT2$ и $VT3$ никогда не сможет превысить потенциал $+U_{бз}$ относительно напряжения на входах. Применительно к данной схеме это является недостатком, так как сильно ограничивает допустимую амплитуду дифференциальных и синфазных сигналов на входе ОУ: положительный входной дифференциальный сигнал не может иметь потенциал больше чем $+2U_{бз}$, а синфазный больше чем $U_{бз}$, иначе переходы коллектор — база входных транзисторов могут открыться управляющим напряжением и работоспособность ОУ будет нарушена. Чтобы получить симметричный двухполярный

выходной сигнал с амплитудой $\pm 6В$, для данного ОУ требуются несимметричные источники питания $E_+ = 12 В$ и $E_- = -6 В$. Передаточная характеристика ОУ типа $\mu A702$ имеет значительную несимметрию. Положительная обратная связь, вводимая делителем $R11-R12$ в цепь ГСТ сдвига уровня (транзистор $VT8$) способствует увеличению амплитуды выходного сигнала в отрицательную область.

Малосигнальная ЧХ этого ОУ доходит до диапазона частот 50...100 МГц, но имеет наклон -40 дБ/дек. почти на всем высокочастотном спаде, а (вблизи частоты единичного усиления -60 дБ/дек.), поэтому для обеспечения устойчивости усилителя при замкнутой петле ООС приходится использовать две внешние цепи коррекции частотной характеристики. Поскольку внутренние сопротивления

в схеме этого ОУ относительно малы, то и элементы коррекции низкочастотные. На рис. 3.14 показаны схемы неинвертирующего повторителя и инвертирующего усилителя, а также подключение элементов коррекции к этим схемам.

У данного усилителя имеются два специальных вывода для подключения элементов коррекции. Возможны разные варианты под-

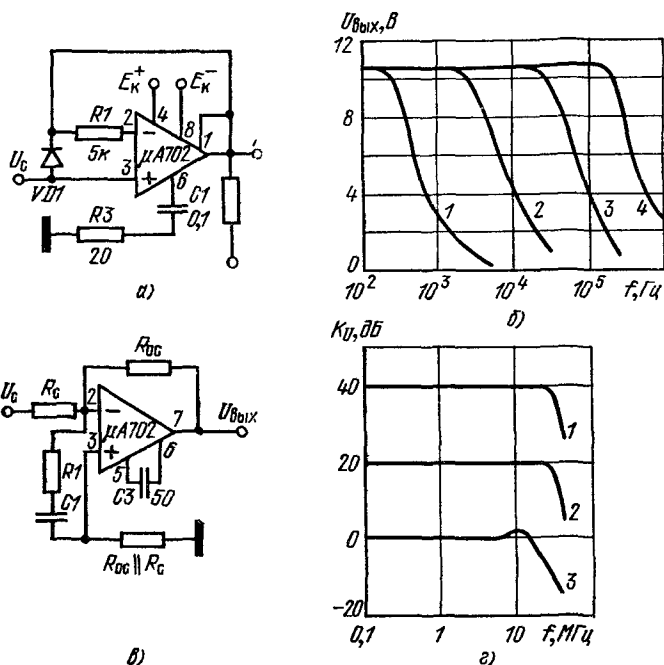


Рис. 3.14. Подключение элементов коррекции частотных характеристик к ОУ типа $\mu A702$:

а — схема неинвертирующего повторителя, б — амплитудно частотные характеристики этой схемы при $E_K^+ = 12 \text{ В}$, $E_K^- = -6 \text{ В}$, $R_H = 100 \text{ кОм}$ и различных номиналах элементов коррекции (1) $C_1 = 0,1 \text{ мкФ}$, $R_3 = 0$, 2) $C_1 = 0,01 \text{ мкФ}$, $R_3 = 20 \text{ Ом}$; 3) $C_1 = 1000 \text{ пФ}$, $R_3 = 200 \text{ Ом}$; 4) $C_1 = 100 \text{ пФ}$, $R_3 = 2 \text{ кОм}$. в — схема инвертирующего усилителя, г — частотные характеристики этой схемы при различных номиналах элементов коррекции (1) $R_c = 100 \text{ Ом}$, $C_2 = 0$, $R_2 = \infty$, 2) $R_c = 1 \text{ кОм}$, $C_2 = 1000 \text{ пФ}$, $R_2 = 200 \text{ Ом}$; 3) то же, но при $R_c = 10 \text{ кОм}$)

ключения корректирующих элементов к этим выводам. Если соединить «интегрирующий» RC -цепью вывод б и землю, будет иметь место коррекция на отставание по фазе (lag compensation). Если включить «дифференцирующий» конденсатор между выводами 5 и 6, можно осуществить коррекцию частотной характеристики на опережение по фазе (lead compensation). Кроме этих мер иногда удается стабилизировать усилитель, если замкнуть RC -цепью его выводы 2 и 3 (цепь $RICI$ на рис. 3.14, в). Следует заметить, что последний метод подключения элемента коррекции удобен для многих низкокачественных ОУ, а иногда и для тех ИС, которые используются в режиме

ОУ, но не имеют специальных выводов для элементов коррекции (обычно, это компараторы). Цепь $RIC1$ представляет собой малое сопротивление для высокочастотного дифференциального сигнала, шунтирует низкоомный вход и сигнал избыточной частоты в усилитель не проходит.

На рис. 3.14, а представлена полная схема неинвертирующего повторителя входного сигнала U_c , выполненная на ОУ типа $\mu A702$. Частотная характеристика этой схемы скорректирована на отставание по фазе. Соответствующие этому способу коррекции зависимости амплитуды выходного сигнала от частоты при различных номиналах элементов цепи коррекции представлены на рис. 3.14, б.

Способ коррекции частотной характеристики на опережение по фазе позволяет существенно расширить полосу усиления за счет уменьшения запаса по фазе. На рис. 3.14, в представлена схема инвертирующего усилителя, снабженного элементами коррекции данного типа. Частотные характеристики инвертирующего усилителя показаны на рис. 3.14, г. Режиму инвертирующего повторителя здесь соответствует характеристика 3, которая равномерна до частоты, примерно равной 10 МГц. Таким образом, применяя ОУ типа $\mu A702$ в различных схемах включения, необходимо тщательно подобрать два-три внешних корректирующих элемента, что создает определенные неудобства.

Для обеспечения устойчивой работы усилителя требуется применять вспомогательные элементы. На схеме рис. 3.14, а между входами ОУ включена цепь $VD1-R1$, назначение которой — предотвратить триггерный режим. Данное явление имеет место при неинвертирующем включении для всех усилителей с простыми дифференциальными входами. Причиной его является эффект переключения состояния входов (latch-up). Если в схеме рис. 3.14, а с выхода ОУ (вывод 7) по цепи обратной связи на инвертирующий вход (вывод 2) поступит импульс тока большой амплитуды, входной транзистор первого каскада ($VT2$ на рис. 3.13, а) может перейти в режим насыщения. В этом случае через малое внутреннее сопротивление насыщенного транзистора $VT2$ и цепь обратной связи выходной сигнал ОУ поступит на неинвертирующий вход (на базу транзистора $VT3$). Отрицательная обратная связь в схеме станет положительной. Усилительная схема перейдет в триггерный режим, поэтому выходной сигнал ее скачком переключится в состояние $U_{вых} \approx \approx E_k^+$, причем чувствительность ко входным сигналам будет потеряна. Если насыщающий ток, определяемый в этот момент напряжением E_k^+ и внутренним сопротивлением цепи обратной связи, чрезмерно велик, данный режим вызовет пробой транзистора входного каскада. Для ограничения разности напряжений между входами и силы тока входов служит цепь $R1-VD1$. Следовательно, для предотвращения триггерного эффекта требуется применить еще два внешних навесных элемента.

На рис. 3.15 представлены три схемы балансировки ОУ типа $\mu A702$. Этот усилитель имеет повышенный входной ток, что необхо-

димо учитывать при выборе схемы балансировки. Если сопротивление источника сигнала невелико (т. е. можно пренебречь долей напряжения смещения нуля, возникающей на сопротивлении источника сигнала за счет входных токов ОУ), целесообразно применить схему балансировки, приведенную на рис. 3 15, а.

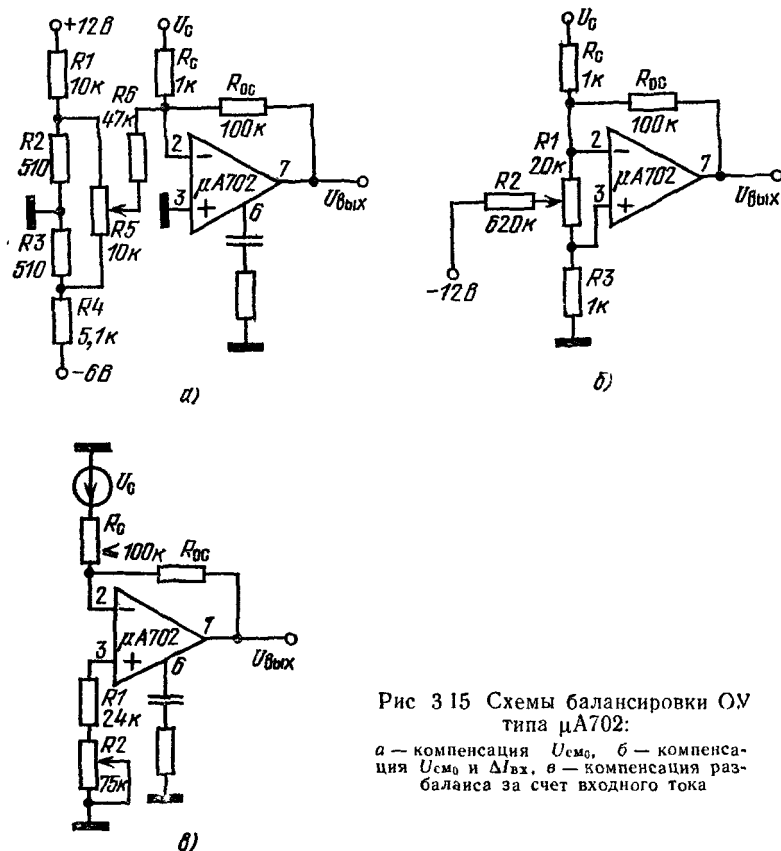


Рис 3 15 Схемы балансировки ОУ типа $\mu A702$:

а — компенсация $U_{см0}$, б — компенсация $U_{см0}$ и $\Delta I_{вх}$, в — компенсация разбаланса за счет входного тока

Схема рис. 3.15, б позволяет скомпенсировать одним регулятором как $U_{см0}$ усилителя, так и напряжение ошибки, возникающее за счет разности входных токов, $\Delta I_{вх}$. На рис. 3.15, в представлена простейшая схема балансировки для этого усилителя, в которой используется падение напряжения, возникающее на резисторах, включенных в цепи входов, за счет большого уровня входных токов. Все эти схемы обеспечивают условия баланса ($U_{вых} = 0$ при $U_0 = 0$) в относительно узком диапазоне температур.

Некоторые недостатки ОУ типа $\mu A702$ устранены в схеме ОУ типа 140УД1 (рис. 3.16). Второй каскад в этом ОУ не имеет двух дифференциальных нагрузок, а является эмиттерно-связанным. Кро-

ме того, в этой схеме нулевой вывод присоединен не к общей точке эмиттеров транзисторов второго каскада, а соединен с ней через делитель (резисторы $R5$ и $R6$). Это позволило расширить диапазон допустимых входных сигналов. Номиналы нагрузок усилительных каскадов в этом ОУ по сравнению с ОУ типа $\mu A702$ увеличены, тем самым несколько повышен суммарный коэффициент усиления, снижен потребляемый ток, но уменьшено быстродействие.

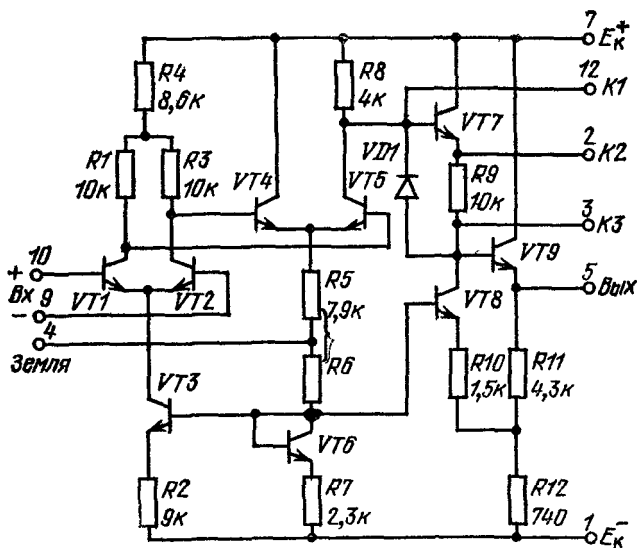
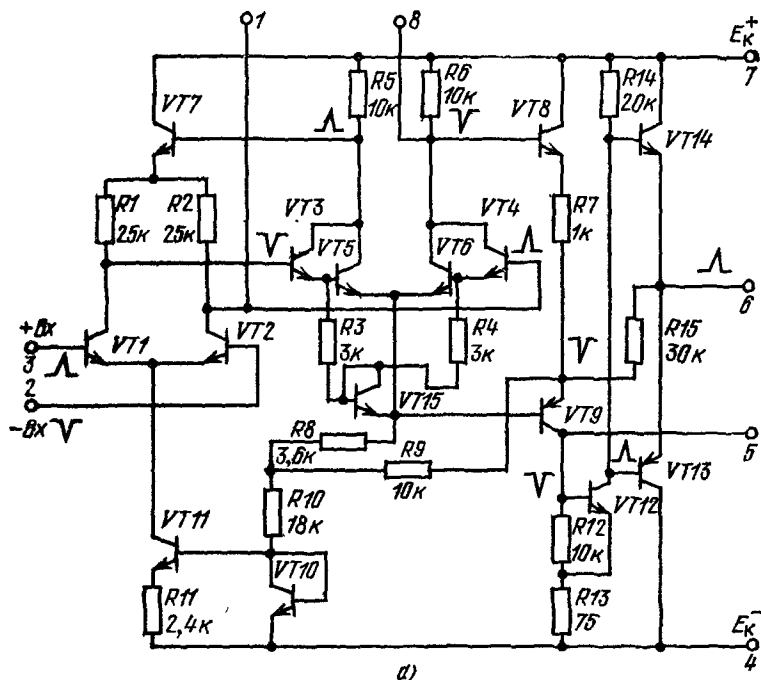


Рис 3.16. Принципиальная схема ОУ типа 140УД1

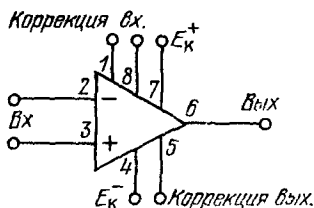
Для усилителя типа 140УД1 требуется одна внешняя цепь коррекции частотной характеристики, так как другая емкость коррекции введена внутрь схемы (в данном случае это емкость запятого диода $VD1$). Внутренняя цепь коррекции хотя и упростила эксплуатацию ОУ, но существенно ограничила возможности форсирования его быстродействия.

Номиналы элементов выходного каскада отличаются от схемы рис. 3.13, а, поэтому ОУ типа 140УД1 работает при одинаковых напряжениях питания ($E_k^{\pm} = \pm 6,3$ В для ОУ типа 140УД1А и $E_k^{\pm} = \pm 12,6$ В для ОУ типа 140УД1Б). Усилитель типа 140УД1, как и усилитель типа $\mu A702$, не обладает запасом усилительных параметров, имеет невысокий к. п. д., малую амплитуду неискаженного выходного сигнала и небольшую нагрузочную способность. Все же за истекшее десятилетие он нашел широкое применение в самой разнообразной аппаратуре, в том числе и радиолюбительской [7]. Для этих простейших ОУ требуется 5...10 внешних навесных элементов обеспечения устойчивости режима.

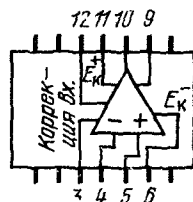
Усилитель типа $\mu A709$, принципиальная схема которого приведена на рис. 3.17, а, является высокоточным ОУ с относительно небольшим быстродействием. Цоколевка этого усилителя показана на рис. 3.17, б. Такую разводку имеют сейчас почти все монолитные ОУ.



а)



б)



в)

Рис. 3.17. Операционный усилитель типа $\mu A709$:

а — принципиальная схема, б — цоколевка и функциональная схема ИС типов $\mu A709$ и 153УД1; в — цоколевка ИС типа 553УД1

Схема ОУ типа $\mu A709$ оказалась наилучшей реализацией трехкаскадной модели: были получены большое входное сопротивление, большой коэффициент усиления, линейная передаточная характеристика, при несложном технологическом исполнении [4, 5, 8, 9].

В эту схему впервые были введены два интегральных $p-n-p$ -транзистора, которые удалось выполнить почти без изменений технологического процесса. Транзистор $VT9$ имеет боковую структуру (см. рис. 1.3, а), коэффициент усиления его не превышает 2, но такое значение B в данной схеме оказалось достаточным. В выходном транзисторе $VT13$ (коэффициент усиления около 20) используется в качестве коллекторной области p -подложка, т. е. он имеет вертикальную структуру (см. рис. 1.4, а). Эти транзисторы очень упростили схему ОУ.

Входной дифференциальный каскад (см. рис. 3.1 и 3.17) построен по схеме с резистивными нагрузками относительно небольшого номинала (транзисторы $VT1$ и $VT2$, резисторы $R1$ и $R2$). Транзисторы входного ДУ работают в режиме микроамперных токов эмиттеров, что позволяет обеспечить большое входное сопротивление ОУ. Ток первого каскада задается ГСТ (транзистором $VT11$) на уровне $I_0 = 40$ мкА. Таким образом, дифференциальный коэффициент усиления по напряжению первого каскада

$$K_{U1} = I_0 R_{к1} / (2m\varphi_T) = 40 \cdot 10^{-6} \cdot 25 \cdot 10^3 / (2 \cdot 1,5 \cdot 26 \cdot 10^{-3}) = 12,5. \quad (3.38)$$

Входное дифференциальное сопротивление ОУ, определяемое первым каскадом,

$$R_{вхд} = 4m\varphi_T (B_{n-p-n} + 1) / I_0 = 320 \text{ кОм} \quad (3.39)$$

при $B_{n-p-n} = 100$, $m = 1,5$, $\varphi_T = 26$ мВ.

Номиналы резисторов $R1$ и $R2$ ограничены размерами подложки, за счет них увеличить значение K_{U1} нельзя. Поэтому требуется использовать полный дифференциальный коэффициент усиления первого каскада. Нагрузка, подсоединяемая к нему, должна быть хорошо сбалансированной. Исходя из этих предпосылок, схема второго каскада (УН, см. рис. 3.1 и 3.17) также выбрана балансной (транзисторы $VT3$, $VT5$ и $VT4$, $VT6$). Каждое плечо второго дифференциального каскада имеет модифицированную схему Дарлингтона, обеспечивающую входное сопротивление не менее 200 кОм (тем самым мало шунтируются нагрузки коллекторов $R_1 = R_2 = 25$ кОм первого каскада, а коэффициент межкаскадного согласования $K_{1,2} \approx \approx 200 / (200 + 25 + 25) = 0,8$). Суммарный ток эмиттеров составных усилительных транзисторов второго каскада ($VT3$, $VT5$ и $VT4$, $VT6$) в номинальном режиме составляет 0,6 мА, поэтому коэффициент усиления второго каскада

$$K_{U2} = (I_{эс} / \varphi_T) R_{к2} = 110. \quad (3.40)$$

Ток второго каскада $I_1 = 0,6$ мА создает на транзисторе $VT10$ (в диодном включении) падение напряжения $U_{сз}$, нормирующее ток транзистора ГСТ ($VT11$) на уровне $I_0 = 40$ мкА. По этой цепи осуществляется отрицательная обратная связь по синфазному сигналу. Второй каскад ОУ типа $\mu A709$ симметрично нагружен на два эмиттерных повторителя (транзисторы $VT7$ и $VT8$). С эмиттера транзистора $VT8$ выходной сигнал передается через схему сдвига уровня

на окончательный каскад (УА, см. рис. 3.1 и 3.17). Транзистор $VT7$ работает в схеме выделения полного дифференциального сигнала первого каскада (см. рис. 2.16, б). Коэффициент межкаскадного согласования здесь можно принять на уровне $K_{2,3} = 0,9$.

Схема сдвига уровня в этом усилителе выполнена на невысококачественном $p-n-p$ -транзисторе $VT9$, который не только сдвигает постоянную составляющую сигнала, но и участвует в его усилении, имея включение с ОБ.

Выходной каскад усиления амплитуды построен по схеме с ОЭ (транзистор $VT12$ и резистор нагрузки $R14$). Для повышения нагрузочной способности ОУ снабжен двухтактным эмиттерным повторителем ($p-n-p$ -транзистор $VT13$ и $n-p-n$ -транзистор $VT14$). Выходной $p-n-p$ -транзистор $VT13$ имеет так называемую вертикальную структуру, т. е. в качестве его коллекторной области используется p -подложка, припаиваемая к донышку корпуса. У этого транзистора имеются нижний вывод коллектора и относительно тонкая база, что определяет достаточно большое значение B_{p-n-p} (более 20) и хороший теплоотвод. Таким образом, выходной каскад усилителя даже в режиме с разомкнутой петлей ООС имеет примерно симметричные свойства по амплитуде сигнала и выходному сопротивлению в обеих полярностях. Корпус усилителя типа $\mu A709$ соединен с источником питания E_k .

Коэффициент усиления выходного каскада при номинальном питании ± 15 В зафиксирован на уровне примерно 30 с помощью параллельной ООС по напряжению, создаваемой резисторами $R7$ и $R15$:

$$K_{U3} \approx R_{15}/R_7 = 30. \quad (3.41)$$

За счет этой внутренней ООС выходные сопротивления эмиттерных $n-p-n$ - и $p-n-p$ -повторителей уравнены и составляют примерно 150 Ом. Однако запас усиления по петле βK_0 для этого каскада невелик, поэтому K_{U3} уменьшается при снижении питающих напряжений E_k^+ и E_k^- , а выходное сопротивление увеличивается с приближением уровня сигнала к питающим напряжениям.

С помощью транзисторов $VT13$ и $VT14$ выходной ток сигнала подается в нагрузку поочередно (режим класса В), причем каждый из транзисторов не может включиться до тех пор, пока не выключится другой. На низких частотах переходные искажения в виде ступенек $\pm U_{бэ}$ малозаметны, так как уменьшаются в масштабе отрицательной обратной связи, осуществляемой через резистор $R15$. При большой частоте гармонического сигнала ступенька может подчеркиваться, поскольку в этот момент усилитель теряет режим петли ООС.

Таким образом, коэффициент усиления ОУ типа $\mu A709$ при $E_k^\pm = \pm 15$ В составляет

$$K_0 = K_{U1}K_{1,2}K_{U2}K_{2,3}K_{U3} = 12,5 \cdot 0,8 \cdot 110 \cdot 0,9 \cdot 30 = 29,7 \text{ тыс.} \quad (3.42)$$

Следует учесть, что большинство фирм, выпускающих ОУ по схеме $\mu A709$, делит массу продукции на три группы: $\mu A709A$ (высококачественный военный тип усилителя), $\mu A709$ (стандартный) и $\mu A709C$ (для промышленной электроники). Параметры схем трех упомяну-

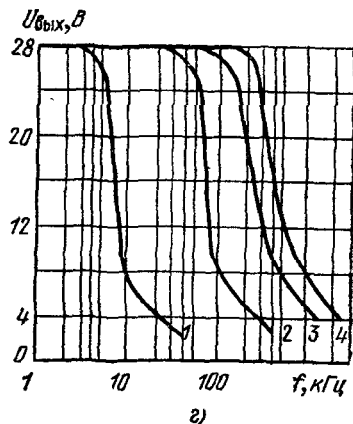
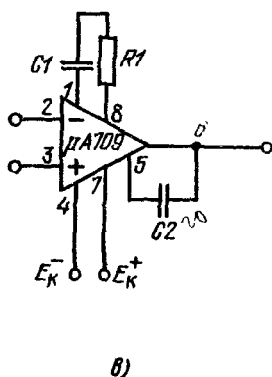
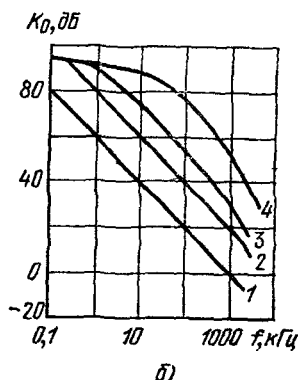
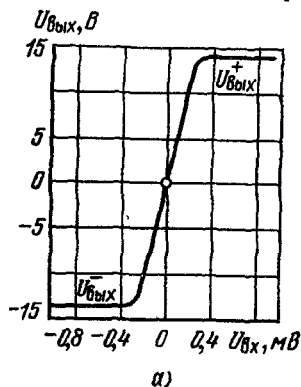


Рис. 3.18. Основные характеристики ОУ типа $\mu A709$:

а — передаточная $U_{\text{вых}}(U_{\text{вх}})$ при $E_K^{\pm} = 15$ В и $R_H = 10$ кОм; б — малосигнальные частотные при $E_K^{\pm} = 15$ В и различных номиналах элементов коррекции (1) $R_1 = 1,5$ кОм, $C_1 = 500$ пФ, $C_2 = 200$ пФ; 2) $R_1 = 1,5$ кОм, $C_1 = 500$ пФ, $C_2 = 20$ пФ; 3) $R_1 = 1,5$ кОм, $C_1 = 100$ пФ, $C_2 = 3$ пФ; 4) $R_1 = 0$, $C_1 = 10$ пФ, $C_2 = 3$ пФ); г — амплитудно-частотные при $E_K^{\pm} = 15$ В и $R_H = 10$ кОм (1) $R_1 = 1,5$ кОм, $C_1 = 1500$ пФ, $C_2 = 200$ пФ; 2) $R_1 = 1,5$ кОм, $C_1 = 500$ пФ, $C_2 = 20$ пФ; 3) $R_1 = 1,5$ кОм, $C_1 = 100$ пФ, $C_2 = 3$ пФ; 4) $R_1 = 0$, $C_1 = 10$ пФ, $C_2 = 3$ пФ)

тых разновидностей значительно отличаются. ОУ типа $\mu A709$ можно заменить усилителем типа 153УД1 [8] во всех схемах включения. Усилитель типа 553УД1 (цоколевку его см. на рис. 3.17, в) имеет пластмассовый корпус с 14 выводами.

Передаточная характеристика ОУ типа $\mu A709$ представлена на рис. 3.18, а. Выходные напряжения сигнала $U_{\text{вых}}^{\pm}$ для положительной и отрицательной полуволн обладают хорошей симметрией, при-

чем значения $U_{\text{вых}}^{\pm}$ могут приближаться к напряжениям питания $E_{\text{к}}^{\pm}$. Малосигнальная ЧХ данного ОУ (рис. 3.18, б) соответствует в режиме без обратной связи трем постоянным времени, поэтому для ее коррекции в общем случае необходимо использовать две RC-цепи. Второй каскад корректируется включением фазосдвигающей RC-цепи между входами 1 и 8 (рис. 3.18, в), а коррекция частотной характеристики выходного каскада осуществляется внешним шунтирующим конденсатором отрицательной обратной связи, включаемым между выводами 6 и 5. Цепью R1C1 устраняются относительно низкочастотные паразитные автоколебания на выходе, а конденсатором C2 — высокочастотные. Амплитудно-частотные характеристики большого сигнала, соответствующие различным номиналам элементов коррекции, представлены на рис. 3.18, г.

На рис. 3.19, а, б показаны схемы включения ОУ типа μA709 в режимах инвертирующего и неинвертирующего повторителей с частотной характеристикой, обеспечивающей реализацию единичного усиления с максимальным запасом по фазе. Скорость нарастания большого сигнала для ОУ типа μA709 в схеме неинвертирующего повторителя $\rho \leq 0,3$ В/мкс, что определяется малым значением частоты единичного усиления ($f_1 \approx 1$ МГц) [10].

Как и к усилителям типов 140УД1 и μA702 , к данному ОУ для обеспечения нормального режима работы следует подключить значительное число внешних обслуживающих элементов (кроме трех элементов коррекции ЧХ).

Усилитель не имеет схемы защиты выходного каскада при коротком замыкании в нагрузку и не может поэтому длительно работать в таком режиме. Кратковременный режим к.з. выхода наблюдается при емкостной нагрузке усилителя, так как в первый момент переходного процесса включения незаряженный конденсатор имеет нулевое сопротивление. То же самое происходит и при емкостной ООС (например, в режиме интегратора).

Усилитель типа μA709 также склонен к триггерному режиму в неинвертирующем включении. Для защиты от этого можно воспользоваться как схемой, показанной на рис. 3.14, а так и собственной схемой рис. 3.19, в, в которой кремниевый диод VD1 ограничивает выходное напряжение усилителя на уровне 0,7 В до тех пор, пока входные емкости первого каскада не зарядятся и не появится сигнал на выходе второго каскада ОУ (коллектор составного транзистора VT4—VT6, вывод 8, см. рис. 3.17, а).

Диапазон входных сигналов для ОУ типа μA709 зависит от напряжений источников питания. При $E_{\text{к}}^{\pm} = \pm 15$ В на оба входа ОУ можно подавать синфазные сигналы в пределах ± 8 В (при этом не ухудшится значение ООСС), а между входами могут присутствовать дифференциальные сигналы ± 5 В (не больше, чтобы переходы база—эмиттер транзисторов VT1 и VT2 не перешли в стабилитронный режим пробоя, соответствующий напряжению 6...7 В). Если есть опасность превышения этих пределов, необходимо применить одну

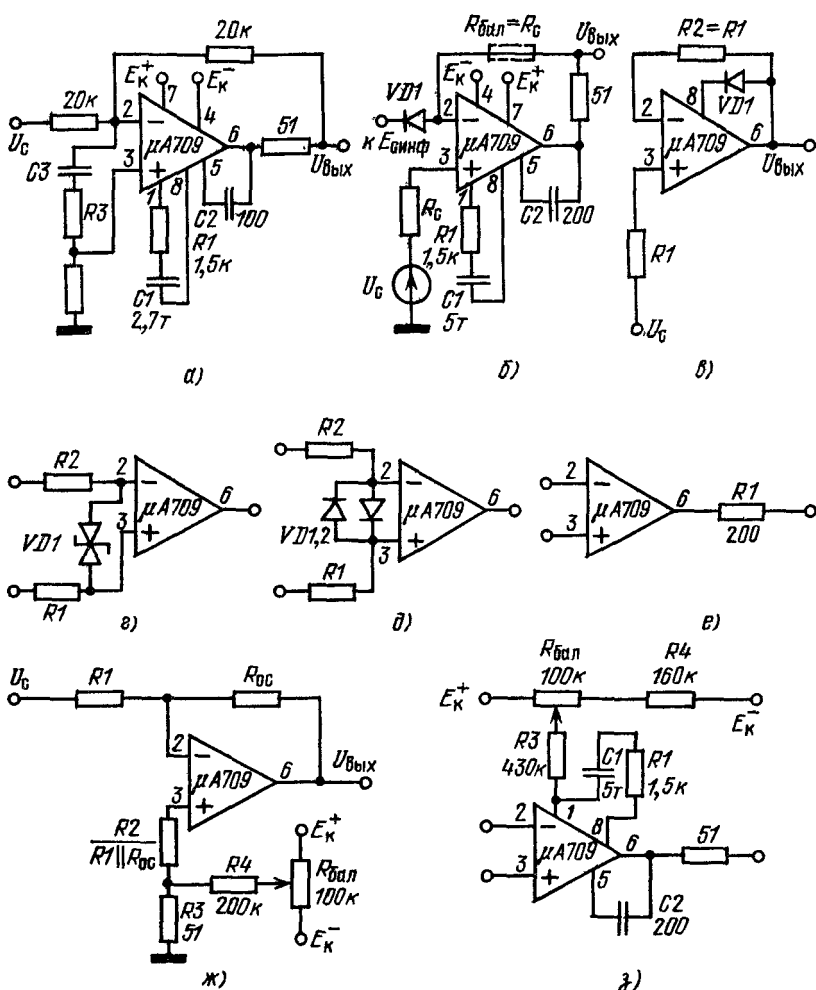


Рис 3.19. Основные схемы включения ОУ типа $\mu A709$ (153УД1) и схемы его защиты от неправильных режимов работы:

а — инвертирующий повторитель; б — неинвертирующий повторитель; в — схема защиты усилителя от триггерного режима; г, д — схемы защиты входов от пробоя, е — защиты выхода в режиме к. з. ж — схема балансировки по входному каскаду, з — схема балансировки по второму каскаду

из схем защиты входов от пробоя (рис. 3.19, г, д). Напряжение пробоя стабилитронов $VD1$ и $VD2$ в первой схеме защиты, которая удобна для компараторов, сравнивающих большие сигналы, должна быть не более 5 В, а вторая схема ограничивает сигналы между входами на уровне $\pm U_{бэ}$.

Если имеется опасность режима к. з. по выходу или нагрузка носит емкостный характер, необходимо включить в цепь выхода (вне

петли ООС) резистор, ограничивающий ток (рис. 3.19, *е*). Резистор $R1$ с номиналом 200 Ом делает длительный режим к. з. полностью безопасным для усилителя. При емкостной нагрузке полезно увеличить номинал корректирующего конденсатора выходного каскада, чтобы снизить скорость нарастания выходного сигнала этого каскада и, следовательно, емкостного тока, протекающего в нагрузке.

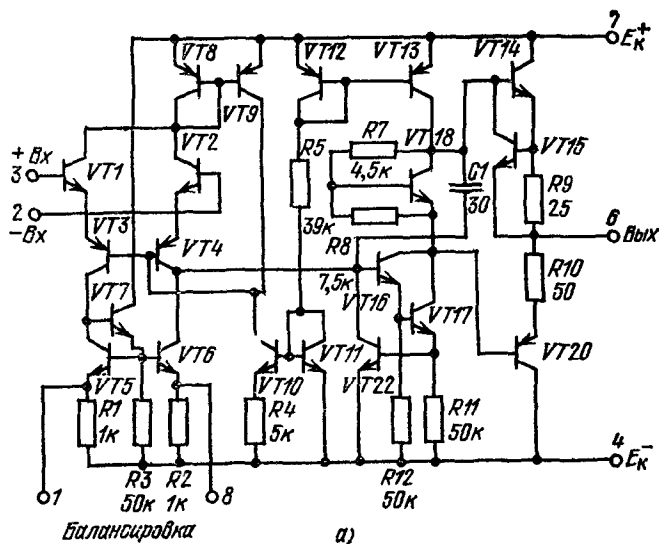
Для ОУ $\mu A709$ можно применить схемы балансировки по входам (например, схему рис. 3.19, *ж*) или по второму каскаду (рис. 3.19, *з*). Последний способ удобнее, так как входы ОУ освобождаются для подключения источников сигналов, а уровень возможных наводок и помех снижается (при монтаже блока следует учесть, что и по входу второго каскада (вывод 8) усилитель имеет большую чувствительность к помехам). У ОУ типа $\mu A709$ входной ток относительно большой (0,2 мкА), поэтому в ряде схем (особенно в режимах интегратора и других инверторов) удобнее использовать схему балансировки, компенсирующую входной ток ошибки $i_{\text{ош}}$.

Подводя итог краткому знакомству со схемой ОУ типа $\mu A709$, следует отметить, что усилитель пригоден для построения аппаратурных блоков, имеющих точность установки передаточной функции на уровне 0,5...1% в широком диапазоне температур. Хотя этот ОУ и прост в применении (свойства разработанных схем включения хорошо повторяются), но для его обслуживания требуется от трех до восьми внешних навесных элементов, что очень неудобно, если в блоке больше трех ОУ. С усилителя типа $\mu A709$ началось массовое внедрение высокоточных ОУ в серийную аппаратуру.

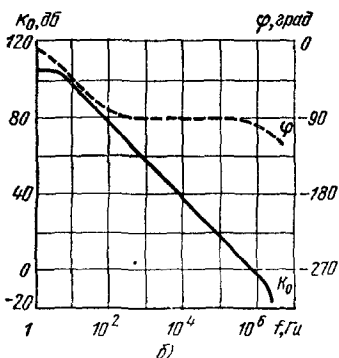
3.5.3. ОУ типа $\mu A741$

Полная принципиальная схема ОУ типа $\mu A741$ представлена на рис. 3.20, *а*, а его параметры приведены в табл. 3.1. Если сравнить эту схему с моделью на рис. 3.2, *б*, можно обнаружить, что первый каскад (ДУ) образуется транзисторами $VT1...VT8$, второй каскад (УА) построен на транзисторах $VT16...VT18$ и $VT13$. В схеме эмиттерного повторителя класса АВ работают транзисторы $VT14$ и $VT20$. На остальных транзисторах в этой схеме основаны вспомогательные каскады.

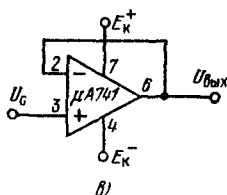
Транзисторы $VT9$, $VT10$ образуют схему ГСТ для первого каскада, причем эти транзисторы получают смещение от транзисторов $VT8$ и $VT11$, имеющих диодное включение. Падением напряжения на транзисторе $VT12$ открывается транзистор $VT13$ — нагрузочный для второго каскада усиления. Чтобы создать смещение и вывести выходной ЭП в режим класса АВ, в схему введен низковольтный опорный элемент (транзистор $VT18$, см. также рис. 2.15, *ж*). Транзистор $VT15$ работает как элемент защиты транзистора $VT14$ при коротком замыкании на выходе, причем датчиком сигнала о превышении тока здесь является резистор $R9$. Транзистор $VT20$ защищен как резистором $R10$, так и схемой ограничения тока второго каскада



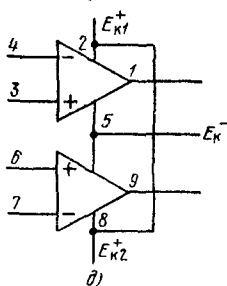
а)



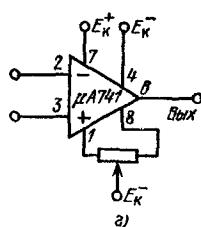
б)



в)



г)



д)

Рис. 3.20. ОУ типа $\mu A741$:

а — принципиальная схема; б — его частотные характеристики при $E_k^{\pm} = 15$ В; в — схема инвертирующего повторителя; г — схема балансировки; д — структура и долевка двойного варианта в десятиконтактном корпусе (ИС типа $\mu A747$); е — то же для восьмиконтактного корпуса (ИС типа MC1558)

VT22—R11), которая включается при повышении базового тока выходного транзистора VT20.

Усилитель типа $\mu A741$ широко используется в аппаратуре, полностью заменяя ОУ типа $\mu A709$. Особенно удобным оказалось то, что единственный конденсатор коррекции ЧХ здесь введен внутрь схемы.

Амплитудно-частотная характеристика ОУ типа $\mu A741$ из-за того, что она полностью скорректирована внутренним конденсатором $C1$ (рис. 3.20, б), имеет наклон -20дБ/дек. на всем высокочастотном спаде, а фазовая характеристика постоянна ($\varphi = 90^\circ$), что позволяет использовать ОУ в режиме повторителя без дополнительных внешних элементов (рис. 3.20, в). Для балансировки усилителя требуется всего один потенциометр (рис. 3.20, г), усилитель не переходит в триггерный режим, поэтому никаких элементов защиты входов не требуется. Одиночный усилитель типа $\mu A741$ имеет 7 внешних выводов, поэтому выпускается ряд вариантов размещения нескольких ОУ этого типа в одном корпусе. На рис. 3.20, д, е показаны цоколевки ИС типов $\mu A747$ и $MC1558$, содержащих по два ОУ типа $\mu A741$. Первая схема упакована в десятиконтактном корпусе, вторая — в восьмиконтактном. Балансировку этих ОУ можно осуществить по входным цепям. ОУ типа $\mu A741$ можно заменить в схемах усилителем типа 140УД7.

3.5.4. ОУ типа LM101

ОУ общего применения типов LM101 и LM101A, выпущенные в 1967—1968 гг., являются усовершенствованными стандартными высокоточными схемами с повышенной защищенностью от опасных режимов работы. Эти усилители имеют упрощенную схему включения. Их разработка стала началом нового схемно-технологического этапа развития ЛИС общего применения [13]. Усилитель типа LM101 (рис. 3.21, а) имеет несколько вариантов исполнения, отличающихся наличием внутренних элементов коррекции (аналогично ОУ типа $\mu A741$). В усилителе типа LM101 конденсатор с номиналом 30 пФ выполнен в виде отдельного кристаллика, а в усилителе типа LM107 RC-цепь коррекции изготовлена непосредственно на полупроводниковой подложке ОУ (этот усилитель имеет, кроме того, несколько модернизированную схему).

В схеме ОУ типа LM101 (рис. 3.21, а), основанной на двухкаскадной модели, были использованы как схемотехнические новинки (сложный входной ДУ, стабилизатор коэффициента усиления, широкое применение транзисторов-нагрузок вместо резисторов, схемы защиты выходного каскада в режиме к.з. и защиты от триггерного эффекта), так и необычные интегральные полупроводниковые структуры (высокоомные пинч-резисторы, боковые $n-p-n$ -транзисторы улучшенного качества, примененные не только в выходном, но и во входном каскадах).

Параметры ОУ типа LM101 (см. табл. 3.1) примерно соответствуют параметрам ранее рассмотренного ОУ типа $\mu A709$, но принципиальным достижением является снижение потребляемого тока почти в 2 раза при сохранении быстродействия и точности работы схемы, а также существенное расширение диапазона допустимых входных сигналов и питающих напряжений. Схемы включения ОУ типа LM101 в аппаратуре значительно упростились. Для данного ОУ тре-

буется всего один корректирующий конденсатор (по сравнению с тремя элементами коррекции у ОУ $\mu A709$) и не требуется специальных внешних элементов защиты входа и выхода от опасных режимов работы. Резистор балансировки усилителя типа LM101 можно не подключать непосредственно к цепям входов.

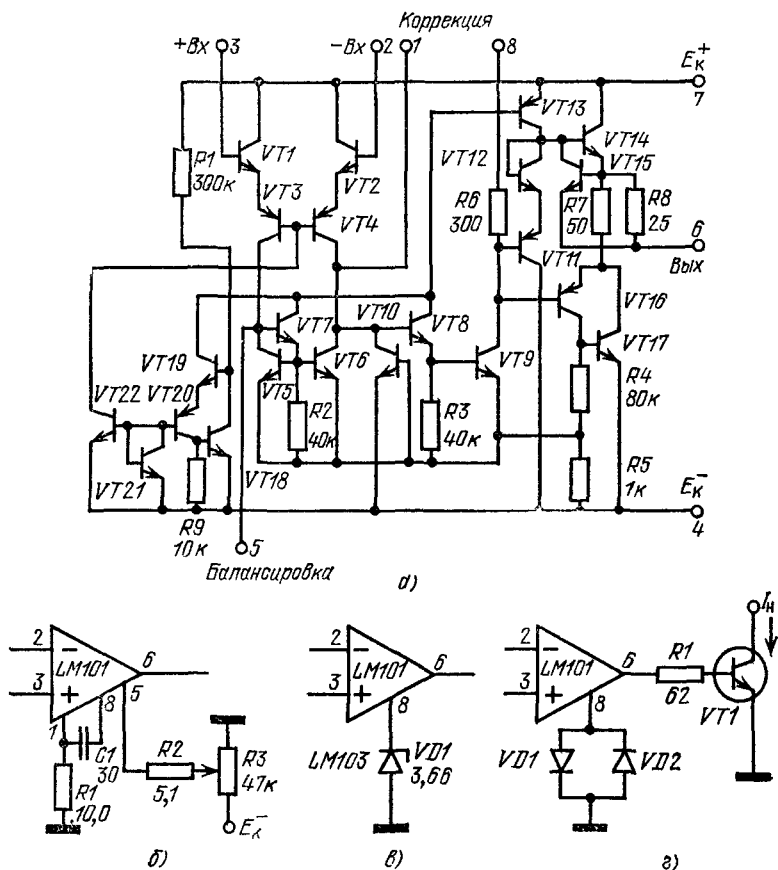


Рис. 3 21 Принципиальная схема ОУ типа LM101 (а); схема его балансировки (б), ограничения выходного сигнала (в) и управления ключевым транзистором (г)

Схема усилителя имеет сложный входной дифференциальный усилительный каскад, нагрузками в котором служат генераторы стабильных токов. В этот каскад входят транзисторы $VT1...VT7$. Единичным выходом первого ДУ служит эмиттерный повторитель $VT8$. Поскольку эмиттеры входных транзисторов общей точки не имеют, в этом каскаде не наблюдается триггерный режим. Далее сигнал усиливается вторым усилительным каскадом с ОЭ (транзистор $VT9$),

нагрузкой которого является ГСТ (транзистор $VT13$) и входное сопротивление двухтактного оконечного каскада. Транзистор $VT9$ связан со своей нагрузкой через эмиттерный повторитель $VT16$, поэтому эквивалентное сопротивление нагрузки этого каскада составляет несколько десятков килоом. Расчет параметров этих каскадов см. в п. 3.3.2.

Двухтактный выходной каскад состоит из эмиттерного $n-p-n$ -повторителя (транзистор $VT14$) и композитного эмиттерного $p-n-p$ -повторителя (транзисторы $VT16$ и $VT17$). Транзистор $VT15$ работает как ограничитель тока управления транзистором $VT14$, когда выходной ток превышает 25 мА. Транзистор $VT17$ защищен от разрушения в режиме к. з. выхода резистором с номиналом 50 Ом. Транзистор $VT11$ работает в режиме ограничителя выходного тока транзистора $VT9$.

Генератор стабильного тока (транзистор $VT22$), обслуживающий входной каскад, управляется падением напряжения, выделяющимся на транзисторе $VT21$ в диодном включении. Транзисторы $VT18...VT20$ образуют стабилизатор базовых токов транзистора $VT13$. Для этого стабилизатора сигналом рассогласования служит изменение напряжений питания схемы $E_{\pm}^{\pm}$, а опорным сигналом смещения является ток, поступающий через резистор $R1$ (300 кОм), номинал которого зависит от напряжения на нем (аналогично принципу построения пинч-резистора). Благодаря этому устройству стабилизируются коэффициенты усиления первого и второго каскадов, поэтому ОУ устойчиво работает в диапазоне питающих напряжений от ± 3 до ± 22 В. Питающие напряжения могут быть увеличены до ± 22 В за счет использования высокоомного кремния в качестве материала подложки.

Частотная характеристика ОУ типа LM101 корректируется в режиме единичного усиления единственным внешним конденсатором $C1$ с номиналом 30 пФ (рис. 3.21, б). Подключая этот конденсатор, надо следить за тем, чтобы монтаж схемы у выводов 1 и 8 не имел большой паразитной емкости и не оказался бы подверженным действию помех и наводок, так как ОУ имеет большую чувствительность по входу второго каскада (вывод 1). На рис. 3.21, б представлена основная схема включения этого усилителя в линейном режиме с элементами коррекции ЧХ и балансировки, а на рис. 3.21, в, г показаны способы ограничения амплитуды выходного сигнала и управления ключевым транзистором для режима компаратора, обслуживающего цифровые ИС.

Некоторые зависимости электрических параметров ОУ приведены на рис. 3.22. Три графика, представленные на рис. 3.22, а демонстрируют практически линейное изменение максимального допустимого входного напряжения, а также полной амплитуды выходного сигнала в зависимости от напряжений питания. Так же линейно (примерно на 6 дБ, т. е. в 2 раза) возрастает коэффициент усиления ОУ типа LM101, если его питающие напряжения изменяются в 3 ра-

за (см. рис. 3.22, б). Частотные характеристики этого усилителя (без обратной связи) показаны на рис. 3.22, в. При изменении емкости конденсатора коррекции C_K от 30 до 3 пФ частота отдачи полной амплитуды сигнала и частота f_T могут быть увеличены на декаду. Этим приемом можно воспользоваться для расширения полосы частот

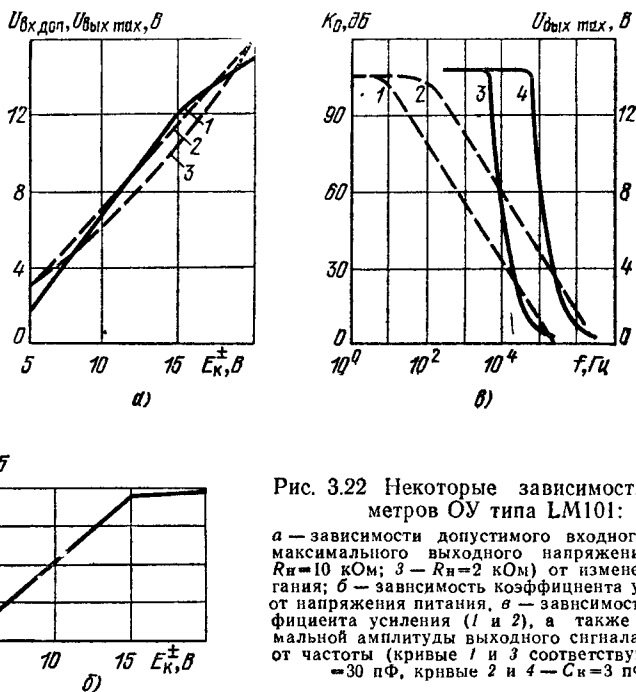


Рис. 3.22 Некоторые зависимости параметров ОУ типа LM101:

а — зависимости допустимого входного (1) и максимального выходного напряжений (2 — $R_H=10$ кОм; 3 — $R_H=2$ кОм) от изменения напряжения питания; б — зависимость коэффициента усиления от напряжения питания, в — зависимости коэффициента усиления (1 и 2), а также максимальной амплитуды выходного сигнала (3 и 4) от частоты (кривые 1 и 3 соответствуют $C_K=30$ пФ, кривые 2 и 4 — $C_K=3$ пФ)

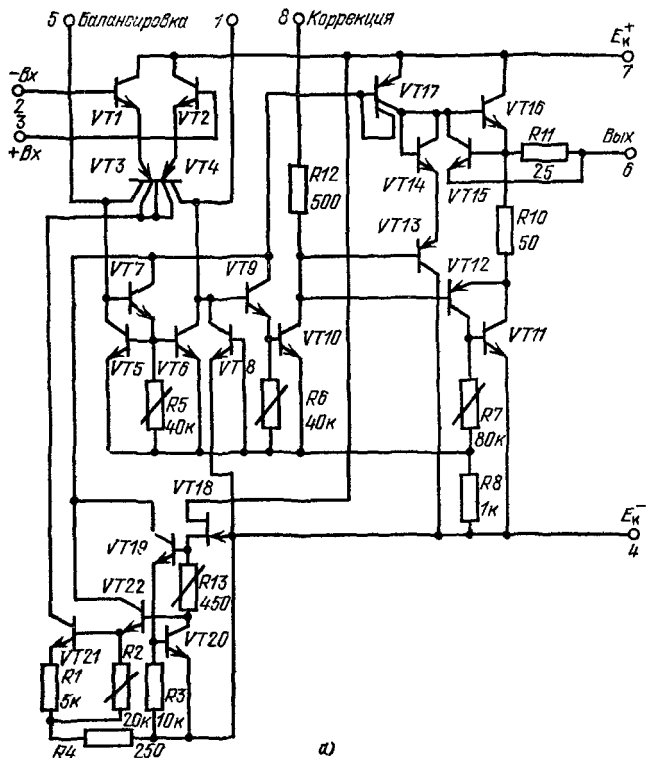
устройства, в котором ОУ работает с малой глубиной обратной связи ($K^* \geq 60$ дБ). Таким образом, усилитель, не имеющий внутренней емкости коррекции, применяется более гибко.

ОУ типа LM101 во всех схемах включения можно заменить ОУ типа 153УД2 (или 553УД2 в пластмассовом корпусе).

3.5.5. ОУ типа LM101A

ОУ типа LM101A (рис. 3.23, а) — усовершенствованная модификация усилителя LM101 [14, 15]. Входные транзисторы этого ОУ имеют сверхвысокое значение $B \geq 1000$, что позволяет для схемы входа, в которой не применяются составные транзисторы, преодолеть барьер входного сопротивления 1 МОм [16, 17].

На рис. 3.23, б, в показаны температурные зависимости входных токов и их разности для усилителей типов LM101 и LM101A. В модернизированной схеме уровень входного тока уменьшен почти в



а)

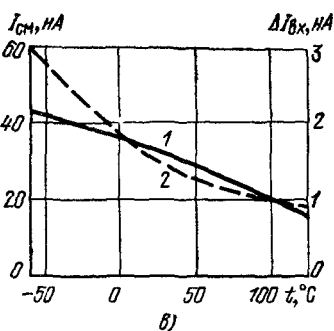
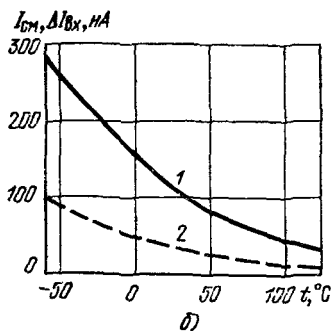


Рис. 3.23 ОУ типа LM101A:

а — принципиальная схема; б — зависимости тока смещения (1) и разности входных токов (2) для ОУ типа LM101; в — те же зависимости для ОУ типа LM101A

6 раз, что определяет соответствующее увеличение входного сопротивления ОУ.

В схеме ОУ вместо резистора 300 кОм (см. рис. 3.21, а) применен полевой транзистор типа JFET, широко использованы пинч-резисторы, изготавливаемые во время базовой диффузии ($R1$, $R5-R7$), а также $p-n-p$ -транзисторы, коэффициент усиления которых приближается к 100. Такие транзисторы пригодны для построения первых каскадов ОУ, у которых входные токи и их разность мало изменяются при колебаниях внешней температуры.

В усилителе имеются интегральные $p-n-p$ -транзисторы боковой конструкции, обладающие несколькими коллекторными областями. Таким приемом удастся стабилизировать их коэффициенты усиления по току. Один из этих транзисторов ($VT17$) использован как высокоомная нагрузка для $n-p-n$ -транзистора второго усилительного каскада ($VT10$). Транзистор $VT17$ работает с малым током эмиттера. Активная нагрузка в виде ГСТ значительно уменьшает мощность, потребляемую вторым каскадом, так как на ГСТ падает небольшая часть напряжения. По этой же причине расширяется предел допустимых для этого усилителя синфазных и дифференциальных сигналов, а также питающих напряжений, при которых сохраняется работоспособность усилителя. Коэффициент усиления второго каскада, имеющего высокоомную эквивалентную нагрузку, значительно увеличен, и поэтому стали доступными новые способы коррекции частотных характеристик ОУ.

Транзистор $VT17$ имеет коллектор, разделенный на два сегмента, один из которых замкнут на базу. Это позволяет модулировать ширину базы вблизи второго активного коллектора и эффективно стабилизировать коэффициент усиления транзистора при изменениях питающего напряжения. При напряжении коллектор — эмиттер, равном -25 В, токи $I_b = 20$ мкА и $I_k = 50$ мкА; изменение напряжения $U_{кэ}$ в пределах от 0 до -50 В вызывает приращение тока коллектора от 35 до 60 мкА, т. е. B меняется меньше, чем в 2 раза (от 1,75 до 3). Таким образом, если ток базы такого транзистора стабилен, то и ток его коллектора также достаточно стабилен, следовательно, коэффициент усиления окончного каскада слабо зависит от изменения напряжений питания.

В полевом транзисторе $VT18$ в качестве канала проводимости используется коллекторная область $n-p-n$ -транзистора, причем толщина n -канала (расстояние между изолирующими p^+ -областями) равна 7,5 мкм, длина канала равна 500 мкм, а затвор присоединен к наиболее отрицательной точке схемы (подложке). Через транзистор $VT18$ подается ток смещения на генераторы стабильного тока, обслуживающие первый и второй каскады усиления. Так как падение напряжения в канале проводимости может быть весьма мало, расширяется диапазон устойчивой работы ОУ в сторону уменьшения питающих напряжений.

Пинч-резисторы, изготовленные во время базовой диффузии, имеют большое удельное сопротивление (от 10 до 30 кОм), однако

от схемы к схеме их номиналы могут меняться в 2...3 раза, причем при изменении температуры от -55 до $+125^\circ\text{C}$ номинал резистора может меняться в 4 раза (в положительным температурным коэффициентом). Пробивное напряжение пинч-резисторов усилителя

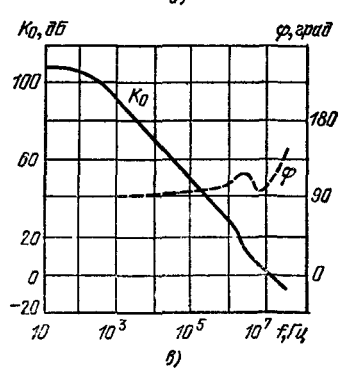
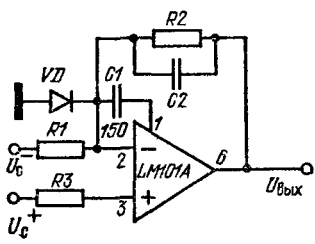
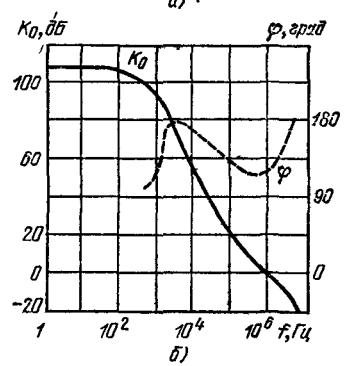
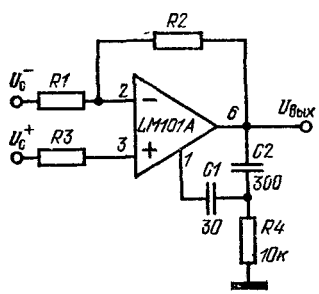
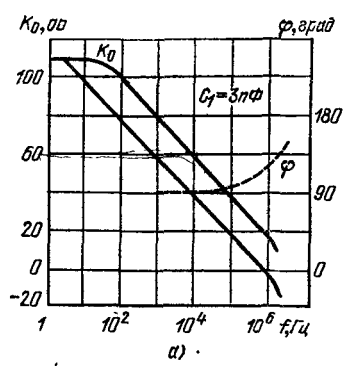
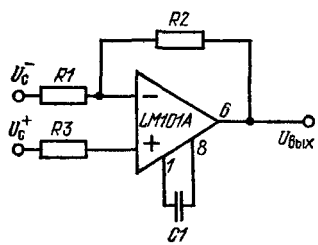


Рис 3.24 Принципиальные схемы подключения элементов коррекции к ОУ типа LM101A и соответствующие амплитудные и фазовые частотные характеристики:
 а — стандартная схема коррекции (графики соответствуют $C_1=3$ пФ и 30 пФ); б — схема, позволяющая расширить низкочастотную полосу полной амплитуды выходного сигнала;
 в — схема с опережением по высокочастотным составляющим

LM101A равно 6 В, поэтому они используются как резисторы утечки базовых токов ($R5-R7$).

В ОУ типа LM101A применены также и так называемые «коллекторные» резисторы, изготовленные в объеме эпитаксиальных коллекторных областей. Эти резисторы можно применять для температурной компенсации схем (резистор $R13$).

Амплитудно-фазовые характеристики ОУ типа LM101A при $E_{\kappa}^{\pm} = 15$ В для трех различных методов коррекции представлены на рис. 3.24. Как видно из рис. 3.24, а, подбором номинала всего од-

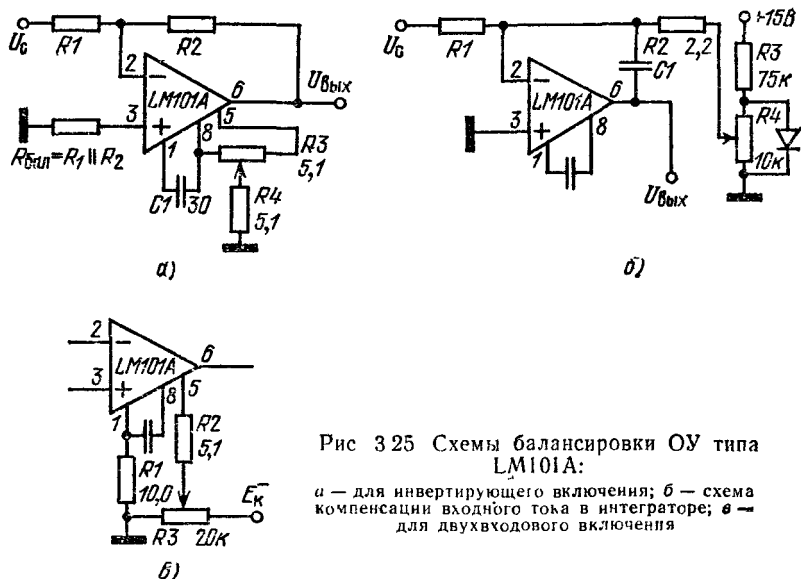


Рис 3.25 Схемы балансировки ОУ типа LM101A:

а — для инвертирующего включения; б — схема компенсации входного тока в интеграторе; в — для двухкаскадного включения

ного конденсатора $C1$ удается скорректировать частотную характеристику до любой глубины ООС. При коэффициенте усиления, равном единице, номинал $C1$ — максимальный, он равен 30 пФ. Сложная схема коррекции (рис. 3.24, б) позволяет расширить полосу полной амплитуды выходного сигнала. Эта схема имеет частотную характеристику с двумя полюсами, причем полоса полного усиления по мощности расширяется в 2 раза. В малосигнальном режиме при такой ЧХ уменьшается ошибка из-за падения коэффициента усиления на средних частотах (до 50 кГц)

Особый интерес представляет метод коррекции частотной характеристики с опережением по высокочастотным составляющим сигнала (feedforward compensation, рис. 3.24, в), основанный на свойствах двухкаскадной структурной схемы в инвертирующем включении). По этому способу коррекции высокочастотная часть спектра сигнала подается через форсирующий конденсатор $C1$ непосредственно на вход второго каскада, т. е. на нагрузку (каскад с ОЭ, тран-

зистор $VT6$, рис. 3.23, а) первого каскада усиления, минуя его усилительную часть, построенную на низкоскоростных $p-n-p$ -транзисторах $VT3$ и $VT4$. Для сохранения устойчивости весь усилитель часто охватывается емкостной петлей ООС через конденсатор $C2$. Эта цепь компенсирует действие входной емкости ОУ. Инвертирующий вход ОУ заземляется через диод $VD1$ для улучшения формы выходного импульса. Коррекция частотной характеристики с опережением позволяет выиграть в режиме большого сигнала для повторителя почти декаду по частоте.

Схемы балансировки ОУ типа LM101A представлены на рис. 3.25, а общая сводка его типовых параметров (при номинальном питании) приведена в табл. 3.1. ОУ серии LM100, как и ОУ типа $\mu A709A$, имеют два варианта исполнения (LM200 и LM300) с ограниченными параметрами. ОУ типа LM101A можно заменить во всех схемах включения усилителем типа 153УД6. Усилители 153УД6 и 153УД2 можно использовать вместо ОУ типов $\mu A741$ и 140УД7 (разумеется, и вместо $\mu A709$ и 153УД1).

3.6. Прецизионные ОУ

Очевидные преимущества интегральной конструкции ОУ перед модульной или дискретной (существенно меньшие масса и габариты, лучшая энергетика, меньшая себестоимость) заставляют совершенствовать интегральные структуры и принципиальные схемы, чтобы монолитные ОУ могли по комплексу электрических параметров быть лучше, чем дискретные и модульные усилители, регулируемые при производстве и строящиеся на отобранных радиоэлементах.

С другой стороны, разработчики интегральных ОУ стремятся к тому, чтобы схемы включения этих ИС были не только проще, но и давали повышение точности работы аппаратурных узлов. С этой целью прежде всего следует снизить уровень входного тока. При монолитной конструкции можно принципиально уменьшить входные токи ОУ, применяя полевые транзисторы во входном каскаде. Однако у таких ОУ относительно плохие свойства баланса при изменении температуры в широких пределах: смещение нуля может достигать 50 мВ при уровне дрейфа 50 мкВ/°С (это объясняется трудностью взаимного согласования параметров полевых транзисторов). Поэтому для достижения сверхвысокого входного сопротивления, во входном каскаде усилителя, работающего в широком диапазоне температур, пока выгоднее применять биполярные транзисторы, обладающие сверхвысокими значениями коэффициента усиления $B \geq 5000$, такие транзисторы условно называют супербета [17, 18].

У транзисторов типа супербета базовые токи соизмеримы с токами утечки затворов полевых приборов, так как ток эмиттера может иметь уровень единиц микроампера, а рабочее напряжение коллектор—база может быть приближено к нулю. Параметры этих транзисторов могут быть столь хорошо согласованы, что напряжение смещения нуля находится на уровне 1 мВ при дрейфе 3...5 мкВ/°С,

а разность входных токов почти не меняется в диапазоне температур. Абсолютный уровень входного тока биполярного каскада с транзисторами типа супербета при температуре $+125^{\circ}\text{C}$ оказывается лучшим, чем у полевого каскада.

3.6.1. ОУ типа LM108

На рис. 3.26, а показана упрощенная, а на рис. 3.26, б — полная принципиальная схема ОУ типа LM108. Параметры этого ОУ приведены в табл. 3.2 [14, 15, 18].

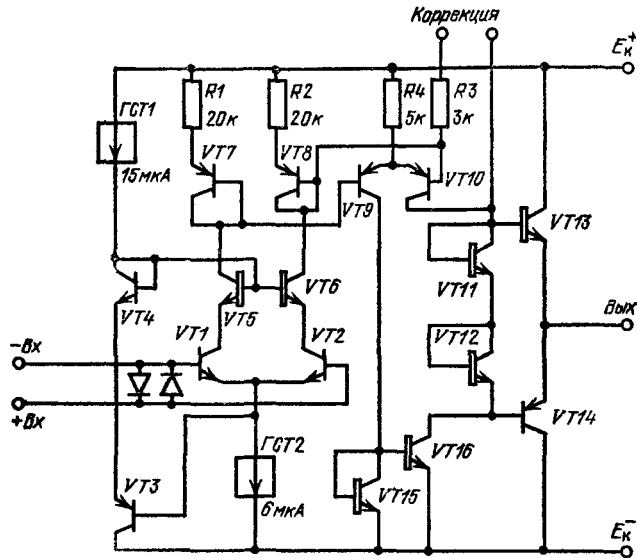
Таблица 3.2

Типовые параметры биполярных ОУ с повышенной точностью и скоростных

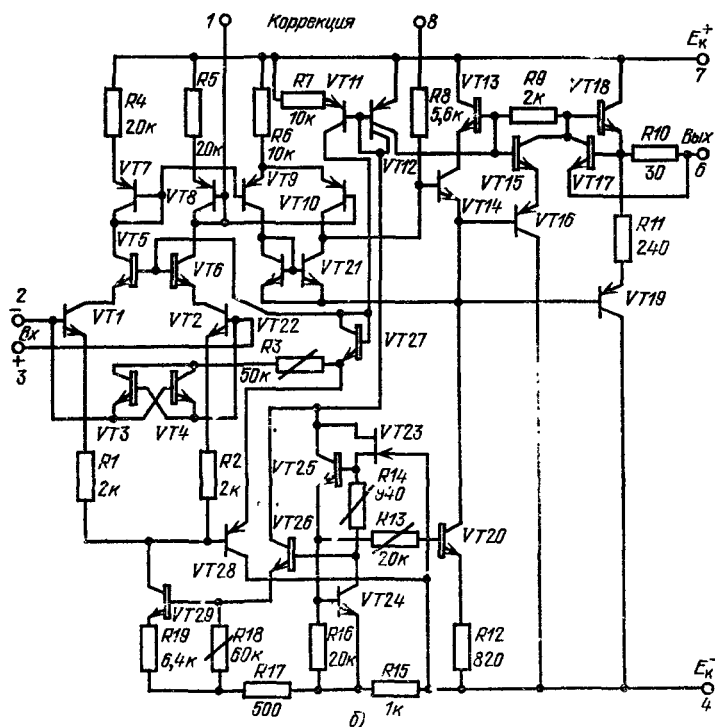
Параметр	Повышенной точности		Скоростной	Скоростной гибридный
	μA725	LM108	LM118	LN0024
K_0 , В/мВ	$3 \cdot 10^3$	300	200	60
f_T , МГц	0,5	1,0	15	70
ρ , В/мкс	0,2	0,2	70	500
ООСС, дБ	120	100	100	60
$\pm U_{вх\text{д}}$, В	± 14	$\pm 13,5$	$\pm 11,5$	± 13
$R_{вх\text{д}}$, МОм	1,5	70	3	0,03
$U_{смo}$, мВ	0,5	0,5	2	200
$I_{см}$, нА	42	0,8	120	15000
$\Delta I_{вх}$, мА	2	0,05	6	5
$\pm U_{вых}$, В	$\pm 13,5$	± 14	± 13	± 13
$E_K^{\pm}$, В	± 15	± 15	± 15	± 15
$I_{п}$, мА	2,6	0,3	5	12,5
$P_{п}$, мВт	80	4,5	150	375
ООВП, дБ	116	96	80	60

Этот усилитель построен на интегральных биполярных $n-p-n$ -транзисторах двух видов: высоковольтных $n-p-n$ -транзисторах (пробивное напряжение 80 В) с обычными значениями коэффициента усиления по току B (на уровне 200) и $n-p-n$ -транзисторах, обладающих сверхвысоким коэффициентом усиления (около 5 тыс.), но малым пробивным напряжением (4 В), так как для получения сверхвысоких значений B приходится во много раз удлинять по времени цикл эмиттерной диффузии, повышая степень легирования.

Применяя два вида эмиттерной диффузии, можно получить на одной подложке оба типа $n-p-n$ -транзисторов. Если их соединить



а)



б)

Рис. 326 ОУ типа LM108:

а — упрощенная схема; б — полная принципиальная схема

по каскадной схеме, то «нижний» транзистор, включенный по схеме с ОЭ, обеспечит сверхвысокое входное сопротивление схемы, а «верхний», включенный по схеме с ОБ, гарантирует достаточное пробивное напряжение. На схемах рис. 3.26 обычные $n-p-n$ -транзисторы условно изображены с незачерченной базой, чтобы отличать их от $n-p-n$ -транзисторов со сверхвысоким усилением.

Упрощенная принципиальная схема ОУ типа LM108 (рис. 3.26, а) имеет два усилительных каскада. Первый каскад основан на дифференциальной паре интегральных транзисторов со сверхвысокими значениями B ($VT1$ и $VT2$), работающих при нулевом напряжении коллектор—база. Эти транзисторы (включение с ОЭ) защищены от пробоя по входу диодами, а от пробоя по коллектору — «высоковольтными» $n-p-n$ -транзисторами, включенными по схеме с ОБ ($VT5$, $VT6$). Нагрузками первого дифференциального каскада служат резисторы $R1$ и $R2$. Второй дифференциальный каскад усиления ($p-n-p$ -транзисторы $VT9$, $VT10$) нагружен на генератор стабильного тока (транзистор $VT16$). Выходной каскад работает в режиме АВ (транзисторы $VT13$ и $VT14$, снабженные цепью смещения $VT11-VT12$).

Полная принципиальная схема ОУ типа LM108 имеет ряд дополнительных особенностей. Транзистор $VT29$ работает в качестве ГСТ2, причем номинальное значение этого тока (6 мкА) при температуре -55°C падает до 3 мкА и при температуре $+125^\circ\text{C}$ возрастает до 7,5 мкА. Этим способом компенсируется падение коэффициента усиления входных транзисторов при крайних отрицательных температурах.

Смещение на ГСТ2 подается от схемы, образованной транзисторами $VT23-VT26$ и $VT28$, причем полевой транзистор $VT23$ (ток канала 30 мкА) обеспечивает надежный начальный запуск схемы при любых условиях. Обозначенные наклонными черточками пинч-резисторы служат для компенсации температурных изменений токов.

Двухколлекторный транзистор $VT12$, обладающий стабильным коэффициентом усиления, служит для фиксации тока смещения выходного каскада. Эмиттеры нагрузочных транзисторов второго каскада (транзисторы $VT22$ и $VT21$) в отличие от упрощенной схемы имеют электрическую связь с выходным каскадом. Коэффициент усиления второго каскада из-за этого очень высок. Для отдельных ОУ типа LM108 полный коэффициент усиления по постоянному току может достигать 10^5 .

На выходной каскад (транзисторы $VT18$ и $VT19$) сигнал передается с эмиттера транзистора $VT14$, обладающего большим коэффициентом усиления. Выходной каскад защищен от разрушения при коротком замыкании: для положительной полуволны сигнала датчиком тока является резистор $R10$, для отрицательной — $R11$. В обоих случаях при превышении тока открывается транзистор $VT17$, но ограничивается увеличение напряжений на базах тран-

зисторов VT18 и VT19 соответственно для положительной и отрицательной полуволн выходного тока.

Применение во входном каскаде транзисторов со сверхвысокими значениями B обеспечило снижение входных токов на два порядка по сравнению с ОУ типа $\mu A709$. На рис. 3.27, а представлены температурные зависимости входного тока смещения $I_{см}$ и разности входных токов $\Delta I_{вх}$ для ОУ типа LM108. Наноамперные уровни входных токов позволяют этому усилителю конкурировать с дискретными ОУ, входные каскады которых сконструированы на подобранных в пары полевых приборах типа JFET. Эквивалентное напряжение смещения нуля, учитывающее $U_{см0}$ и падение напряжения на внутреннем сопротивлении источника сигнала R_c от тока $I_{см}$, для биполярного входного каскада ОУ типа LM108 значительно меньше, чем для униполярного входного каскада, у которого весьма велико и начальное значение $U_{см0}$ и температурный дрейф $TKU_{см0}$.

На рис. 3.27, б представлены графики эквивалентного напряжения $U_{см0}$ и его температурного коэффициента $TKU_{см0}$ в зависимости от внутреннего сопротивления источника сигнала R_c , показывающие, что при столь малых значениях возникающего напряжения ошибки ОУ типа LM108 можно не балансировать во многих схемах включения. На рис. 3.27, в—д приведены сравнительные графики зависимостей разности входных токов, напряжения смещения нуля и его температурного коэффициента для усилителей типов $\mu A709$, LM101A и LM108. По графикам рис. 3.27, в можно сделать вывод, что у усилителя с полевым входом при крайних положительных температурах разность входных токов может оказаться чрезмерно большой.

Усилитель типа LM108 имеет малое потребление тока (примерно 0,3 мА). Быстродействие его сохраняется на уровне других биполярных ОУ. Скорость отклика ρ можно существенно повысить, если применить схему коррекции частотной характеристики с опережением по высокочастотным составляющим. На рис. 3.28 показаны три схемы подключения элементов коррекции. Обычная для двухкаскадных ОУ схема приведена на рис. 3.28, а, с помощью схемы, показанной на рис. 3.28, б, можно расширить ЧХ примерно на декаду. Схема с опережением (см. рис. 3.28, в) позволяет в 5 раз расширить полосу усиления либо с уменьшенной емкостью $C2$ до 30 пФ обеспечить запас стабильности.

Концепция, по которой спроектирована ИС типа LM108, позволила вывести в группу стандартных прецизионный, фактически микромощный (потребляемый ток 0,3 мА при изменении питающих напряжений от 2 до 20 В) операционный усилитель. Специальные, отобранные из массы продукции экземпляры этого ОУ (здесь применяется подгонка элементов) имеют напряжение смещения нуля менее 1 мВ и уровень дрейфа менее 5 мкВ/°С в широком диапазоне температур. Такие параметры характерны для модульных ОУ с преобразованием.

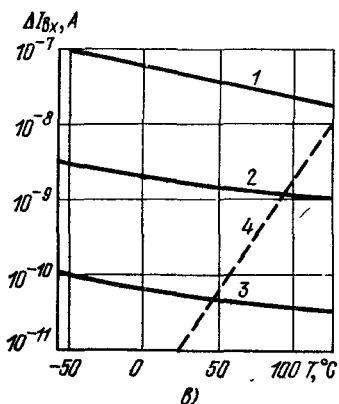
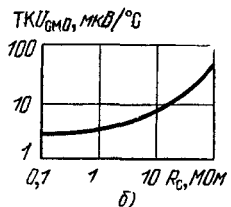
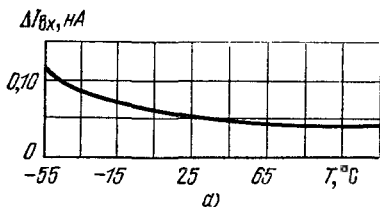
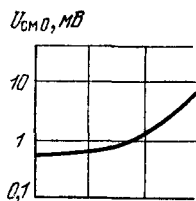
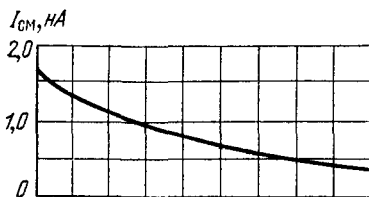
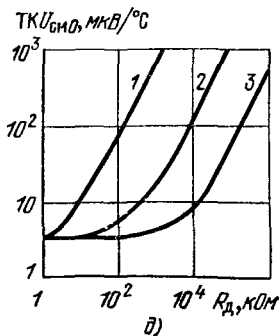
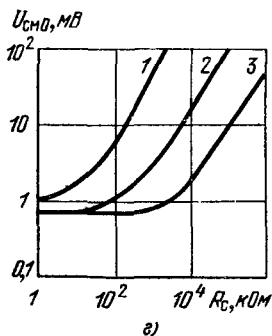


Рис 3 27 Некоторые характеристики ОУ типа LM108:

а — зависимость входного тока смещения I_{cm} и разности входных токов $\Delta I_{вх}$ от температуры; б — зависимости полного напряжения смещения нуля U_{cm0} и его температурного коэффициента от внутреннего сопротивления источника сигнала; в — сравнительные зависимости разности входных токов от температуры для ОУ четырех типов: (1) $\mu A709$, 2) LM101A, 3) LM108, 4) с полевым входом; г — зависимости напряжения смещения нуля (при $t = 25^\circ C$) для ОУ трех типов 1 — $\mu A709$, 2 — LM101A и 3 — LM108; д — зависимости ТК U_{cm0} этих трех ОУ от внутреннего сопротивления источника сигнала (в диапазоне температур $-55 \dots +125^\circ C$)



Заменяя в аппаратуре старые усилители типов $\mu A709$ и LM101A ОУ типа LM108, можно увеличить внутренние сопротивления сигнальных цепей примерно в тысячу раз (с 10 кОм до 10 МОм), что особенно благоприятно для реактивных звеньев: применив в интеграторе высококачественный конденсатор с номиналом 1 мкФ, удастся реализовать время интеграции 1 ч при скорости саморазряда такой аналоговой памяти 0,5 мВ/с.

В дальнейшем ОУ типа LM108 подвергся модернизации. На его базе были выпущены ОУ типов LM112 (содержащий внутренние элементы коррекции) и LM216 (вариант LM112, имеющий входы в виде

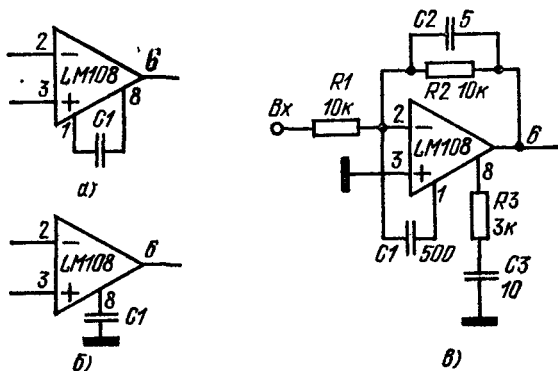


Рис. 3.28. Три схемы подключения элементов коррекции к ОУ типа LM108: а — стандартная схема ($C_1 = 3 \dots 30$ пФ); б — схема, позволяющая расширить полосу ($C_1 < 100$ пФ); в — схема с опережением по высокочастотным составляющим

схем Дарлингтона из транзисторов супербета). В последнем типе биполярного ОУ входной ток уменьшен до 50 пА, входное сопротивление 5 ГОм. Два ОУ типа LM108, собранные в одном 16 контактном корпусе, образуют ИС типа LH2108. Оба ОУ в этой ИС имеют хорошую тепловую связь и поэтому уменьшенный уровень взаимных дрейфов. Для замены пригоден ОУ типа 140УД14.

3.6.2. ОУ типа $\mu A725$

ОУ типа $\mu A725$ представляет собой усилитель для построения измерительных приборов (в зарубежной литературе такие ОУ часто называют инструментальными). Эта ИС отличается большими значениями коэффициента усиления ($3 \cdot 10^6$) и ООСС (до 120 дБ), а также высоким входным сопротивлением (1,5 МОм). Особые свойства данного ОУ — малый уровень входных шумов по напряжению и току и малый уровень ошибок смещения нуля и дрейфа (0,6 мкВ/°С) [15, 20].

Принципиальная схема ОУ типа $\mu A725$ представлена на рис. 3.29. Этот усилитель трехкаскадный, условно можно считать, что он состоит из основной двухкаскадной усилительной части (транзисторы от VT6 до VT26), снабженной дифференциальным предусилителем,

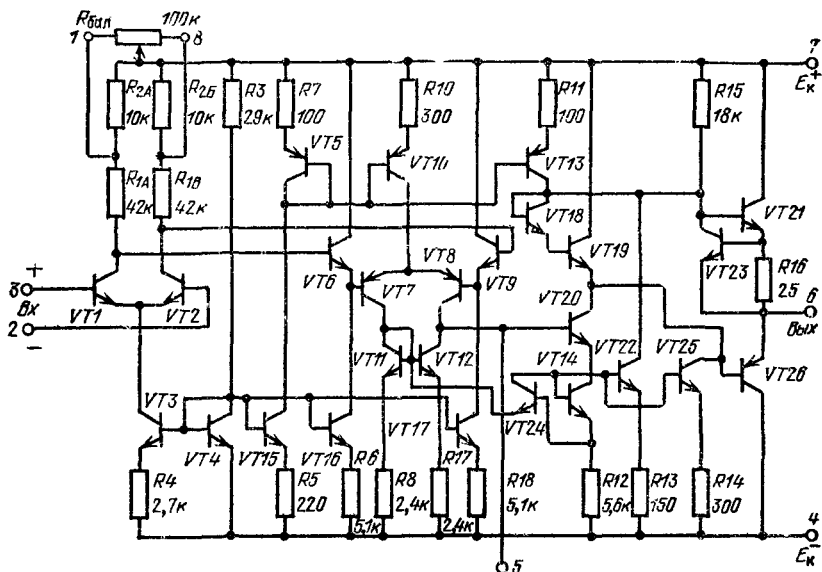
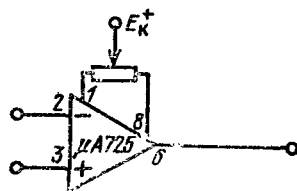


Рис. 3.29. Принципиальная схема ОУ типа $\mu A725$

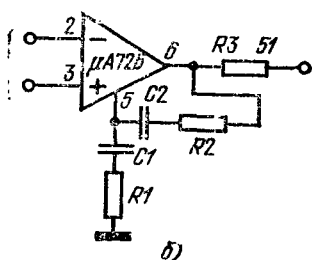
Таблица 3.3

Выбор элементов коррекции для ОУ типа $\mu A725$

Коэффициент усиления с замкнутой петлей	Номиналы элементов коррекции (соответственно схеме рис 3.30, б)			
	R1, Ом	C1 пФ	R2 Ом	C2 пФ
10^4	10^4	50	—	—
10^3	470	10^3	—	—
10^2	47	10^4	—	—
10	27	$5 \cdot 10^4$	270	$1,5 \cdot 10^3$
1	10	$5 \cdot 10^4$	39	$2 \cdot 10^3$



а)



б)

Рис. 3.30. Схема балансировки ОУ типа $\mu A725$ (а) и схема подключения элементов коррекции его частотной характеристики (б) (номиналы элементов коррекции выбираются по табл. 3.3)

транзисторы которого ($VT1$ и $VT2$) должны обладать хорошими шумовыми и дрейфовыми параметрами. Для улучшения плавности балансировки нагрузочные резисторы этого каскада $R1$ и $R2$ образуют мостик, внешний резистор балансировки включается в его диагональ (рис. 3.30, а).

Трехкаскадная схема со столь большим значением K_0 обладает относительно малым быстродействием и сложной схемой коррекции

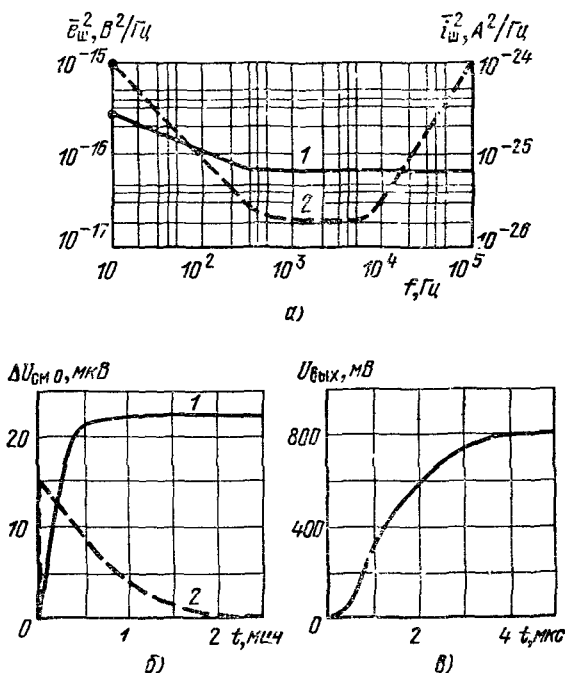


Рис. 3.31 Характеристики ОУ типа $\mu A725$:

а — частотные диаграммы шумового напряжения (1) и шумового тока (2); б — зависимости времени установления ошибки смещения нуля в момент термоудара (от 25 до 60°C , начальное смещение нуля — 1 мкВ , кривая 1) и после включения питания на усилитель (кривая 2); в — отклик ОУ на скачок входного сигнала (неинвертирующее включение, $K_u=100$, $E_k^+=15 \text{ В}$, $R_w=2 \text{ кОм}$, $C_w=150 \text{ пФ}$)

частотной характеристики. Схема подключения элементов коррекции представлена на рис. 3.30, б. Чтобы оптимизировать быстродействие и оптимально отфильтровать внутренние шумы, номиналы элементов коррекции следует выбрать согласно табл. 3.3.

Важное отличие ОУ типа $\mu A725$ от ОУ с меньшим усилением состоит в том, что при замкнутой петле ООС можно с большой точностью (до $1/300$) устанавливать коэффициент усиления измерительного каскада на уровне 10^4 . Такой параметр можно реализовать и на двух стандартных ОУ, включенных последовательно, но в этом случае нельзя предсказать уровень дрейфов и шумов в линейке усиления.

На рис. 3.31 представлены некоторые зависимости, характерные для ОУ типа $\mu A725$ как для измерительного прибора. На рис. 3.31, а штриховой линией показана частотная диаграмма спектральной плотности шумовых токов, а сплошной — шумовых напряжений. Наименьший уровень шумов наблюдается в диапазоне частот 500 Гц...5 кГц. На рис. 3.31, б показаны графики откликов ОУ на термоудар (отклик на скачок температуры от 25 до 60° С, сплошная линия) и на включение мощности питания (время установления режима баланса, штриховая линия). При обоих воздействиях режим ОУ устанавливается через 2,5 мкс, а выбросы напряжения смещения нуля не превышают 15...25 мкВ.

Быстродействие этого ОУ невелико. На рис. 3.31, в показан график отклика ОУ на скачок входного сигнала в инвертирующем режиме при усилении 100. В этом режиме $\rho \leq 0,2$ В/мкс (номиналы элементов коррекции указаны в табл. 3.3). Для схемы повторителя значение ρ имеет уровень 0,03...0,05 В/мкс. Усилитель типа $\mu A725$ можно заменить усилителем типа 153УД5.

3.7. ОУ повышенного быстродействия типа LM118

Из перечисленных в § 3.3 идеализированных свойств ОУ требование бесконечно широкой полосы усиления, строго говоря, не выполнимо: такая полоса соответствовала бы бесконечно большой мощности сигнала. Однако требования, возникающие при проектировании систем обработки данных прежде всего устройств преобразования аналог — код, заставляют в настоящее время конструировать ОУ со скоростью отклика свыше 100...300 В/мкс и более с уровнем усилительных параметров и ошибок усиления, сопоставимым с аналогичными параметрами для стандартных ОУ [21].

Применение сверхскоростных ОУ в аппаратуре также требует нового подхода. Необходимо значительно уменьшить паразитные емкости конструкции, повысить качество источников питания для устранения паразитных связей через них на высоких частотах. Сверхскоростные схемы потребляют значительно большую мощность от источника питания.

Полупроводниковая однокристалльная конструкция биполярного ОУ пригодна для разработки многокаскадных усилителей с повышенным быстродействием: конструктивные емкости в такой ИС пренебрежимо малы, а емкость коллектор — база малосигнального $n-p-n$ -транзистора составляет 0,1 пФ, что недостижимо для усилителей, построенных на дискретных радиоэлементах. Однако для развития класса сверхскоростных интегральных ОУ на биполярных структурах имеются существенные препятствия, причем одно из самых главных — неудовлетворительные частотные свойства интегральных (боковых) $p-n-p$ -транзисторов, применяемых сейчас в первых каскадах усиления. Обычно на частотах свыше 2 МГц в этих усилительных каскадах возникают столь значительные фазовые сдвиги, что усилитель нельзя использовать в петле ООС из-за са-

мовозбуждения (при единичном усилении данная полоса соответствует скорости отклика 2 В/мкс).

Для биполярных ОУ, отличающихся хорошей точностью передачи постоянной составляющей, рост быстродействия достигается за счет увеличения частоты f_T . Для этого проектируются специальные интегральные структуры. ОУ со входными полевыми структурами обладают худшими дрейфовыми параметрами, однако весьма перспективны для повышения скорости отклика усилителя ρ (см. п. 3.3.8). Конструктивно сверхскоростные ОУ могут иметь чисто полупровод-

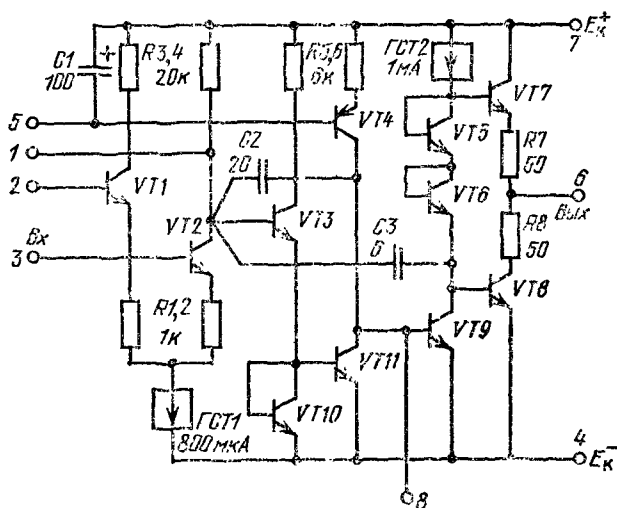
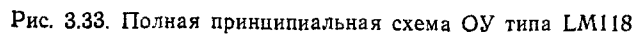


Рис. 3.32. Упрощенная схема ОУ типа LM118

никовую конструкцию на биполярных или биполярно-полевых структурах. Схемы с быстродействием 300...500 В/мкс могут изготавливаться в гибридном варианте (обычно в круглом корпусе малых размеров). В гибридной ИС удастся использовать бескорпусные полупроводниковые кристаллы с полевыми и биполярными структурами высокого качества, поэтому электрическая схема такой ИС проста.

Хорошим биполярным ОУ с повышенным быстродействием является ИС типа LM118, обладающая полосой единичного усиления $f_T = 15$ МГц и скоростью отклика $\rho = 70$ В/мкс. Упрощенная схема этого ОУ показана на рис. 3.32, полная принципиальная — на рис. 3.33. Усилитель снабжен внутренними конденсаторами коррекции и форсирования частотной характеристики. С помощью внутренней схемы частотная характеристика ОУ скорректирована до глубины единичного усиления, поэтому внешние элементы не требуются. Скорость отклика ОУ можно увеличить за счет нескольких дополнительных элементов коррекции (на опережение).



По постоянному току на упрощенной схеме ОУ можно выделить три каскада усиления; первый дифференциальный, снабженный эмиттерными резисторами снижения крутизны усиления (транзисторы $VT1—VT2$), второй (транзисторы $VT3—VT4$) с нагрузкой типа «токовое зеркало» (транзисторы $VT10—VT11$), осуществляющий усиление сигнала и его сдвиг вниз, а также третий (транзисторы $VT9$ и

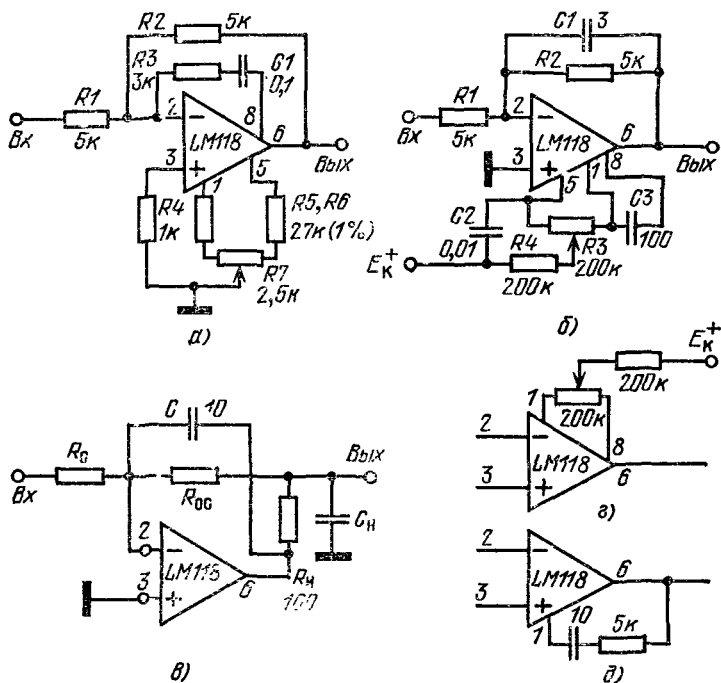


Рис. 334. Основные схемы включения ОУ типа LM118:

а — инвертирующее включение с коррекцией на опережение по высокочастотным составляющим; б — коррекция, обеспечивающая минимальное время установления выходного сигнала; в — схема нейтрализации действия емкости нагрузки; г — схема балансировки; д — схема «перекоррекции»

$VT5—VT6$), имеющий в качестве нагрузки ГСТ2 с током 1 мА. На выходе ОУ включены оконечные эмиттерные повторители (транзисторы $VT7—VT8$), работающие в режиме класса АВ.

Поскольку заземленный конденсатор $C1$ на высоких частотах имеет малое внутреннее сопротивление, первый каскад на этих частотах становится недифференциальным и выходной сигнал высших частот выделяется лишь на коллекторе транзистора $VT2$. Второй каскад ($p-n-p$ -транзисторы $VT3—VT4$) работает лишь для усиления низких частот (до 2 МГц) и сдвига постоянного уровня. Высокочастотные составляющие через конденсатор $C2$ «обходят» его низкочастотные усилительные транзисторы. Эта часть сигнала поступает

на вход оконечного каскада. Конденсатор С3 включен в цепь с очень высоким внутренним сопротивлением, поэтому его емкость создает основной полюс частотной характеристики. Это «обычный» конденсатор стабилизирующей коррекции. На вывод 8 через внешнюю емкость коррекции можно передать дополнительную мощность высокочастотных составляющих.

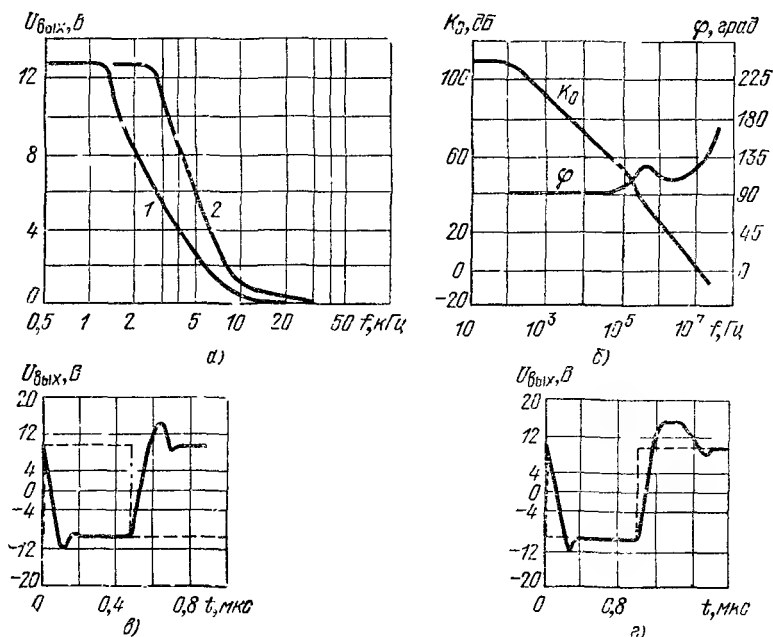


Рис. 3.35 Частотные и временные зависимости ОУ типа LM118:

а — зависимость полной амплитуды выходного сигнала от частоты (1 — стандартная коррекция, 2 — коррекция с опережением); б — зависимости коэффициента усиления и фазы выходного сигнала от частоты, в — отклик инвертирующего повторителя; г — отклик неинвертирующего повторителя

Скоростной ОУ типа LM118 имеет большую скорость отклика и малое время установления сигнала, поэтому он удобен для построения преобразователей аналог—код, схем выборки — хранения, генераторов и активных фильтров высокочастотных сигналов, видеоусилителей.

На рис. 3.34, а показана схема инвертирующего включения этого ОУ с цепью коррекции ЧХ на опережение по высокочастотным составляющим. Типовое значение ρ для режима инвертора составляет здесь 120 В/мкс (наибольшее для этого ОУ).

Время установления выходного сигнала — одно из самых важных свойств высокоскоростного усилителя. При плохом значении этого параметра нельзя реализовать преимущества, даваемые широкой малосигнальной полосой усиления, так как в результате требуемый точный уровень большого сигнала достигается медленно.

На рис. 3.34, б показана схема коррекции, обеспечивающая минимальное время установления: выходной уровень 10 В фиксируется с точностью 0,1% через 0,8 мкс.

На рис. 3.34, в показана схема уменьшения влияния большой емкости нагрузки на усилитель, на рис. 3.34, г схема балансировки ОУ, а на рис. 3.34, д — схема «перекоррекции» ОУ с целью обеспечения запаса устойчивости.

На рис. 3.35 приведены зависимости для некоторых параметров ОУ типа LM118. На этих графиках штриховой линией показаны входные импульсы. Усилитель типа LM118 во многих схемах включения можно заменить на ОУ типа 140УД10 или 140УД11.

3.8. ОУ с программируемыми свойствами

Для аппаратуры, работающей с батарейным питанием, экономичность — параметр определяющий. Для таких устройств выпускаются микромощные ОУ с интересным свойством: нужные значения потребляемого схемой тока, уровня входного сопротивления и быстродействия выбираются по таблице (программе). Эти параметры усилителя зависят от номинала внешнего резистора установки тока смещения для ОУ [15].

На рис. 3.36, а представлена принципиальная схема ОУ типа LM4250. В основе этой схемы лежит двухкаскадная модель (рис. 3.2, б).

Транзисторы первого каскада $VT1—VT2$ снабжены резисторами снижения крутизны усиления ($R1—R2$), что дает выигрыш в быстродействии ОУ, минимальный ток питания которого может составлять 0,7 мкА. Второй каскад основан на усилительном транзисторе $VT8$, нагрузкой которого служит генератор тока (коллекторный выход транзистора $VT12$). Этот каскад имеет буферный эмиттерный повторитель и диод сдвига уровня (транзисторы $VT5$ и $VT6$). Выходной каскад ОУ (эмиттерные повторители), работающий в режиме класса АВ (транзисторы $VT15—VT18$), защищен от разрушения в режиме к. з. резисторами $R13$, $R14$ и активными каскадами ограничения выходного тока (транзисторы $VT16$, $VT17$).

Для того чтобы усилитель заработал, его надо включить по схеме рис. 3.36, б, т. е. подать через резистор смещения $R_{уст}$ ток установки режима $I_{уст}$. Этот ток, протекая по транзистору $VT9$ (в диодном включении), создает на нем падение напряжения, которое открывает транзисторы — генераторы токов нагрузки каскадов ($VT10—VT12$). Чем больше сила тока $I_{уст}$, тем больше значения потребляемого схемой тока I_n (рис. 3.36, в), скорости отклика ρ (рис. 3.36, г) и коэффициента усиления K_U (рис. 3.36, д). Программа для выбора номинала резистора $R_{уст}$ представлена в виде графиков на рис. 3.36, е, где параметром является значение тока $I_{уст}$.

Усилитель типа LM4250 сохраняет работоспособность при напряжениях питания $\pm (1...18)$ В и может поэтому получать питание как от двух сухих элементов с напряжением по 1,5 В, так и от одного

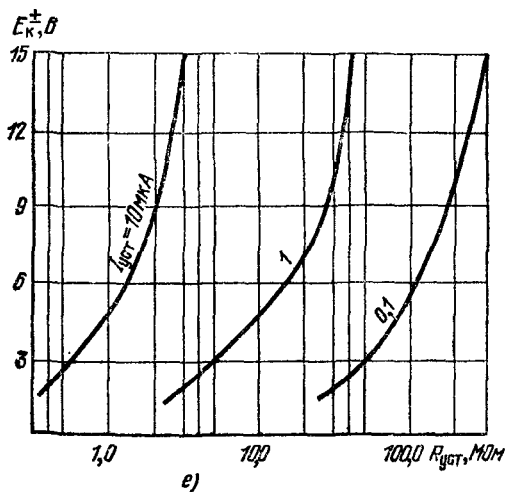
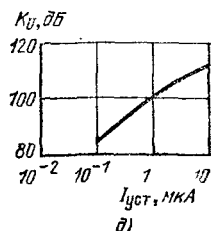
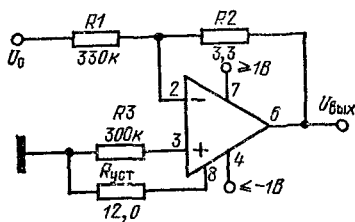
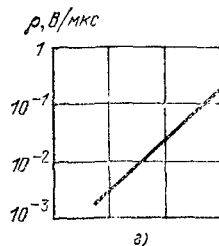
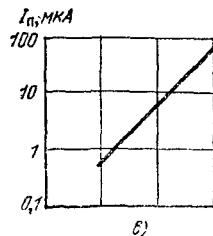
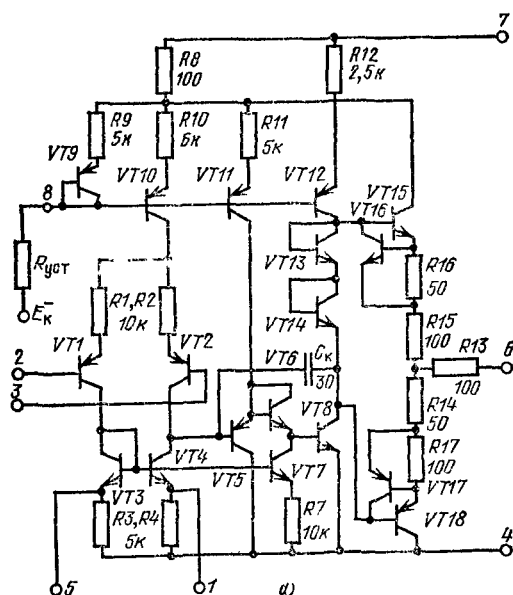


Рис. 3.36. ОУ типа LM4250:
а — принципиальная схема; б —
схема включения усилителя; в,
г, д — зависимости и коэффициента
усиления от уровня тока ус-
тановки режима; е — программа
для выбора номинала резистора
 $R_{уст}$.

высоковольтного источника с напряжением до $+36$ В. Для отключения (стробирования) ОУ по сигналу можно использовать ТТЛ-ключ с открытым коллектором (включается между нулевым потенциалом и резистором $R_{уст}$).

С целью увеличения степени интеграции в ИС типа LH24250 в одном корпусе размещены два кристалла типа LM4250. В этой ИС

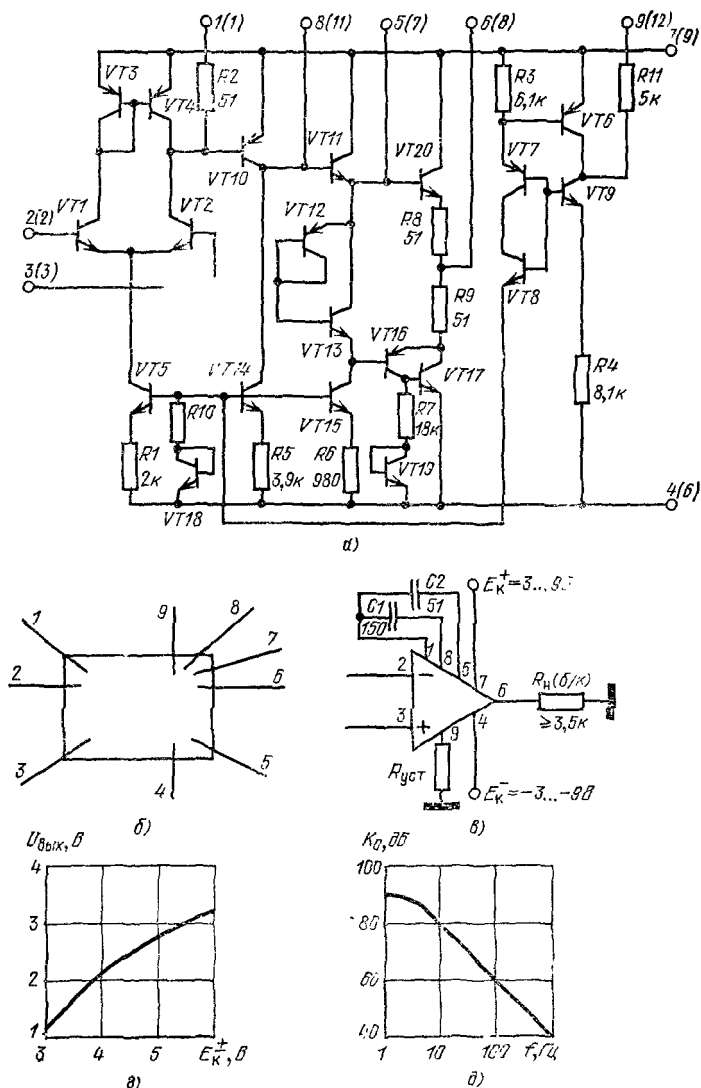


Рис. 3.37. Милливаттный ОУ типа К710УД1 (К153УД4):

а — принципиальная схема; б — расположение выводов кристалла; в — схема подключения элементов коррекции; г — зависимость выходного сигнала от напряжения питания; д — зависимость K_0 от частоты

оба ОУ находятся в одинаковых температурных условиях, чем обеспечивается взаимное согласование их параметров.

Микроомощные ОУ с параметрами, выбираемыми по программе, удобны в бескорпусном исполнении, когда кристаллы ОУ тем или иным технологическим методом монтируются в микросборках. При монтаже бескорпусных ИС наиболее важно обеспечить теплоотвод от кристалла. При производстве аппаратурных схем, монтируемых на керамических подложках, не всегда удается гарантировать малое тепловое сопротивление кристалл—подложка. Это объясняется тем, что на электронных предприятиях при сборке ИС процесс установки кристалла в корпус стандартный, а при монтаже гибридных микросборок тепловое сопротивление зависит как от конструкции микросборки, так и от технического оснащения аппаратурного предприятия.

Теплоотвод определяется уровнем рассеиваемой в ИС мощности, конструкцией выводов ИС и способом установки кристалла. При наиболее простом и удобном (для ИС с малым числом выводов) методе монтажа кристалл ИС приклеивается к подложке, а электрические выводы ИС в виде золотых проволочек привариваются к контактным площадкам. В этом случае следует учесть, что до $3/4$ мощности отводится от кристалла по проводникам. Среди ОУ наиболее удобны в бескорпусном исполнении ИС с потребляемой мощностью 1...10 мВт.

На рис. 3.37, а приведена принципиальная схема бескорпусного милливаттного ОУ типа К710УД1. Принципиальная схема усилительной части этого ОУ стандартна. В правой части схемы (транзисторы VT_6 — VT_9) показан генератор тока смещения для усилительной части. Уровень тока смещения можно менять, если между выводом 9 и нулем потенциала включить дополнительный резистор $R_{уст}$ (его номинал находится в пределах 0...500 кОм). Корпусной вариант данного ОУ обозначается 153УД4, нумерация его выводов показана на рис. 3.37, а цифрами в скобках.

На рис. 3.37, б показана разводка мягких (проволочных) выводов кристалла, а на рис. 3.37, в — схема включения данного ОУ, в которой конденсатор C_2 (форсирующий) служит для увеличения скорости отклика ОУ. На рис. 3.37, г, д показаны зависимости амплитуды выходного сигнала ОУ от питающих напряжений, а также коэффициента усиления от частоты (для указанных на рис. 3.37, в номиналов элементов).

3.9. Особенности гибридных ОУ

Несмотря на большую номенклатуру ОУ полупроводниковой конструкции ряд фирм выпускает и успешно использует ОУ в гибридно-пленочном исполнении [15]. В такие схемы можно монтировать высококачественные отобранные (часто, подобранные) биполярные и полевые полупроводниковые приборы. Особенно удачно можно использовать малощумящие, высоковольтные приборы и высокока-

чественные $p-n-p$ -транзисторы. Пассивная часть схемы выполняется с помощью толстопленочного или тонкопленочного процесса. Гибридный ОУ средней сложности удастся разместить в круглом корпусе, почти таких же размеров, что и корпус полупроводникового ОУ.

В варианте гибридной конструкции выполняются маломощные, высокоскоростные, высоковольтные, микромощные и другие усилители со свойствами, пока не достижимыми при монолитной конструкции. Иногда такой ОУ может состоять из кристалла стандартного ОУ и специального предусилителя (чаще всего полевого). Рассмотрим в качестве примера несколько схем гибридных ОУ.

3.9.1. Экономичный гибридный ОУ

На рис. 3.38 показана схема экономичного ОУ, имеющего повышенное быстродействие ($\rho \geq 5$ В/мкс в режиме неинвертирующего повторителя). Усилитель работоспособен при напряжениях $E_K^{\pm} =$

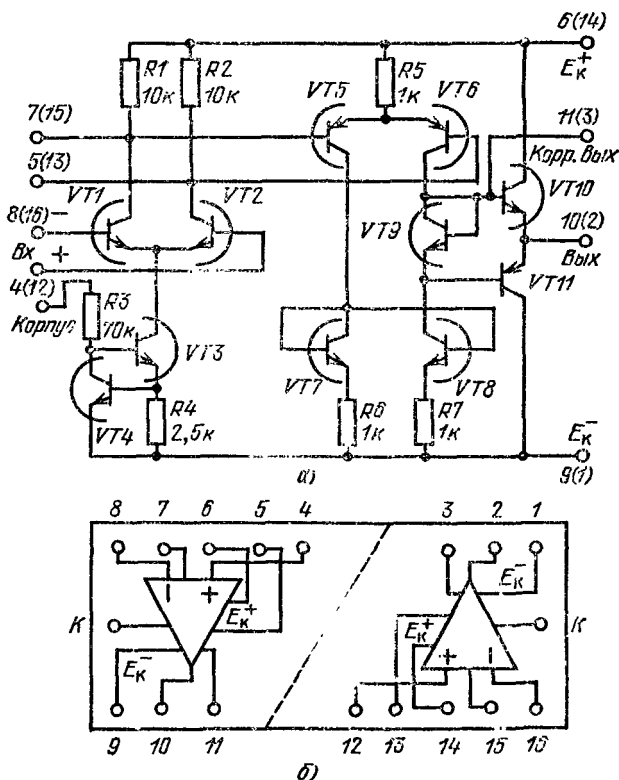


Рис. 3.38. Гибридный экономичный ОУ повышенного быстродействия:
а — принципиальная схема; б — цоколевка двух ОУ, расположенных в одном корпусе

$= \pm(5...15)$ В, его коэффициент усиления (20 тыс.) почти не зависит от питающих напряжений, входное сопротивление ОУ составляет 50 кОм. На гибридной подложке размером 12×16 мм выполняются тонкопленочные резисторы и монтируются полупроводниковые кристаллы. На этой подложке симметрично размещаются два одинаковых усилителя.

ОУ имеет двухкаскадную схему. Первый каскад — ДУ с резистивной нагрузкой, построенный на $n-p-n$ -интегральной паре типа К1НТ291 (транзисторы $VT1$, $VT2$), нагружен на входы второго ДУ (транзисторы $VT5$, $VT6$), составляющие $p-n-p$ -интегральную пару типа К2ТС393. Второй ДУ построен по схеме с эмиттерной связью, но с активной нагрузкой. Этим каскадом формируется основная часть коэффициента усиления схемы. Выходной ЭП усилителя двухтактный (следует обеспечить хороший теплоотвод от транзисторов $VT10$, $VT11$), работает в режиме класса В, но для уменьшения переходной ступеньки между базами транзисторов $VT10$ и $VT11$ введено напряжение примерно 0,7 В (транзистор $VT9$).

При напряжениях питания ± 8 В один усилитель потребляет ток 1,5 мА. Для уменьшения переходных искажений («ступенек») вместо транзистора $VT9$ можно включить опорный элемент, показанный на рис. 2.15, ж ($R_1 = 5$ кОм, $R_2 = 4$ кОм).

3.9.2. Сверхскоростной ОУ типа LH0024

На рис. 3.39, а показана принципиальная схема сверхскоростного ОУ типа LH0024. Этот усилитель, потребляя ток питания 13,5 мА, имеет очень высокую скорость отклика большого сигнала ($\rho = 500$ В/мкс в режиме неинвертирующего повторителя) и широкую полосу для малого сигнала (до 70 МГц). Усилитель размещен в круглом корпусе и имеет цоколевку, совместимую со стандартными ОУ. Из-за большой рассеиваемой мощности корпус ОУ следует снабдить теплоотводом [15].

Схема ОУ за счет применения высококачественных полупроводниковых структур предельно упрощена. Если первый каскад построен по традиционной схеме, то во втором каскаде дифференциальный режим получен за счет того, что выходные сигналы от первого каскада поступают на базу и эмиттер транзистора $VT3$ (т. е. на его противофазные входы). С помощью диода $VD1$ скомпенсировано постоянное напряжение $U_{бэ}$ транзистора $VT3$. Нагрузка второго каскада — динамическая (полевой транзистор $VT5$). Коэффициент усиления этого двухкаскадного ОУ составляет 5 тыс.

Усилитель можно использовать для прецизионного усиления видеосигналов, а также как компаратор или масштабный усилитель для преобразователей аналог — код. На рис. 3.39, б показана схема включения гибридного сверхскоростного ОУ с элементами коррекции частотной характеристики. Для устранения самовозбуждения через провода источников питания непосредственно к выводам питания ОУ подключаются конденсаторы с номиналом 0,01 мкФ. При

усилении с замкнутой петлей ООС, равном 10, следует ввести конденсатор $C_2 = 20$ пФ ($C_3 = 0$), а при единичном усилении подключаются два конденсатора шунтирования выходов первого каскада $C_1 = C_2 = 30$ пФ. Конденсатор $C_3 = 1...3$ пФ служит для компен-

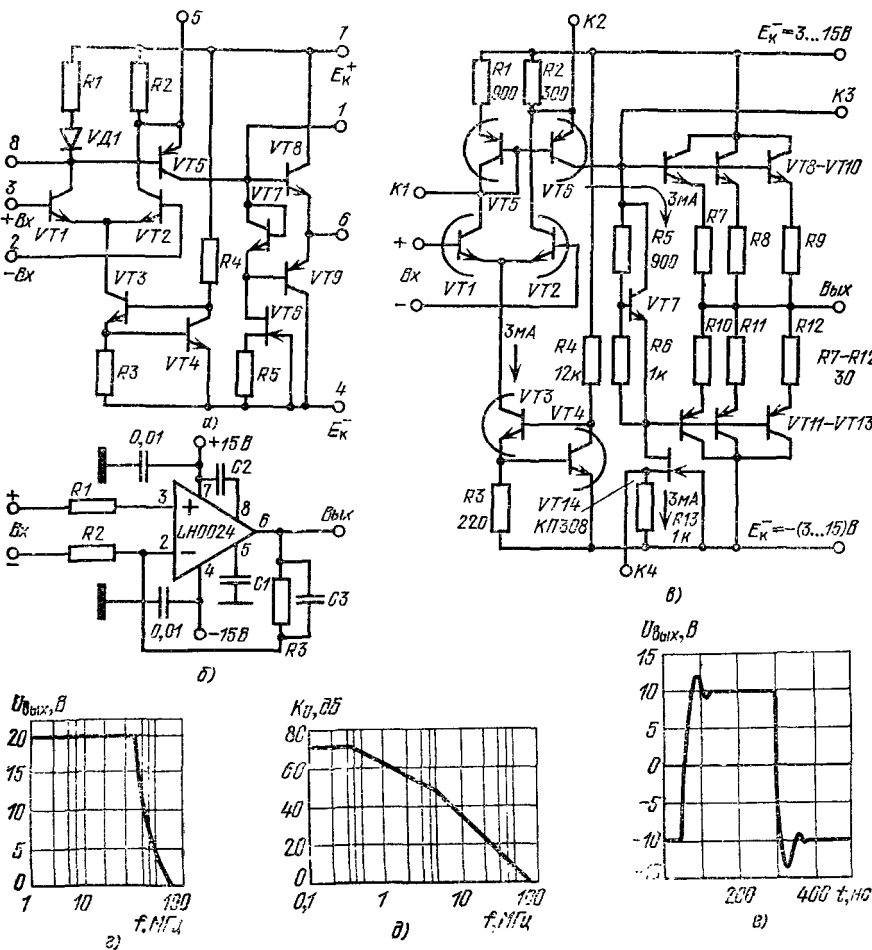


Рис. 3.39. Сверхскоростные гибридные ОУ:

а — принципиальная схема ИС типа LH0024. б — подключение элементов коррекции к этому ОУ (при $K_U=100$, $C_1=C_2=C_3=0$ при $K_U=10$, $C_1=0$, $C_2=20$ пФ, $C_3=1$ пФ; при $K_U=1$, $C_1=C_2=30$ пФ, $C_3=3$ пФ); в — принципиальная схема ОУ с мощным выходом; г — зависимость выходного напряжения от частоты для ОУ типа LH0024; д — зависимость K_U от частоты для этого усилителя; е — импульс отклика неинвертирующего повторителя ($C_1=C_2=30$ пФ)

сации действия входной емкости ОУ. При неглубокой ООС ($K_U > 20$) усилитель стабильно работает без конденсаторов $C1$ и $C3$. На рис. 3.39, в представлена схема усилителя, обладающего повышенным выходным током. Эта схема отличается от предыдущей

меньшим потреблением тока питания (6 мА). С целью устраниения «переходной ступеньки» на синусоиде (проявляющейся на частотах около 10 МГц) применен низковольтный опорный элемент (рис. 2.15, ж). Транзисторные пары $VT1, VT2$ и $VT13, VT4$ — типа К1НТ291, пара $VT5, VT6$ — типа К2ТС393. Выходные транзисторы следует выбирать с наибольшими допустимыми током и рассеиваемой мощностью. Резисторы $R7—R12$ служат для уравнивания выходных токов оконечных транзисторов. Полевой нагрузочный генератор тока (транзисторы $VT14$) обеспечивает усилителю наименьшее затягивание времени спада выходного импульса. Элементы коррекции этого ОУ соответствуют схеме рис. 3.39, б; в схеме выведена точка для подгонки режима полевого ГСТ. Скорость отклика этого ОУ $\rho \leq 300$ В/мкс, минимальный номинал нагрузки 300 Ом, при $E_{\kappa}^{\pm} = \pm 9$ В амплитуда выходного сигнала превышает ± 4 В на частоте 6 МГц.

На рис. 3.39, г приведена частотная зависимость неискаженной амплитуды выходного сигнала для неинвертирующего повторителя, собранного на ОУ типа ЛН0024, а на рис. 3.39, д — малосигнальная частотная характеристика для ОУ типа ЛН0024 при разомкнутой петле ООС. На рис. 3.39, е показана форма выходного импульса для неинвертирующего повторителя (ОУ типа ЛН0024).

3.10. Интегральные повторители напряжения

В любой сложной (широкополосной или резонансной) схеме, собранной на отдельных транзисторах (ранее на лампах), можно было найти не менее 20...30% одинаковых каскадов — эмиттерных (катодных) повторителей. Эти каскады, не усиливающие амплитуду сигнала, позволяют увеличить его мощность, т. е. согласовать высокоомный источник сигнала с низкоомной нагрузкой (см. п. 1.2 5).

При проектировании повторителей может оказаться необходимым решать разные задачи: передавать уровень сигнала с наименьшей потерей ($K_U \rightarrow 1$), обеспечивать входное сопротивление повторителя, во много раз большее, чем сопротивление источника сигнала, создавать мощный импульс тока в нагрузке, гарантировать высокую скорость работы схемы. Простейшие повторители с одним усилительным элементом имеют точность работы 10...20% (см. рис. 1.13, з), не соответствующую точности работы усилительных схем с ОУ. Поэтому ОУ, включенные в режиме повторителей, встречаются теперь столь же часто, как ранее эмиттерные повторители.

Стандартный ОУ можно включить в режимах инвертирующего и неинвертирующего повторителей, при этом передаточная функция отличается от идеальной ($K_U = \pm 1$) на сотые доли процента. Однако для большинства современных интегральных ОУ режим повторителя — это режим наименьшего быстродействия из-за глубокой коррекции частотной характеристики. Кроме того, у стандартных ОУ входной ток смещения чрезмерно велик для работы с высокоомными датчиками (реально можно выбирать $R_c < 20...100$ кОм).

Таблица 3.4

Типовые параметры интегральных повторителей

Параметр	LM102	LM110
$U_{см0}$, мВ	2,5	1,5
$I_{см}$, нА	3	1
$R_{вх}$, Ом	10^{12}	10^{12}
K_U , В/В	0,9995	0,9997
$R_{вых}$, Ом	1	0,75
$U_{вых\max}$, В	± 13	± 13
$I_{вых\max}$, мА	± 2	± 2
ρ , В/мкс	10	30
f_T , МГц	10	20
$I_{п}$, мА	3,5	2,0

меньшими значениями дрейфа смещения нуля, входных токов, шумов, а также увеличенной скоростью отклика [15, 25, 26]. В то же время параметры ИС типов LM102 и LM110 (см. табл. 3.4) существенно лучше, чем параметры стандартных ОУ, включенных в режиме повторителей. Сводка сопоставимых параметров повторителей и ОУ в аналогичном режиме приведена в табл. 3.5.

Данные табл. 3.5 показывают, что ИС типов LM102 и LM110 имеют несколько оптимизированных усилительных параметров. Это удалось сделать потому, что схема интегрального повторителя проще схемы ОУ. Во-первых, в повторителе не требуется сдвигать уровень сигнала, поэтому отпадает необходимость в применении $p-n-p$ -транзисторов, обладающих плохими частотными свойствами. Во-вторых, в схеме повторителя можно применить однокаскадный усилитель: точность передаточной функции будет достаточной, такой усилитель проще стабилизировать. Кроме того, для повышения быстродействия номинал внутреннего конденсатора коррекции можно выбрать небольшим.

Как и для ОУ со сверхвысоким входным сопротивлением, входные интегральные транзисторы могут быть полевыми и биполярными.

Таблица 3.5

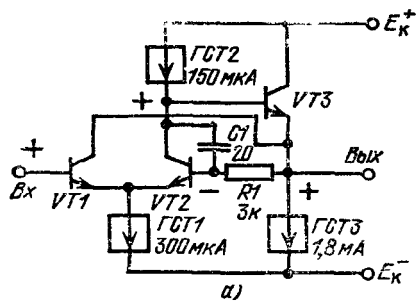
Параметры повторителей

Параметр	LM102	LM110	$\mu A741$	LM101A	LM108
$U_{см0}$, мВ	7,5	6,0	6,0	3,0	3,0
$I_{см}$, нА	100	10	1500	100	3
ρ , В/мкс	10	40	0,6	0,6	0,3
f_T , МГц	10	20	1	1	1
$I_{п}$, мА	5,5	5,5	3,0	3,0	0,6

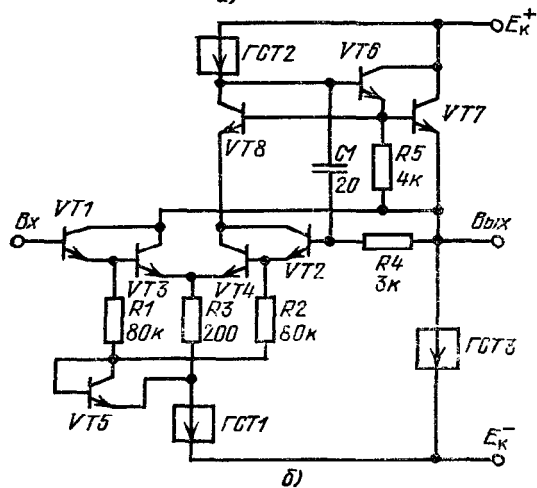
Поэтому для построения разнообразной аппаратуры весьма удобными оказались прецизионные ИС, содержащие специализированные скоростные повторители. Такие ИС могут иметь как биполярную, так и униполярную структуру, они отличаются большим входным сопротивлением, хорошим быстродействием. Их передаточная функция очень близка к единице [15, 25, 26].

ИС типа LM102, представляющая собой повторитель напряжения, была выпущена в 1967 г., а в 1969 г. появился модернизированный вариант этой ИС — повторитель типа LM110, отличающийся

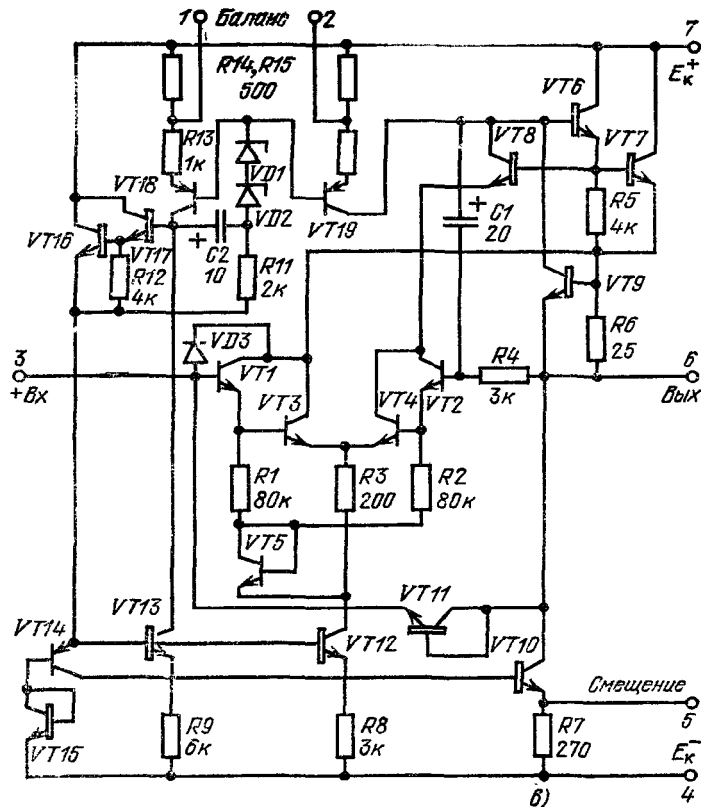
Для ИС типов LM102 и LM110 были впервые разработаны superbeta-транзисторы. На рис. 3.40, а показана базовая схема биполярного повторителя, а на рис. 3.40, б — упрощенная схема ИС типа LM102. В схеме рис. 3.40, а транзисторы $VT1-VT2$ образуют ДУ с нагрузкой в виде ГСТ, за счет чего



а)



б)



в)

Рис. 340 Элементы схемы интегрального повторителя типа LM102:

а — базовая схема однокаскадного повторителя; б — упрощенная принципиальная схема; в — принципиальная схема ИС типа LM102

значение K_U может достигать 3000. ДУ нагружен на выходной эмиттерный повторитель (транзистор VT3). Инвертирующий вход ДУ присоединен непосредственно к выходу ИС, а на неинвертирующий — подаются входные сигналы. Особенность схемы этого простейшего однокаскадного ОУ в том, то коллектор транзистора VT1 с целью выигрыша в коэффициенте усиления подключен к вы-

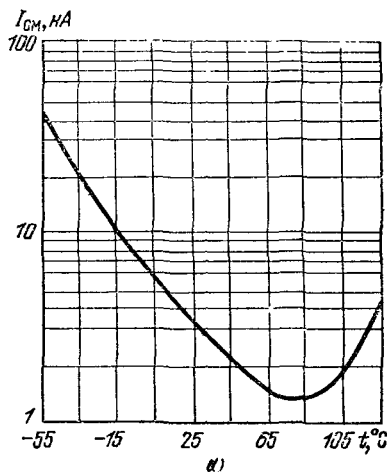
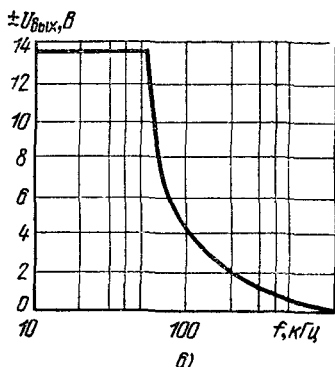
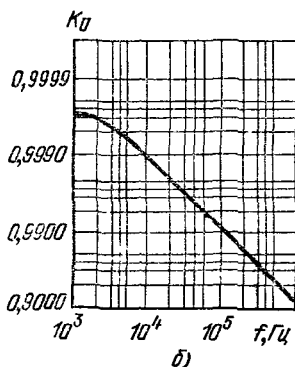


Рис. 3.41. Основные параметры повторителя типа LM102:

a — зависимость входного тока смещения от температуры; b — частотная зависимость коэффициента передачи по напряжению; $в$ — частотная зависимость полной амплитуды выходного сигнала (при $E_K^{\pm} = 15$ В, $t = 25^\circ$ С и уровне искажений $< 5\%$)



ходу ОУ. За счет этой обратной связи возрастает входное сопротивление ОУ, а транзистор VT1 работает практически при нулевом напряжении коллектор—база (в режиме баланса сигнал на входе и на выходе равен нулю, а в режиме повторения сигнала $U_{\text{вых}} = U_{\text{вх}}$). В цепи внутренней ООС имеется звено $R1-C1$, введенное для уменьшения влияния емкостной нагрузки и пульсаций по питанию.

Входной каскад ОУ на рис. 3.40, б основан на модифицированной схеме Дарлингтона, причем транзисторы VT1—VT4 имеют $B =$

≈ 1000 при токе коллекторов 2 мкА . Для транзисторов $VT1—VT2$ коллекторный ток устанавливается на уровне 2 мкА с помощью цепи $R1, R2, VT5$. Чтобы транзистор $VT2$ (как и $VT1$) работал при нулевом напряжении коллектор—база, в схему введен транзистор $VT8$. Для уменьшения выходного сопротивления выходной ЭП в схеме основан на составном транзисторе $VT6—VT7$. Полная принципиальная схема ИС типа LM102 представлена на рис. 3.40, в. Кроме вышерассмотренных элементов в ней содержатся схемы ГСТ, каскады подачи смещения на них, а также схема защиты от короткого замыкания. Оба конденсатора $C1$ и $C2$ представляют запертые $p-n$ -переходы небольшой площади, они подавляют генерацию, которая может возникнуть по основной и малой внутренней петлям ООС. Вход повторителя от перегрузки защищается цепью ($VD3—VT11$). Некоторые параметры ИС типа LM102 иллюстрируются рис. 3.41.

В схеме ИС типа LM110 отсутствуют стабилитроны смещения (за счет этого уменьшился коэффициент шума и увеличилась устойчивость), снижены токи входных транзисторов (уменьшился входной ток смещения) и номинал конденсатора коррекции (повысилось быстродействие).

СХЕМЫ ВКЛЮЧЕНИЯ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ В АППАРАТУРЕ

Схемы, в которых целесообразно применять ОУ, можно разделить на несколько групп. Прежде всего, это радиотехнические схемы обработки сигналов и схемы, предназначенные для осуществления в радиоприборах вспомогательных операций. Данные схемы могут работать как в непрерывном, так и в импульсном режиме. Примерами устройств такого типа являются: усилители тока и напряжения с постоянной составляющей, логарифмирующие, фазосдвигающие и буферные усилители, усилители рассогласования для цепей автоматического регулирования, генераторы синусоидальных, прямоугольных и более сложных по форме сигналов, прецизионные одновибраторы, пиковые и линейные детекторы, дискриминаторы фазы и амплитуды, прецизионные триггеры Шмитта, свин-генераторы, стабилизаторы напряжения, источники опорных потенциалов, каскады с реактивными свойствами (интегрирующие, дифференцирующие, полосовые).

Следующей по важности группой схем, основанных на ОУ, следует считать схемы, используемые в контурах управления процессами и в системах обработки данных. ОУ повышенной точности сейчас являются основой измерительной техники. Наиболее распространены здесь схемы нуль-компараторов, трансформаторов проводимости и сопротивления, электрометрических усилителей, усилителей выборки — хранения. В аналого-вычислительных машинах применяются прецизионные модульные и в последние годы специальные типы интегральных ОУ. Отдельные аналоговые функции (интегрирование, дифференцирование, алгебраические операции) часто используются и в других видах аппаратуры [1—6].

Число публикуемых схем, строящихся на разнотипных ОУ как на элементной базе, постоянно увеличивается, поэтому особенно важным в этой области оказывается знание принципов действия базовых схем включения [7]. В дальнейших параграфах в качестве иллюстрации для каждой базовой схемы включения дается также несколько их технических реализаций [8—10].

4.1. Инвертирующее включение ОУ

Эквивалентная схема инвертирующего включения ОУ представлена на рис. 4.1. Для упрощенного анализа схем включения ОУ воспользуемся двумя правилами, изложенными в § 3.3. Если принять во внимание, что напря-

жение между входами ОУ $U_{\text{вх}}$ в линейном режиме приближается к нулю, а потенциал неинвертирующего входа равен нулю (этот вход заземлен), то и потенциал инвертирующего входа (потенциал точки суммирования токов) практически равен нулю. Если входное сопротивление ОУ $R_{\text{вх}}$ достаточно велико, то используя правило 1, можно считать, что ток от источника сиг-

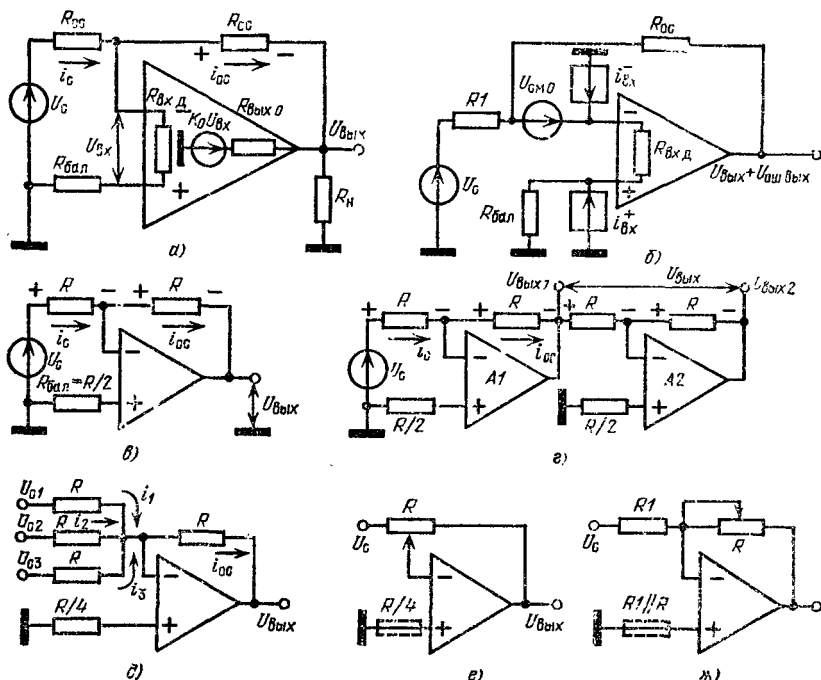


Рис. 4.1. Инвертирующее включение ОУ:

а — эквивалентная схема; б — эквивалентная схема образования основных статических ошибок; в — схема инвертирующего повторителя входного сигнала; г — схема двухтактного инвертора с единичным усилением; д — схема инвертирующего сумматора; е — схема регулирования коэффициента усиления, обладающая нелинейной зависимостью $U_{\text{вых}}$ от угла поворота движка линейного потенциометра; ж — схема регулирования с прямо пропорциональной зависимостью

нала в ОУ не втекает, следовательно, весь ток сигнала $i_c = U_c/R_1$ может протекать только по резистору R_{oc} , создавая на нем падение напряжения

$$U_{R_{oc}} = i_{oc} R_{oc} = -i_c R_{oc} = -U_c (R_{oc}/R_1). \quad (4.1)$$

Падение напряжения на резисторе R_{oc} с большой точностью равно напряжению выходного сигнала $U_{\text{вых}}$, так как потенциал левого (по схеме) вывода резистора R_{oc} , присоединенного к точке суммирования токов, практически равен нулю. Здесь создается так называемый искусственный нуль потенциала в схеме, по другому точка искусственной земли по сигналу. Таким образом

$$U_{\text{вых}} = U_{R_{oc}} = -U_c (R_{oc}/R_1). \quad (4.2)$$

Из-за того, что управляющим сигналом схемы служит входной ток, а на выходе ее генерируется напряжение, основной передаточной функцией данной схемы является передаточное сопротивление

$$R_{\Pi} = U_{\text{вых}}/i_c = -R_{oc}. \quad (4.3)$$

Производным параметром для инвертирующей схемы включения ОУ является коэффициент усиления по напряжению

$$K_U^* = U_{\text{вых}}/U_c = -R_{oc}/R_1 = 1/\beta. \quad (4.4)$$

откуда можно заключить, что коэффициент параллельной обратной связи $\beta = 1/K^* = -R_1/R_{oc}$.

С учетом сопротивления резистора балансировки $R_{\text{бал}}$ и входного сопротивления $R_{\text{вх}}$ д коэффициент обратной связи в реальной схеме (в которой входной ток ОУ не нулевой) равен

$$\beta = -\{[R_1 \parallel (R_{\text{вх}} \text{ д } R_{\text{бал}})]/[R_{oc} + R_1 \parallel (R_{\text{вх}} \text{ д } R_{\text{бал}})]\} [R_{\text{вх}} \text{ д } (R_{\text{вх}} \text{ д } R_{\text{бал}})]. \quad (4.5)$$

Если принять во внимание ограниченное значение коэффициента усиления ОУ, то

$$K_U = K_0/(1 + \beta K_0) = -R_{oc} K_0/[R_1 K_0 - R_{oc}]. \quad (4.6)$$

В реальной схеме потенциал точки Σ соответствует входному напряжению $U_{\text{вх}}$, управляющему усилителем

В первом приближении можно считать, что входное сопротивление инвертирующего включения усилителя наблюдаемое со стороны источника сигнала,

$$R_{\text{вх}}^* = R_1. \quad (5.7)$$

Точное значение входного импеданса при инвертирующем включении ОУ (рис. 4.1, а) можно подсчитать по формуле

$$R_{\text{вх}}^* = R_1 + R_{oc} (R_{\text{вх}} \text{ д } R_{\text{бал}})/[K_0 (R_{\text{вх}} \text{ д } R_{\text{бал}} + R_{oc}/K_0)]. \quad (4.8)$$

Оно отличается от приближенного значения на величину ошибки, главной частью которой является пересчитанный ко входу номинал резистора R_{oc} (т. е. R_{oc}/K_0). Пересчитанное сопротивление включается параллельно сопротивлениям $R_{\text{вх}} \text{ д } R_{\text{бал}}$.

Выходной импеданс инвертирующего включения

$$R_{\text{вых}}^* = U_{\text{вых}} \text{ х } I_{\text{вых}} \text{ х } = R_{\text{вых}}/(1 + K_0), \quad (4.9)$$

поэтому при $K_0 \rightarrow \infty$, $R_{\text{вых}}^* \rightarrow 0$.

Схема образования основных статических ошибок инвертирующего включения ОУ представлена на рис 4.1. б. В этой схеме имеются все источники ошибок ОУ, кроме генератора синфазной ошибки, так как синфазное напряжение на входах ОУ в инвертирующем включении отсутствует.

Уравнение для полного выходного напряжения инвертирующего включения, содержащее компоненты выходного сигнала $U_{\text{вых}}$ и выходной ошибки $U_{\text{ош}} \text{ вых}$ можно записать (учитывая, что для составляющих ошибки включение усилителя неинвертирующее):

$$U_{\text{вых}} + U_{\text{ош}} \text{ вых} = \{- (R_{oc}/R_1) U_c + (i_{\text{вх}}^+ R_{\text{бал}} - U_{\text{см0}} - i_{\text{вх}}^- R_1 \parallel R_{oc}) \times \\ \times [(R_{oc} + R_1)/R_1]\} (1 + 1/\beta K_0)^{-1}, \quad (4.10)$$

где R_{oc}/R_1 — значение идеального коэффициента усиления; $(1 + 1/\beta K_0)^{-1}$ — ошибка установки идеального коэффициента усиления; $i_{\text{вх}}^+ R_{\text{бал}}$ — падение напряжения за счет входного тока неинвертирующего входа; $i_{\text{вх}}^- R_1 \parallel R_{oc}$ — падение напряжения за счет входного тока инвертирующего входа; $(R_{oc} + R_1)/R_1$ — коэффициент усиления напряжения входной ошибки.

Уменьшить значение $U_{\text{ош}} \text{ вых}$ можно, снизив абсолютный уровень входных токов ОУ, разность этих токов и суммарное сопротивление включаемое в цепях входов ОУ.

Для $R_{\text{бал}} = R_1 \parallel R_{\text{ос}}$ получаем

$$U_{\text{ош вых}} = U_{\text{сму}} (R_{\text{ос}} + R_1) / R_1 + (i_{\text{вх}}^+ - i_{\text{вх}}^-) R_1 = U_{\text{сму}} (R_{\text{ос}} + R_1) / R_1 + \Delta i_{\text{вх}} R_{\text{ос}}. \quad (4.11)$$

Таким образом, всегда необходимо обеспечивать строгое равенство суммарных сопротивлений, включенных в цепи неинвертирующего и инвертирующего входов

Простейшей схемой использования ОУ в инвертирующем включении является инвертирующий повторитель входного сигнала (рис. 4.1, в), где $R_1 = R_{\text{ос}} = R$. Для этой схемы $i_{\text{с}} = -i_{\text{ос}}$, поэтому $U_{\text{вых}} = -i_{\text{ос}} R = -i_{\text{с}} R = -(U_{\text{с}} / R) R$, т. е. $U_{\text{вых}} = -U_{\text{с}}$, что соответствует $K^* = -1$.

Схема рис. 4.1, г работает в режиме двухтактного инвертора с коэффициентом усиления равным единице. Для этой схемы

$$\begin{aligned} U_{\text{вых1}} &= -U_{\text{с}}; & U_{\text{вых2}} &= -U_{\text{вых1}} = U_{\text{с}}; \\ U_{\text{вых}} &= U_{\text{вых1}} - U_{\text{вых2}} = -2U_{\text{с}}. \end{aligned} \quad (4.12)$$

На рис. 4.1, д представлена схема инвертирующего сумматора выходное напряжение которого

$$\begin{aligned} U_{\text{вых}} &= -i_{\text{ос}} R = (-i_1 - i_2 - i_3) R = -(U_{\text{с1}} / R + U_{\text{с2}} / R + U_{\text{с3}} / R) R = \\ &= -(U_{\text{с1}} + U_{\text{с2}} + U_{\text{с3}}). \end{aligned} \quad (4.13)$$

На рис. 4.1, е — ж представлены две схемы регулирования коэффициента усиления инвертирующего усилителя. Первая схема отличается тем, что при регулировании меняется ее входное сопротивление, а зависимость коэффициента усиления нелинейная. Для второй схемы характеристика регулирования линейная.

На рис. 4.2 представлено несколько принципиальных схем инвертирующих усилителей [1, 9]. Схемы рис. 4.2, а, б позволяют усиливать токи пропорционально уровню световых сигналов, воспринимаемых фотодиодом или фотосопротивлением. Выходное напряжение схемы определяется как произведение тока I_R (или I_D) на номинал $R1$. Особенность этих схем в том, что напряжение на фотоэлементах не изменяется и поэтому их ток строго пропорционален уровню освещенности; кроме того, из-за низкоомной нагрузки, имеющейся для фотоэлементов в точке Σ , значительно повышается их скорость работы.

На рис. 4.2, в показана схема инвертора, отличающаяся большим входным сопротивлением (2 МОм). Такое сопротивление можно включать в цепь входа ОУ типа LM108. В этой схеме применен синтезированный эквивалент сопротивления обратной связи со сверхвысоким номиналом. В данном случае выходное напряжение ОУ делится в 100 раз делителем $R3-R4$. С другой стороны, потенциал правого (по схеме) вывода резистора $R2$ в общей точке делителя составляет $-U_{\text{с}}$ (как в схеме инвертирующего повторителя), но это может быть в том случае, если $U_{\text{вых}} = -100U_{\text{с}}$, следовательно, данный усилитель умножает сигнал в -100 раз. Такого коэффициента усилителя можно достичь в обычной схеме инвертора, имеющего резистор обратной связи с номиналом 200 МОм. Следует учесть, что в этой схеме запас усиления по петле ООС уменьшается в 100 раз, эквивалентная ошибка смещения нуля увеличивается в два раза, а точность установки K_U зависит не от двух, а от четырех резисторов.

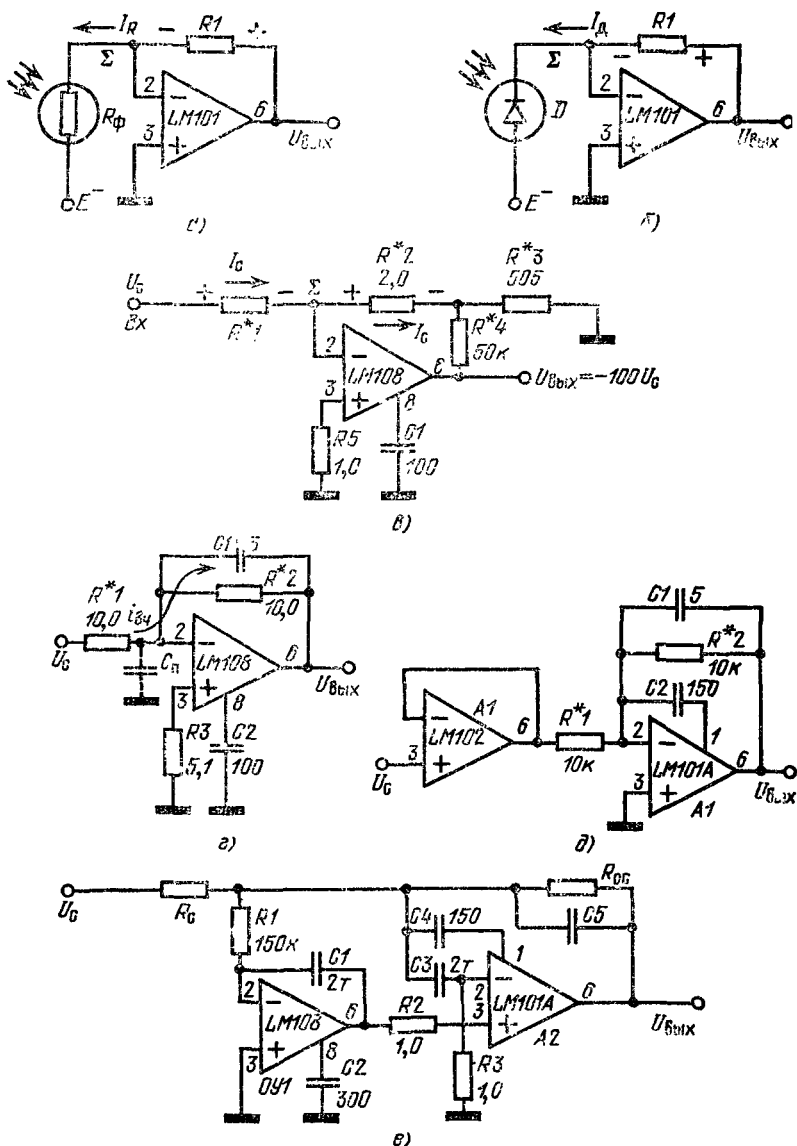


Рис. 4.2. Схемы, основанные на инвертирующем включении ОУ:

а, б — усилители световых сигналов. в, г — схемы инверторов с большим входным сопротивлением; д — скоростной инвертор с большим входным сопротивлением; е — скоростной инвертор с повышенной нагрузочной способностью (резисторы, обозначенные *, имеют точность номинала 1%)

На рис. 4.2, *г* представлена еще одна схема инвертора с большим входным сопротивлением (10 МОм). При таких сопротивлениях во входной цепи проявляется действие входной паразитной емкости $C_{\text{п}}$. Чтобы обеспечить низкоомный путь высокочастотным током $I_{\text{вч}}$ через цепь ООС, резистор R_2 шунтируется конденсатором C_1 малого номинала и тем самым расширяется полоса усиления ОУ, так как на высоких частотах в паразитную емкость $C_{\text{п}}$ ответвляется меньшая часть тока сигнала.

Скоростной инвертор с большим входным импедансом можно собрать по схеме рис. 4.2, *д*. Здесь к инвертору, собранному на ОУ типа LM101A, подключается скоростной неинвертирующий повторитель типа LM102. Инвертор снабжен конденсаторами коррекции на опережение (C_2) и компенсации действия входной емкости (C_1).

На рис. 4.2, *е* показана еще одна схема скоростного инвертора, в которой усилитель A_2 служит для увеличения нагрузочной способности и быстродействия устройства. Полоса полной мощности достигает 250 кГц, малосигнальная полоса 3,5 МГц, а скорость отклика 10 В/мкс. Номинал конденсатора C_5 , нейтрализующего влияние паразитной емкости входа ОУ, рассчитывается по соотношению $C_5 = 6 \cdot 10^{-8} / R_{\text{ос}}$. Данную схему можно использовать как основу для проектирования схемы скоростного сумматора сигналов.

4.2. Неинвертирующее включение ОУ

Схема неинвертирующего включения ОУ представлена на рис. 4.3. [11]. В данной схеме напряжение обратной связи создается делителем $R_2 - R_1$:

$$U_{\text{ос}} = \beta U_{\text{вых}} = U_{\text{вых}} R_1 / (R_1 + R_2) \quad (4.14)$$

но, поскольку напряжение между входами ОУ близко к нулю, можно считать, что $U_{\text{ос}} = U_{\text{с}}$, поэтому идеальный ОУ имеет в этой схеме включения коэффициент усиления по напряжению

$$U_{\text{с}} = U_{\text{вых}} R_1 / (R_1 + R_2), \text{ т. е.} \\ K_U^* = U_{\text{вых}} / U_{\text{с}} = (R_1 + R_2) / R_1 = 1 / \beta \quad (4.15)$$

Более точно коэффициент обратной связи можно подсчитать по формуле

$$\beta = \{ [R_1 \parallel (R_{\text{с}} + R_{\text{вх д}} + R_{\text{бал}})] / [R_2 + R_1 \parallel (R_{\text{с}} + R_{\text{вх д}} + R_{\text{бал}})] \} \times \\ \times [R_{\text{вх д}} / (R_{\text{с}} + R_{\text{вх д}} + R_{\text{бал}})]. \quad (4.16)$$

Резистор $R_{\text{бал}} = R_{\text{с}} + R_1 \parallel R_2$ включается в схему для балансировки по входным токам, если сопротивление источника сигнала $R_{\text{с}}$ велико. Входное сопротивление неинвертирующего включения ОУ для источника сигнала весьма велико:

$$R_{\text{вх}}^* = R_{\text{вх д}} (1 + \beta K_0) \approx R_{\text{вх д}} (K_0 / K_U'), \quad (4.17)$$

а выходное мало:

$$R_{\text{вых}}^* = R_{\text{вх д}} / (1 + \beta K_0). \quad (4.18)$$

Схема образования основных статических ошибок неинвертирующего включения ОУ представлена на рис. 4.3, *б*. Здесь по сравнению со схемой инвертирующего усилителя добавлен генератор напряжения синфазной ошибки $\Delta U_{\text{синф}}$, так как в этой схеме усилителя ОУ на входах всегда при-

существует синфазный сигнал, равный U_0 . Следовательно, уравнение для полного выходного напряжения неинвертирующего включения ОУ имеет вид

$$U_{C \text{ вых}} + U_{\text{ош вых}} = (1 + R_2/R_1) [U_0 + \Delta U_{\text{синф}} + U_{\text{см0}} - i_{\text{вх}}^+ R_0 + i_{\text{вх}}^- (R_{\text{бэл}} + R_1 \parallel R_2)] / [1 + 1/(\beta K_0)]. \quad (4.19)$$

Как и в инвертирующей схеме, ошибку, возникающую за счет выходных токов, можно уменьшить, если уравнять сопротивления внешних резисторов, подключаемых ко входам. При $R_0 = R_{\text{бэл}} + R_1 \parallel R_2$ эквивалентное напряжение входной ошибки равно

$$U_{\text{ош вх}} = U_{\text{см0}} + \Delta U_{\text{синф}} + \Delta i_{\text{вх}} R_0. \quad (4.20)$$

Если принять, что $R_{\text{бэл}} = 0$, то необходимо выбрать номинал резистора $R_0 = R_1 \parallel R_2$. Так как R_1 и R_2 включаются на выходе ОУ и поэтому могут иметь малое сопротивление, из сравнения (4.11) и (4.20) получаем, что напря-

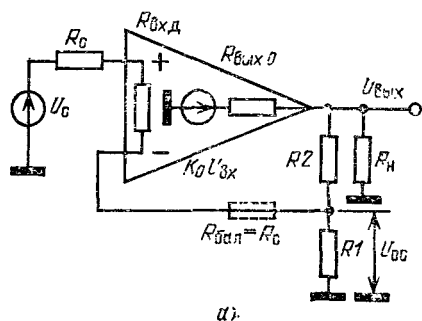
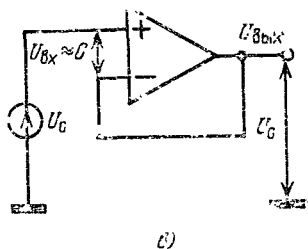
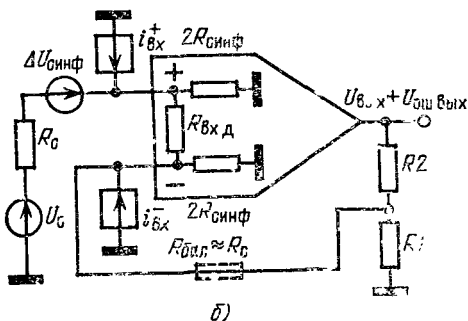


Рис 4.3. Неинвертирующее включение ОУ:

а — эквивалентная схема ($R_0 \ll R_2 + R_1$); б — эквивалентная схема с учетом основных статических ошибок ($R_0 \ll R_{\text{синф}}$); в — схема неинвертирующего повторителя (буферного усилителя)



жение ошибки для неинвертирующего включения ОУ может быть значительно меньше, чем инвертирующего, если усилитель обладает хорошим значением ООСС, а синфазный сигнал невелик.

На рис. 4.3, в представлена схема неинвертирующего повторителя напряжения. Так как в этой схеме $\beta = 1$, то $K_U^* = 1$. Точность установки единичного усиления гарантируется запасом K_0 :

$$K_U^* = K_0 / (1 + K_0). \quad (4.21)$$

При $K_0 = 40\,000$ ошибка установки $K_U^* = 1$ теоретически должна быть равна $(1/400)\%$, эта ошибка соответствует разности $U_{\text{вых}} - U_0$, т. е. напряжению $U_{\text{вх}}$, управляющему усилителем. Входной импеданс данной схемы для

переменного сигнала должен достигать значения

$$R_{\text{ВХ}} = R_{\text{ВХД}} K_0. \quad (4.22)$$

однако он ограничивается синфазным входным сопротивлением $R_{\text{сиф}}$. Выходное сопротивление неинвертирующего повторителя приближается к нулю

$$R_{\text{ВЫХ}} = R_{\text{ВЫХ}} / K_0. \quad (4.23)$$

Неинвертирующий повторитель напряжения применяется для согласования входного сигнала, подаваемого на ОУ от высокоомного генератора с низкоомной нагрузкой усилителя. Данный режим часто называют буферным

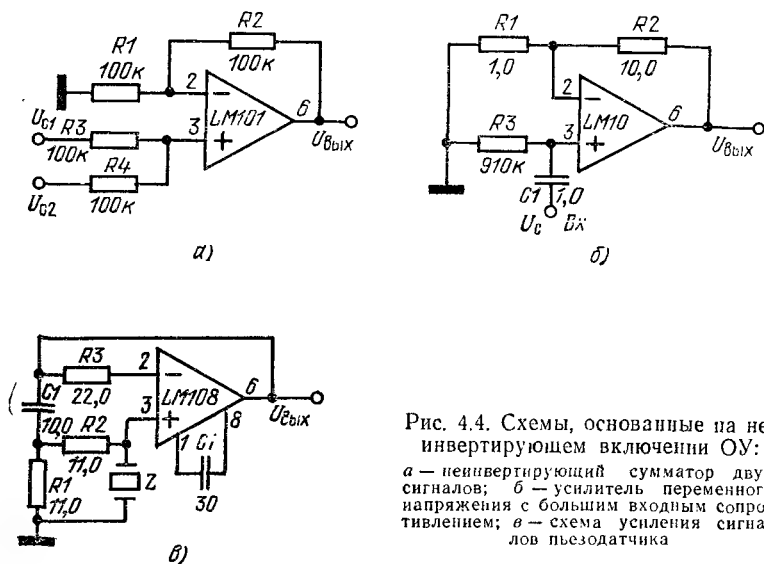


Рис. 4.4. Схемы, основанные на неинвертирующем включении ОУ:

а — неинвертирующий сумматор двух сигналов; б — усилитель переменного напряжения с большим входным сопротивлением; в — схема усиления сигналов пьезодатчика

На рис. 4.4 изображено несколько схем применения неинвертирующего включения ОУ [1, 9]. Схема рис. 4.4, а выполняет функцию неинвертирующего сумматора двух сигналов. В этой схеме ОУ имеет коэффициент усиления равный 2, поскольку на выводе 3 выделяется полусумма входных сигналов (внутреннее сопротивление источников сигналов не должно быть более 1 кОм, чтобы точность суммирования не стала хуже 1%). На рис. 4.4, б показана схема усилителя переменного напряжения с большим входным сопротивлением (910 кОм) и коэффициентом усиления 11, а на рис. 4.4, в — схема, усиления сигналов пьезоэлектрического датчика ускорения. Последняя схема отличается тем, что в ней источник переменного сигнала не шунтируется малым входным сопротивлением ОУ, которое имеет место в инвертирующем включении. Нижняя частота усиления в этой схеме соответствует постоянной времени $R_1 C_1$. Пьезодатчик нагружается на сопротивление 22 МОм.

4.3. Дифференциальное включение ОУ

Схема дифференциального включения ОУ (рис. 4.5, а) является сочетанием инвертирующей и неинвертирующей схем [11]. Чтобы вывести уравнение коэффициента передачи данной схемы, учтем, что разность напряжений между входами усилителя $U_{\text{вх}}^+ - U_{\text{вх}}^- \approx 0$, т. е. $U_{\text{вх}}^+ \approx U_{\text{вх}}^-$, а токи сиг-

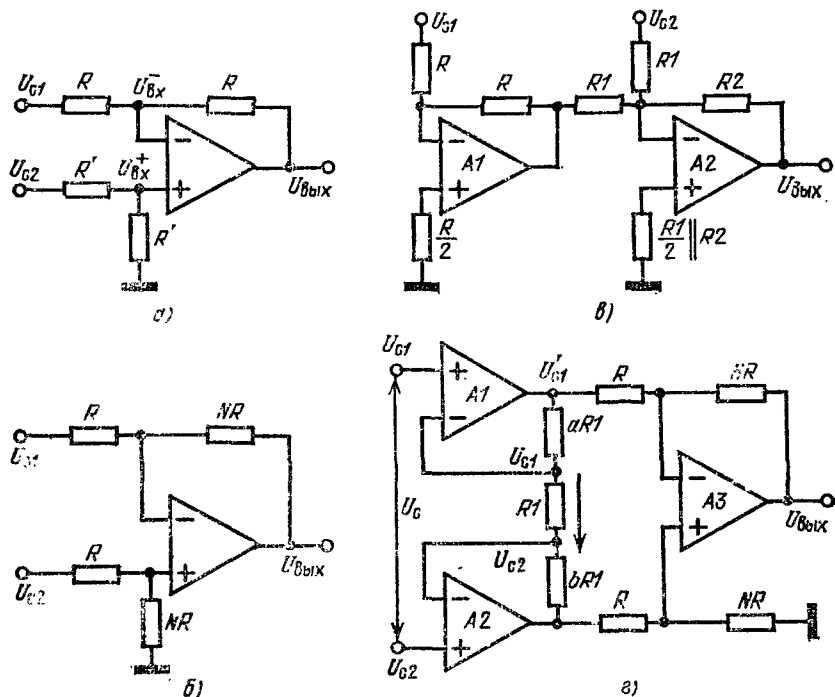


Рис. 4.5. Дифференциальное включение ОУ:

а — дифференциальная схема для двух сигналов; б — дифференциальная схема с умножением разности двух сигналов на коэффициент N ; в — дифференциальная схема, в которой отсутствуют синфазные напряжения на входах ОУ; г — дифференциальный потенциометрический усилитель (на выходе $A2$ сигнал U_{c2})

налов не ответвляются на входы ОУ. Для расчета коэффициента передачи схемы составим систему уравнений. Первое из этих уравнений можно записать

$$(U_{c1} - U_{\text{вх}}^-)/R = (U_{\text{вх}}^- - U_{\text{вых}})/R \quad (4.24)$$

откуда

$$U_{\text{вх}}^- = 1/2 (U_{c1} + U_{\text{вых}}). \quad (4.25)$$

Составляя второе уравнение, учтем, что потенциал $U_{\text{вх}}^+$ определяется делителем, состоящим из двух резисторов одного номинала R' :

$$U_{\text{вх}}^+ = U_{c2} R' / (R' + R') = U_{c2}/2. \quad (4.26)$$

Так как $U_{\text{вх}}^+ = U_{\text{вх}}^-$, то

$$U_{c2}/2 = (U_{c1} + U_{\text{вых}})/2. \quad (4.27)$$

Следовательно,

$$U_{\text{вых}} = U_{c2} - U_{c1}. \quad (4.28)$$

Вариант предыдущей схемы, где разность сигналов умножается на постоянный коэффициент N , представлен на рис. 4.5, б. Для этой схемы составляются следующие уравнения:

$$(U_{c1} - U_{\text{вх}}^-)/R = (U_{\text{вх}}^- - U_{\text{вых}})/NR; \\ U_{\text{вх}}^+ - U_{\text{вх}}^- = 0; \quad (4.29)$$

$$U_{\text{вх}}^+ = U_{c2} NR/[R(N+1)] = NU_{c2}/(N+1). \quad (4.30)$$

Решение системы уравнений имеет вид

$$U_{\text{вых}} = N(U_{c2} - U_{c1}). \quad (4.31)$$

В предыдущих схемах дифференциального включения на входах ОУ присутствует синфазный сигнал $U_{\text{вх}}^+ = U_{\text{вх}}^-$, вызывающий ошибку усиления $\Delta U_{\text{синф}}$. Если в схеме дифференциального включения использовать два ОУ, можно построить схему дифференциального усилителя без синфазных сигналов на входах (рис. 4.5, в), так как неинвертирующие входы усилителей заземлены. В этой схеме А1 работает как инвертирующий повторитель, а А2 — как инвертирующий сумматор.

Дифференциальный потенциометрический усилитель, представленный на рис. 4.5, г, очень часто применяется в устройствах преобразования потенциалов, поступающих как от заземленных, так и от незаземленных источников сигналов в напряжение на низкоомной заземленной нагрузке. Усилители А1 и А2 являются неинвертирующими усилителями, а А3 включен по дифференциальной схеме с умножением разности сигналов. Для определения передаточной функции этой схемы составим следующие уравнения для расчета разности потенциалов между входами дифференциального усилителя А3:

$$(U'_{c1} - U_{c1})/(aR_1) = (U_{c1} - U_{c2})/R_1 = (U_{c2} - U'_{c2})/(bR_1); \quad (4.32)$$

$$U'_{c1} = (a+1)U_{c1} - aU_{c2}; \quad (4.33)$$

$$U'_{c2} = (b+1)U_{c2} - bU_{c1}; \quad (4.34)$$

$$U'_{c2} - U'_{c1} = (1+a+b)(U_{c2} - U_{c1}); \quad (4.35)$$

$$U_{\text{вых}} = N(U'_{c2} - U'_{c1}). \quad (4.36)$$

Таким образом, полная передаточная функция потенциометрического усилителя

$$U_{\text{вых}} = N(1+a+b)(U_{c2} - U_{c1}) \quad (4.37)$$

Реальные схемы таких усилителей имеют входное сопротивление, определяемое лишь утечками в $R_{\text{синф}}$ и изоляцией входных цепей.

Схема, позволяющая без перемены знака изменять коэффициент усиления дифференциального включения ОУ, представлена на рис. 4.6, а. Передаточное уравнение схемы можно составить, если подсчитать уровни токов, протекающих во внешнем относительно ОУ контуре этой схемы (с учетом того, что на входы ОУ токи практически не втекают, а $U_{\text{вх}}^+ = U_{\text{вх}}^-$). Зависимость коэффициента передачи от угла поворота потенциометра обратно пропорциональная:

$$U_{\text{вых}} = 2(R_2/R_1)(1+1/\rho)(U_{c1} - U_{c2}), \quad (4.38)$$

где $\rho < 1$ — коэффициент, соответствующий углу поворота движка потенциометра R_2 .

На рис. 4.6, б представлена схема регулирования коэффициента усиления одноходового инвертирующего усилителя (в котором ОУ работает в дифференциальном режиме), позволяющая одновременно изменять знак передаточной функции (это значит, что при крайних положениях движка потенциометра сигнал меняет фазу).

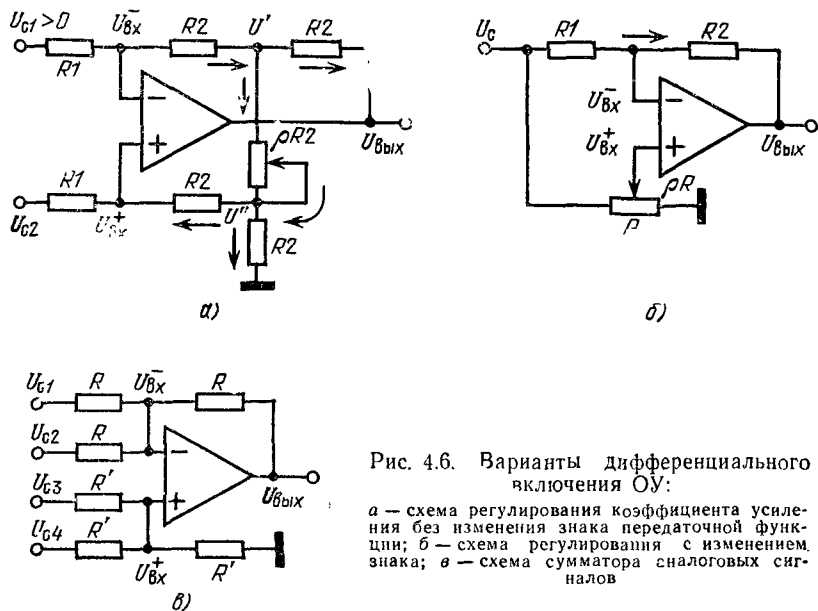


Рис. 4.6. Варианты дифференциального включения ОУ:

а — схема регулирования коэффициента усиления без изменения знака передаточной функции; б — схема регулирования с изменением знака; в — схема сумматора аналоговых сигналов

На рис. 4.6, в показана схема двухвходового сумматора аналоговых сигналов. Для этой схемы можно составить следующие уравнения суммирования токов от четырех источников сигналов:

$$(U_{c1} - U_{\text{вх}}^-)/R + (U_{c2} - U_{\text{вх}}^-)/R = (U_{\text{вх}}^- - U_{\text{вых}})/R; \quad (4.39)$$

$$(U_{c3} - U_{\text{вх}}^+)/R' + (U_{c4} - U_{\text{вх}}^+)/R' = U_{\text{вх}}^+/R'. \quad (4.40)$$

Преобразуя эти уравнения и учитывая, что $U_{\text{вх}}^+ = U_{\text{вх}}^-$, получаем

$$U_{c1} + U_{c2} - 3U_{\text{вх}}^- = -U_{\text{вых}};$$

$$U_{c3} + U_{c4} - 3U_{\text{вх}}^+ = 0;$$

$$U_{c3} + U_{c4} - U_{c1} - U_{c2} = U_{\text{вых}}. \quad (4.41)$$

Если необходимо выполнить на ОУ усилитель переменного напряжения с единственным источником питания, можно использовать варианты дифференциального включения, показанные на рис. 4.7 [12]. Схема рис. 4.7, а является для сигнала инвертирующей и имеет $K_U = R_2/R_1$. Однако, когда $U_c = 0$, схема усиливает потенциал смещения $U_{\text{см}} = E_k R_3/(R_3 + R_4)$, для которого она является неинвертирующей:

$$U_{\text{вых}} = U_{\text{см}} (R_1 + R_2)/R_1. \quad (4.42)$$

Если погребовать, чтобы постоянная составляющая выходного сигнала $U_{\text{вых}0} = E_k/2$, то получим

$$E_k/2 = [E_k R_3/(R_3 + R_4)] [(R_1 + R_2)/R_1], \quad (4.43)$$

упрощая формулу (4.43), получаем соотношение для расчета номиналов схемы

$$R_4/R_3 = 2 R_2/R_1 + 1 = 2K_U + 1, \quad (4.44)$$

здесь K_U — требуемый от схемы коэффициент усиления.

Схема рис. 4.7, б — неинвертирующая. Для переменной составляющей сигнала U_c на входе включен делитель сигнала $R_3 - R_4$, поэтому коэффициент усиления по сигналу

$$K_U = [R_4/(R_3 + R_4)] [(R_2 + R_1)/R_1]. \quad (4.45)$$

При $U_c = 0$ постоянная составляющая выходного напряжения

$$U_{\text{выхл}} = [E_K^+ R_3/(R_3 + R_4)] [(R_1 + R_2)/R_1] = E_K^+/2, \quad (4.46)$$

поэтому для расчета номиналов схемы по заданному значению K_U следует использовать условие

$$R_2/R_1 = K_U (R_3 + R_4)/R_3 - 1. \quad (4.47)$$

На рис. 4.8 представлено несколько принципиальных схем дифференциальных усилителей [9]. Схема рис. 4.8, а — это пример простейшего ДУ с коэффициентом усиления 10. ДУ выполнен на стандартном ОУ типа LM101. На рис. 4.8, б изображена схема измерительного усилителя с двумя дифференциальными входами, но

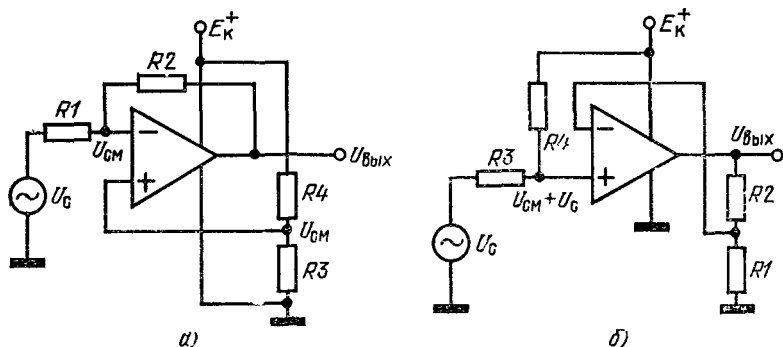
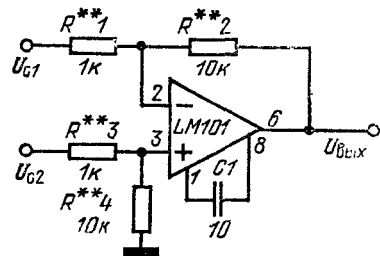


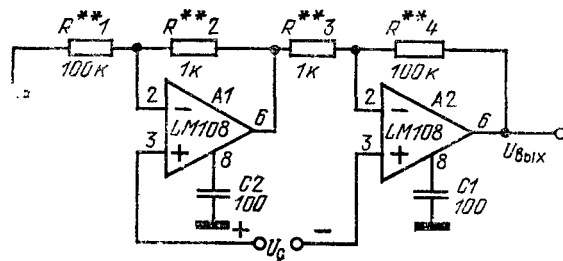
Рис 4.7. Дифференциальные схемы подачи смещения на входы ОУ, работающего с одним источником питания:

а — инвертирующая; б — неинвертирующая

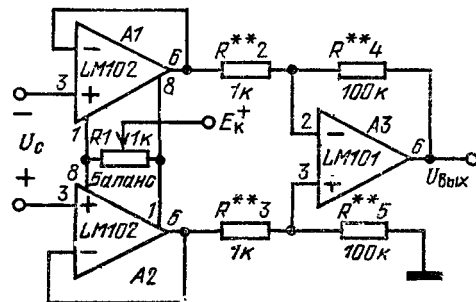
с одним выходом. Усилитель А1 — неинвертирующий, имеет $K_U = 101/100$. Коэффициент усиления всей схемы $K_U = 1 + R_4/R_3 = 101$, причем $R_1 = R_4$ и $R_2 = R_3$. Схема рис. 4.8, в соответствует первой схеме (рис. 4.8, а), но каждый вход снабжен интегральным повторителем типа LM102. Таким способом удастся подавлять влияние синфазных сигналов с уровнем до ± 11 В при напряжении дифференциального сигнала ± 100 мВ, поэтому усилитель пригоден для применения в измерительных приборах. Схема рис. 4.8, г построена на базе двух инверторов и отличается способностью обрабатывать сигналы, амплитуда которых достигает ± 100 В. В этой схеме номиналы резисторов выбираются из соотношений: $R_1 = R_3 = 10R_4$,



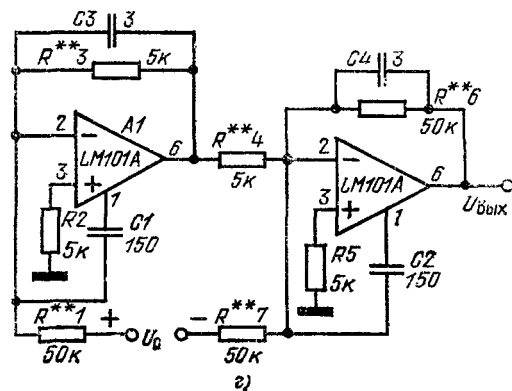
а)



б)



в)



г)

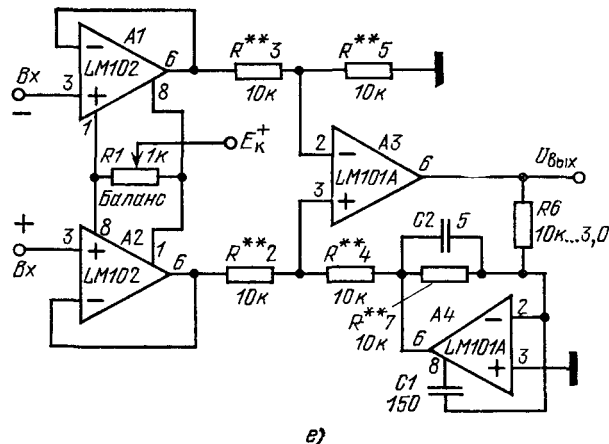
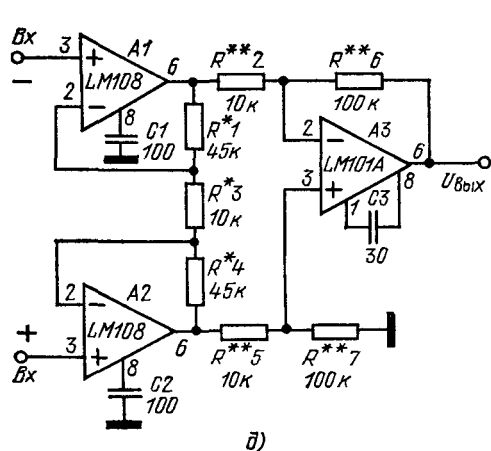


Рис. 4.8. Схемы дифференциальных усилителей:

а — простой с $K_D=10$; б — измерительный с двумя входами и одним выходом; в — снабженный буферными повторителями; г — высоковольтный на базе двух инверторов; д — потенциометрический со сверхвысоким входным сопротивлением; е — с калибровкой масштаба одним резистором (резисторы, обозначенные *, имеют точность номиналов 1%, обозначенные ** — 0,1%; пределы номинала $R_0=10\text{ кОм} \dots 3\text{ МОм}$)

$R_2 = R_3 = R_4 = R_5$ и $R_7 = 10R_1 = R_6$, причем $K_U = R_7/R_6$. а величина ООСС зависит от взаимной точности номиналов пар резисторов $R1-R3$ и $R6-R7$. Схема рис. 4.8, ∂ — ДУ, построенный на трех усилителях, причем в цепи каждого входа включен ОУ типа LM108, отличающийся сверхвысоким входным сопротивлением. Эта схема — реализация структуры, показанной на рис. 4.5, z .

Коэффициент усиления сложного ДУ можно регулировать, изменяя номинал только одного резистора. Такая калибровка удобна в масштабирующих усилителях измерительных приборов. На рис. 4.8, e показана схема ДУ, у которого заменой одного резистора можно менять K_U в пределах 1...300, для чего в цепь ООС усилителя $A3$ введен активный аттенюатор (это скоростной инвертор, собранный на $A4$).

Быстродействие активного аттенюатора ($A4$), должно превышать скорость отклика $A3$, чтобы вся схема была стабильной. Усиление схемы линейно зависит от номинала резистора $R6$ ($K_U = 10^{-4}R_6$). Степень подавления синфазных сигналов зависит от согласования номиналов пар резисторов $R2-R4$ и $R3-R5$. Подгонкой одного из резисторов значение ООСС можно повысить до 100 дБ.

4.4. Подключение ОУ к мостовым источникам сигналов

Мостовые источники сигналов широко используются для обнаружения малых приращений сопротивления одного из резисторов моста [13]. Номинал этого резистора может изменяться пропорционально внешнему неэлектрическому воздействию (температуре, удлинению, скручиванию и др.). Мостовые схемы часто применяются при разбраковке резисторов по номиналам, а также при измерениях малых токов и падений напряжения.

На рис. 4.9, a показана схема мостового источника сигнала. Мост содержит три прецизионных резистора R_A , R_B и R_C , а также исследуемый резистор R_x . В горизонтальную диагональ моста включен высокостабильный источник питания моста U_m . Если мост сбалансирован ($R_A R_C = R_B R_x$), то разность сигналов на диагонали $U_{c1} - U_{c2} = 0$. Когда сопротивление R_x получает приращение на $\pm \delta R$, то разность напряжений отличается от нуля.

Мостовую схему можно преобразовать к виду, показанному на рис. 4.9, b . Эта эквивалентная схема дифференциального источника сигнала удобна для анализа. На рис. 4.9, $в$ показана эквивалентная схема подключения моста ко входам одиночного ОУ. Как следует из схемы, напряжение смещения нуля и входные токи ОУ непосредственно влияют на точность работы моста. В зависимости от требуемой точности воспроизведения сигналов моста, метода подачи питания на мост и допустимого уровня ошибок ОУ существует несколько схем подключения усилителя к мостовому источнику.

На рис. 4.10, a представлена дифференциальная схема подключения ОУ к сбалансированной низкоомной мостовой резистивной

схеме, у источника питания которой имеется заземленная точка. Выходное напряжение ОУ в этой схеме

$$U_{\text{вых}} = (U_{c2} - U_{c1})R'_{oc}/R'_1, \quad (4.48)$$

выбором номиналов резисторов коэффициент усиления схемы установлен на уровне 20. Начальная балансировка дифференциального усилителя осуществляется резистором $R_{\text{бал}}$. В этой схеме ошибка за счет температурного коэффициента разности входных токов добавляется к разности сигналов моста. Если $\text{ТКА} I_{\text{вх}} \leq 0,05 \text{ нА/}^\circ\text{С}$, то дифференциальное напряжение ошибки, выделяющееся на резис-

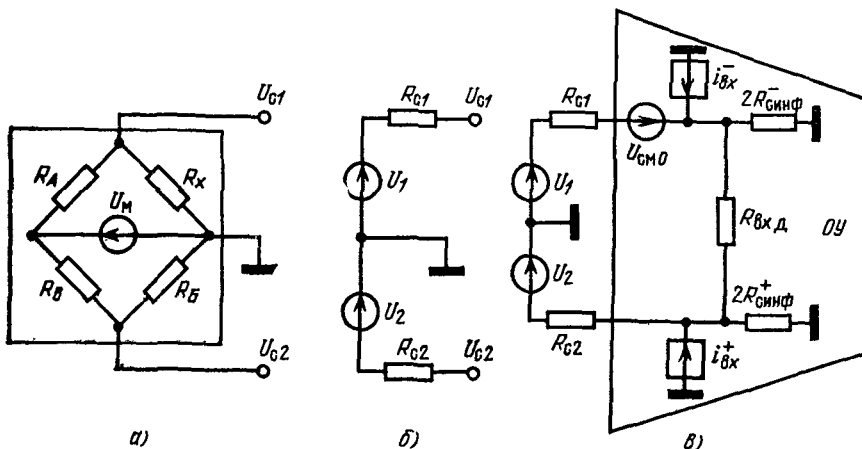


Рис. 4.9. Подключение ОУ к мостовому источнику сигналов:

а — схема мостового источника; б — эквивалентная схема мостового источника; в — эквивалентная схема присоединения мостового источника ко входу ОУ

торе $R1$ с номиналом 10 кОм, при изменении окружающей температуры на 100°С не превысит 50 мкВ. По высокой частоте потенциалы входов ОУ малы и сбалансированы конденсаторами C_{oc1} и C_{oc2} , что улучшает ООСС.

На рис. 4.10, б приведена схема недифференциального подключения моста с незаземленным источником питания к ОУ, работающему в режиме преобразователя входного тока в выходное напряжение. В этой схеме увеличивается ошибка из-за дрейфа входного тока, так как основная часть входного тока усилителя $I_{\text{вх}}^-$ протекает через мостовую схему.

Схема усиления сигналов мостового источника с помощью ДУ, у которого отсутствуют синфазные сигналы, показана на рис. 4.10, в. Такая схема удобна для усиления малых высокочастотных сигналов, поступающих с мостового датчика. Использовать в данном случае схемы с синфазной составляющей на входах нельзя, так как с повышением частоты сигнала ООСС усилителя быстро ухудшается и на входе ДУ обязательно появится большое высокочастотное напряже-

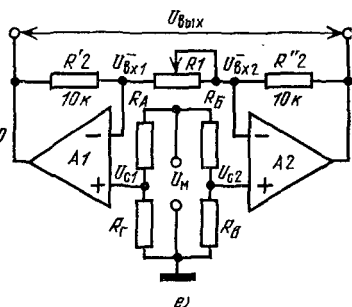
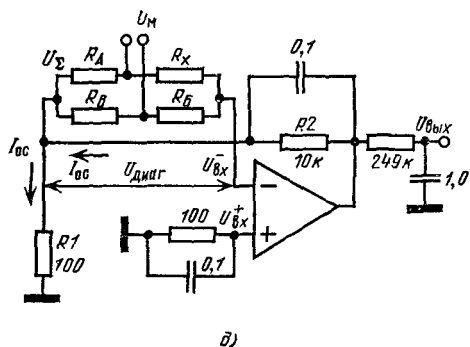
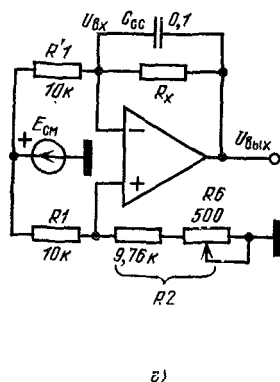
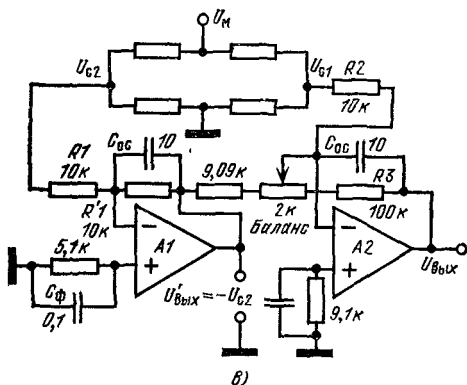
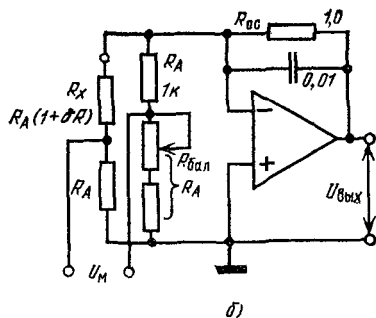
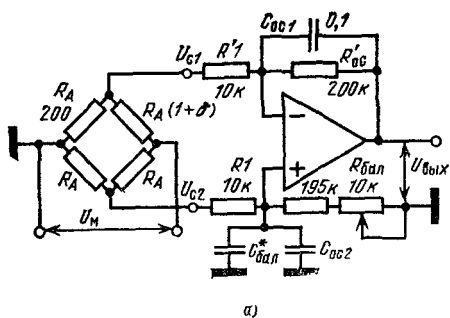


Рис. 4.10. Принципиальные схемы подключения ОУ к мостовым источникам сигналов.

а — мост низкоомный, заземленный; б — мост с незаземленным источником питания; в — мост — источник высокочастотного сигнала (усилители работают без синфазного сигнала); г — мост, в диагональ которого включаются входы ОУ; д — мост «плавающий», незаземленный; е — усиление сигналов моста неинвертирующими усилителями

ние синфазной ошибки. Выходное напряжение данной схемы можно подсчитать по формуле

$$U_{\text{вых}} = (U_{c2} - U_{c1})R_3/R_2. \quad (4.49)$$

Часто сам ОУ включается в диагональ моста. При этом образуется схема дифференциального включения ОУ. Этим приемом удастся непосредственно выделить на выходе ОУ разность напряжений, между узлами моста. На рис. 4.10, *з* представлена схема измерения малых отклонений резисторов от номинала, в которой используется данный принцип. На оба входа ОУ подается синфазная э. д. с. смещения $E_{\text{см}}$. Когда обе ветви моста $R'1 - R_x$ и $R1 - R2$ сбалансированы, то выходное напряжение ОУ равно нулю, причем $U_{\text{вых}}^+ = U_{\text{вых}}^- = E_{\text{см}}/2$. Если резистор R_x имеет номинал $R + \delta R$, причем номиналы резисторов $R1$, $R'1$ и $R2$ равны R , то выходное напряжение ОУ можно подсчитать по следующим уравнениям:

$$(E_{\text{см}} - U_{\text{вых}}^-)/R = (U_{\text{вых}}^- - U_{\text{вых}}^+)/(R + \delta R); \quad (4.50)$$

$$U_{\text{вых}}^+ = E_{\text{см}}/2; \quad (4.51)$$

$$U_{\text{вых}}^+ = U_{\text{вых}}^-. \quad (4.52)$$

Преобразуя (4.50), получаем

$$U_{\text{вых}}^- (2R + \delta R) = RU_{\text{вых}}^+ + (R + \delta R)E_{\text{см}}. \quad (4.53)$$

Подставляя (4.51) в (4.52) и (4.53), в результате получаем калибровочное соотношение для данной схемы

$$\delta R/(2R) = -U_{\text{вых}}^-/E_{\text{см}},$$

по-другому,

$$U_{\text{вых}}^- = -\delta RE_{\text{см}}/(2R). \quad (4.54)$$

Точная балансировка схемы при $\delta R = 0$ осуществляется потенциометром R_B [13].

Схема включения ОУ, показанная на рис. 4.10, *д*, позволяет усиливать сигналы, поступающие с «плавающего» (незаземленного) низкоомного резистивного моста. Сигнал $U_{\text{диаг}}$, возникающий на диагонали моста, введен внутрь петли ООС между суммирующей точкой схемы и инвертирующим входом ОУ, поэтому уровень тока, текущего в петле обратной связи

$$I_{\text{ос}} = U_{\Sigma}/R_1 = U_{\text{диаг}}/R_1, \quad (4.55)$$

а потенциал $U_{\Sigma} = U_{\text{диаг}}$ из-за того, что $U_{\text{вых}}^+ = U_{\text{вых}}^- = 0$ (неинвертирующий вход заземлен, а входные токи в ОУ не втекают). Этот же ток $I_{\text{ос}}$ течет по резистору $R2$:

$$I_{\text{ос}} = (U_{\text{вых}} - U_{\Sigma})/R_2 = (U_{\text{вых}} - U_{\text{диаг}})/R_2 = U_{\text{диаг}}/R_1. \quad (4.56)$$

Таким образом,

$$U_{\text{вых}} = U_{\text{диаг}} (1 + R_2/R_1), \quad (4.57)$$

где $U_{\text{диг}}$ — полезный сигнал. Из-за того, что мост в данной схеме не заземлен, имеется значительная опасность появления на выходе наводок и помех. Для их устранения в схеме включен низкочастотный фильтр [13].

На рис. 4.10, *е* показана схема получения усиленного дифференциального незаземленного сигнала моста, причем оба ОУ являются неинвертирующими усилителями. Ток I , протекающий по резисторам R'_2 , R_1 и R''_2 , можно определить по уравнению

$$I = U_{\text{вых}} / (R'_2 + R_1 + R''_2) = U_{\text{вых}} / (2R_2 + R_1) = \\ = (U_{\text{вх1}} - U_{\text{вх2}}) / R_1 = (U_{\text{с1}} - U_{\text{с2}}) / R_1, \quad (4.58)$$

откуда выводится уравнение передаточной функции всей схемы

$$U_{\text{вых}} / (U_{\text{с1}} - U_{\text{с2}}) = 1 + 2R_2 / R_1. \quad (4.59)$$

Рассмотрим некоторые другие мостовые измерительные схемы. ОУ и мост можно подключить к одному источнику питания (см. рис. 4.11, *а*). На рис. 4.11, *б* представлена мостовая измерительная схема, позволяющая наблюдать за уровнем тока, протекающего

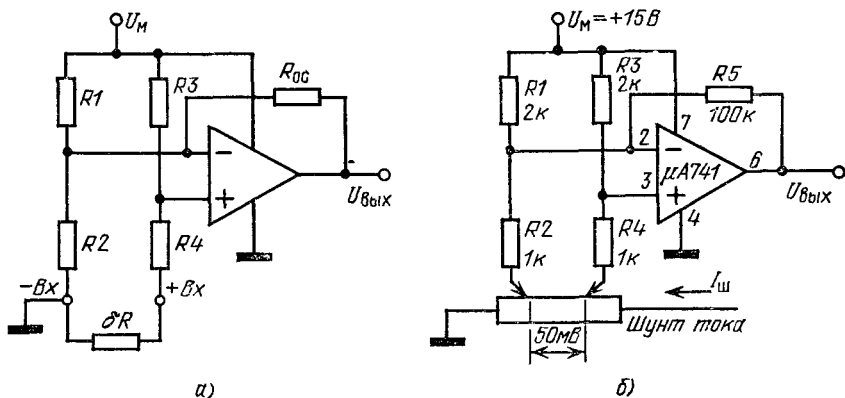


Рис. 4.11. Дифференциальный усилитель и мостовой датчик сигнала, работающие от одного источника питания:

а — схема, поясняющая принцип действия; *б* — схема усилителя напряжения, выделяющегося на шунтовом сопротивлении тока

в нагрузке. В таком режиме мостовая схема удобна тем, что автоматически служит сбалансированным делителем смещения для входов ОУ. Мост в данной схеме получает питание от источника питания ОУ $E_k^+ = +15 \text{ В}$. Схема предназначена для усиления напряжения с уровнем до 50 мВ, выделяющегося на шунте, когда через него протекает ток нагрузки $I_{\text{ш}}$. Малое падение напряжения преобразуется в выходной уровень (до +5 В). Шунт тока имеет 4 вывода (схема Кельвина). При таком подключении улучшается точность измерения, так как токи, текущие внутри моста, замыкаются между зондами.

В схеме рис. 4.11, б синфазный уровень определяется отношениями номиналов резисторов $R_2/(R_1 + R_2) = R_4/(R_3 + R_4)$ и составляет +5 В. Коэффициент усиления схемы фиксируется номиналами резистора R_5 , а также резисторов моста и выбран на уровне 100. Заметим, что в данной схеме сигнал датчика шунтируется резисторами моста.

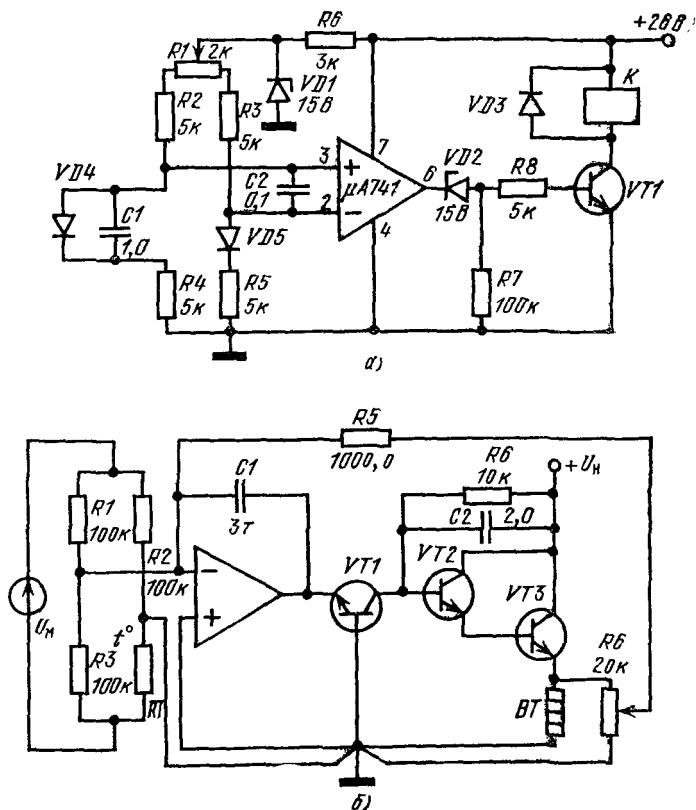


Рис. 4.12. Схемы терморегулирования:

а — с точностью работы 0,15°; б — с большой разрешающей способностью (на основе ОУ с преобразованием)

На основе мостовых схем строятся разнообразные устройства терморегулирования: датчики температур, схемы управления термостатами, индикаторы температуры [14, 15]. На рис. 4.12, а показана схема, позволяющая при правильном выборе элементов измерять разность температур между двумя точками до 5,5° С с точностью 0,15° С. В мост схемы включаются два кремниевых диода. Напряжение на диоде-датчике VD_4 изменяется с температурным коэффициентом $-2 \text{ мВ}/^\circ \text{С}$. Усилитель в этой схеме включается без обратной связи ($K_0 \approx 100 \text{ тыс.}$), поэтому при изменении температуры на

0,15°C сигнал моста изменяется на 300 мкВ, а выходной сигнал ОУ на 30 В. При выбранном напряжении питания +26 В столь малое изменение температуры вызовет переключение исполнительного реле. Мост схемы получает питание от источника +15 В (диод VD1), а уровень синфазного сигнала усилителя составляет примерно 8 В. Потенциометром R1 задается предел искомой разности температур.

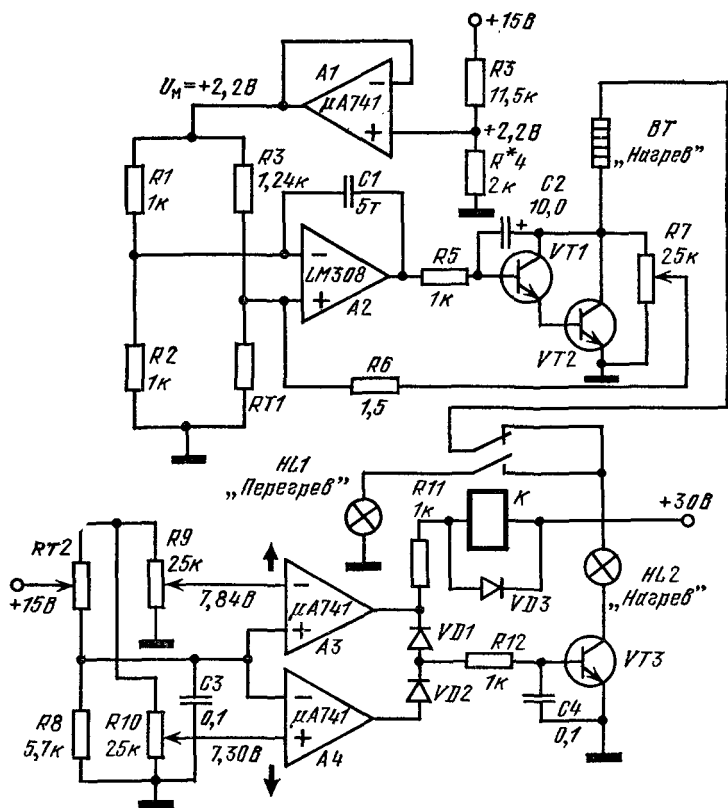


Рис. 4.13. Принципиальная схема электронной части термостата для биологических исследований

При построении прецизионных схем измерения температуры иногда очень трудно избавиться от помех, создаваемых мощными цепями и накладывающихся на малый полезный сигнал. Наиболее часто ошибки усиления возникают из-за плохого качества источников питания, плохих цепей заземления и общих шин, неудачного монтажа и низкого качества внешних резисторов и конденсаторов.

На рис. 4.12, б показан вариант схемы термоуправления, в которой с помощью высококачественного ОУ можно достичь разрешающей способности на уровне миллиградусов. В этой схеме через

мощный транзистор $VT3$ поступает ток в нагревательный элемент BT . Датчиком температуры является резистор RT , связанный с нагревателем термической связью. В таких схемах нельзя допускать, чтобы ток исполнительного элемента протекал по общим с токами сигналов монтажным проводам, если их длина более 5...10 см.

Следует учесть, что при чередующихся включениях и отключениях исполнительных элементов в общих шинах возникают мощные импульсы токов и наводки. Для уменьшения уровня таких помех провода схемы должны иметь единую заземляющую точку.

На рис. 4.13 представлена принципиальная схема электронной части высокоточного термостата, температура в котором поддерживается $37,2^\circ\text{C}$ с точностью до $\pm 0,01^\circ\text{C}$. Прецизионные термостаты с точностью до 10 мград необходимы для построения лазерных микроинтерферометров, источников свехстабильных опорных напряжений, для выращивания кристаллов, биологических экспериментов. В схеме рис. 4.13 имеются две части: регулирующая и индикационная. Датчиком температуры для индикационной части служит резистор $RT2$. С помощью резисторов $R9$ и $R10$ устанавливаются пороги срабатывания компараторов $A3$ и $A4$, включающих через реле K индикаторную лампу $HL1$ «Перегрев», когда сигнал от датчика $RT2$ выходит за пределы порогов срабатывания компараторов. Если перегрева нет, то на нагреватель схемы терморегулирования через контакт реле и транзистор $VT2$ поступает напряжение питания $+30\text{ В}$. В этом случае горит лампа $HL2$ «Нагрев».

Мостовая схема терморегулирования построена на $A2$, работающем со слабой обратной связью. Мост получает питание от буферного повторителя опорного напряжения ($A1$). Номинал термосопротивления $RT2$, являющегося датчиком терморегулирования, размещаемым в термостате, выбирается так, чтобы поддерживать требуемую для биологических исследований температуру $37,2^\circ\text{C}$.

4.5. Генераторы стабильных токов

Схемы генераторов стабильных токов [11], протекающих через заземленные или незаземленные сопротивления нагрузок, позволяют с большой точностью реализовать закон Ома, если сопротивление нагрузки изменяется. В этом случае напряжение на нагрузке должно быть строго пропорциональным ее сопротивлению. Такие схемы необходимы для обслуживания различных датчиков, внутреннее сопротивление которых пропорционально некоторому внешнему воздействию.

На рис. 4.14, а представлена схема генерации стабильного тока, протекающего через незаземленную нагрузку. Если учесть, что $U_{\text{вх}}^- = U_{\text{вх}}^+ = U_{\text{оп}}$, то ток через резистор R (он же ток нагрузки)

$$I_{\text{н}} = U_{\text{вх}}^- / R = U_{\text{оп}} / R. \quad (4.60)$$

Этот ток не зависит от номинала резистора нагрузки $R_{\text{н}}$. Точность установки $I_{\text{н}}$ зависит от стабильности номинала R и напряжения $U_{\text{оп}}$, а также от уровня входного тока $I_{\text{вх}}^-$, который должен быть минимальным. Входное со-

противление данного ГСТ велико. Недостаток схемы в том, что на входах ОУ присутствует синфазный сигнал $U_{оп}$.

Вторая схема инвертирующего ГСТ, протекающего через незаземленную нагрузку представлена на рис. 4.14, б. В этой схеме

$$\begin{aligned} I &= U_{оп}/R_1 = I_H - I_3; \quad -IR_2 + I_3R_3 = 0; \\ U_{оп}(R_2/R_1) &= I_3R_3, \quad I_3 = U_{оп}[R_2/(R_1R_3)] \end{aligned} \quad (4.61)$$

Следовательно,

$$I_H = I + I_3 = (U_{оп}/R_1)(1 + R_2/R_3). \quad (4.62)$$

Дифференциальный усилитель, собранный на ОУ по схеме рис. 4.14, в, генерирует стабильный ток, протекающий через заземленную нагрузку.

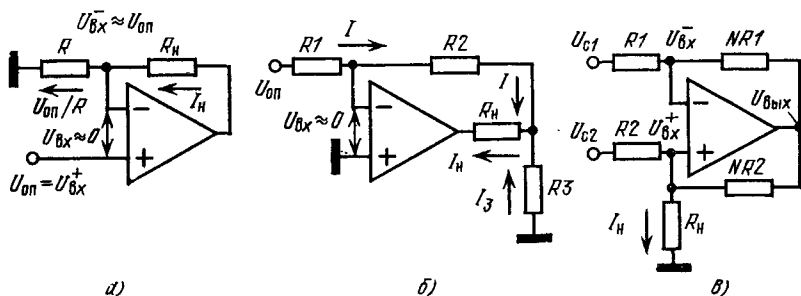


Рис. 4.14. Функциональные схемы генераторов стабильных токов, построенных на ОУ:

а — неинвертирующий, имеющий незаземленную нагрузку; б — инвертирующий с заземленной нагрузкой; в — дифференциальный с заземленной нагрузкой

Передаточную функцию этой схемы можно вывести следующим способом. Ток от источника сигнала U_{c1} связан с выходным напряжением $U_{вых}$ пропорцией

$$(U_{c1} - U_{вх}^-)/R_1 = (U_{вх}^- - U_{вых})/R_1 N. \quad (4.63)$$

Ток, потребляемый от источника U_{c2} связан с $U_{вх}^+$ (т. е. с напряжением на нагрузке $I_H R_N$) и с $U_{вых}$ соотношением

$$(U_{c2} - U_{вх}^+)/R_2 + (U_{вых} - U_{вх}^+)/NR_2 = U_{вх}^+/R_N = I_H. \quad (4.64)$$

Учитывая, что $U_{вх}^+ = U_{вх}^-$, как результат совместного решения уравнений (4.63) и (4.64) получаем

$$I_H = -[(U_{c1} - U_{c2})/R_2] = [(U_{c2} - U_{c1})/R_2]. \quad (4.65)$$

На рис. 4.15 показано несколько практических схем генераторов стабильных токов, выполненных на основе ОУ. Две простейшие схемы [9] (рис. 4.15, а, б) могут использоваться для генерации вытекающего и втекающего токов, уровни которых можно подсчитать по уравнению $I_0 = U_c/R_1$ (для первой схемы $U_c > 0$, для второй — $U_c < 0$). Вместо полевых можно использовать биполярные транзисторы (однако следует учесть, что в ток I_0 войдет как составляющая часть управляющий ток составного транзистора).

На схемах рис. 4.15, в, г показаны двухполярные генераторы токов. Эти генераторы обладают большим входным сопротивлением.

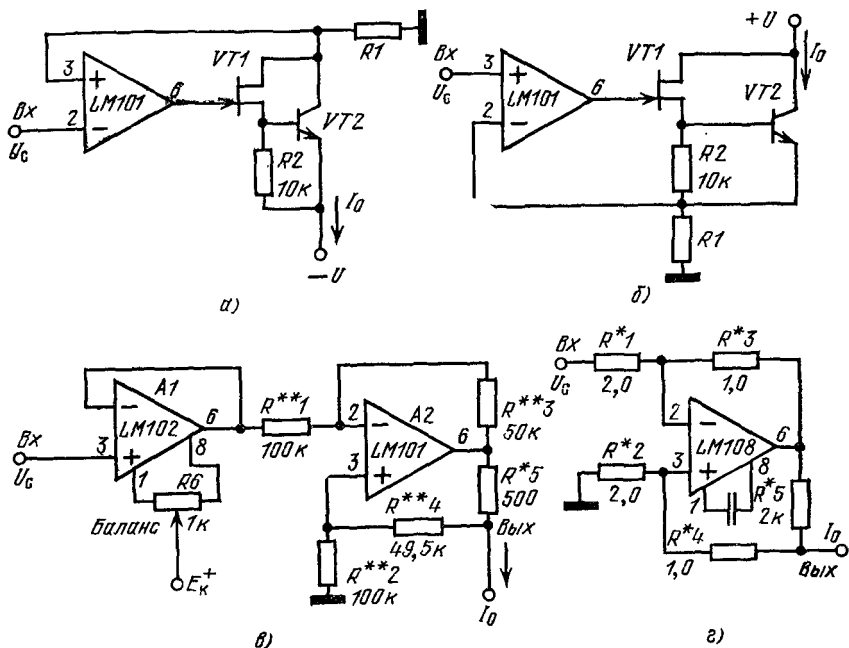


Рис. 4.15. Принципиальные схемы ГСТ, построенных на ОУ:

а — вытекающего тока; б — втекающего тока; в, г — двухполярные с большим входным сопротивлением (резисторы, обозначенные *, имеют точность номиналов 1%, обозначенные ** — 0,1%)

В первой схеме с этой целью использован буферный повторитель, во второй — усилитель со сверхвысоким входным сопротивлением. Выходные токи схем определяются по формуле

$$I_{\text{вых}} = U_c R_3 / (R_1 + R_6), \quad (4.66)$$

причем $R_3 = R_4 + R_5$ и $R_1 = R_2$.

4.6. Логарифмирующие схемы усиления сигналов

Для построения схем с логарифмическими передаточными функциями используется вольт-амперная характеристика $p-n$ -перехода. Для высококачественных полупроводниковых приборов эта характеристика моделируется формулой, аналогичной (1.1),

$$U_D = N \lg (I_D / I_s), \quad (4.67)$$

где U_D — напряжение на диоде; I_D — ток диода; I_s — обратный ток утечки $p-n$ -перехода; N — постоянный множитель. Обычно характеристика $p-n$ -перехода является точной логарифмической функцией от изменения тока I_D в пределах 4...6 дек. [17—19].

На рис. 4.16, а представлена схема логарифмирующего усилителя. Ток диода в этой схеме определяется напряжением сигнала U_c и сопротивлением нормирующего резистора R :

$$I_D = U_c/R, \quad (4.68)$$

поэтому напряжение на диоде (т. е. выходное напряжение схемы $U_{\text{вых}}$ с обратным знаком)

$$U_{\text{вых}} = -U_D = -N \lg (U_c/R I_s) = -N \lg U_c + N \lg (R I_s) \quad (4.69)$$

с большой точностью соответствует $\lg U_c$, если величиной $R I_s$ можно пренебречь. Обратное преобразование антилогарифмирования

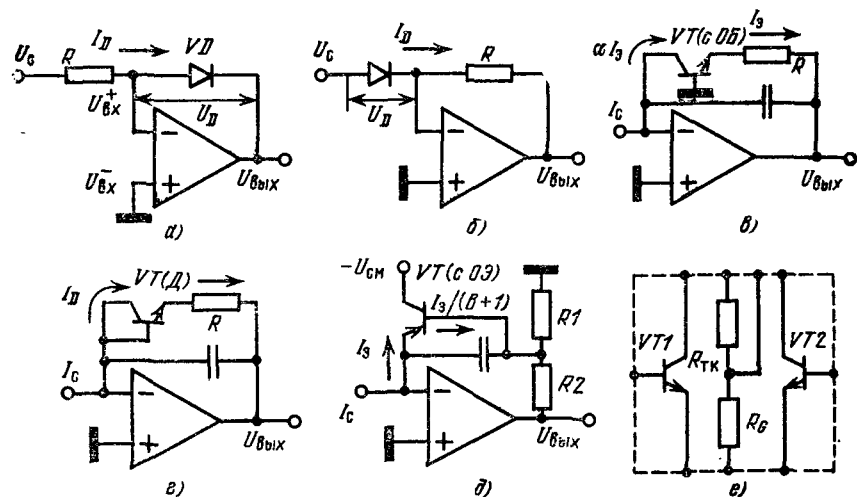


Рис. 4.16. Основные схемы усилителей с логарифмической передаточной функцией:

а — логарифмирующий усилитель; б — антилогарифмирующий усилитель; в — транзисторно-диодная схема; г — диодная схема; д — транзисторная схема; е — логарифмирующий модуль

выполняется также с помощью вольт-амперной характеристики $p-n$ -перехода (рис. 4.16, б). Учитывая, что

$$I_D = I_s \cdot 10^{(U_D/N)}, \quad (4.70)$$

а $U_D = U_c$, получаем

$$U_{\text{вых}} = -I_D R = -I_s \cdot 10^{(U_D/N)} R = -I_s R \cdot 10^{(U_c/N)}. \quad (4.71)$$

На рис. 4.16, в—д представлены три наиболее часто используемые схемы логарифмических усилителей. Транзисторно-диодная схема (рис. 4.16, в) применяется в диапазоне токов $10^{-11} \dots 10^{-4}$ А, диодная схема (рис. 4.16, г) — в диапазоне токов $10^{-9} \dots 10^{-4}$ А, транзисторная схема (рис. 4.16, д) рекомендуется для токов $10^{-8} \dots 10^{-4}$ А. На рис. 4.16, е показана принципиальная схема пре-

ционного модуля, состоящая из пары согласованных по параметрам транзисторов $VT1, VT2$. резистора установки токов $R_G = 15 \pm 0,3 \text{ кОм}$ и резистора термокомпенсации $R_{TK} = 955 \pm 10 \text{ Ом}$, обладающего $TKR = +0,3\%/1^\circ \text{ С}$. Фирма Analog Devices выпускает такой модуль под индексом 751 [10]. В табл. 4.1 приведены основные параметры транзисторов логарифмирующего модуля.

Модуль такого типа может применяться для всех вышеупомянутых включений ОУ в логарифмирующем и антилогарифмирующем режимах. На рис. 4.17, а представлена принципиальная схема логарифмирующего усилителя, собранного на двух ОУ типа $\mu A709$ и биполярной согласованной $n-p-n$ -паре [8].

Параметры транзисторов модуля типа 751

Параметр	Значение параметра
$U_{ЭК} \text{ обр, В}$	5
$U_{КБ} \text{ обр, В}$	40
$U_{КЭ} \text{ обр, В}$	40
$I_{K \max, \text{ мА}}$	50
$P_{\text{расс, мВт}}$	500
$h_{21} \text{ (при } I_{K1,2} = 10^{-5} \text{ А)}$	>100
$U_{CМ0} \text{ (при } 10^{-9} < I_{K1,2} < 10^{-4} \text{ А), мВ}$	0,5

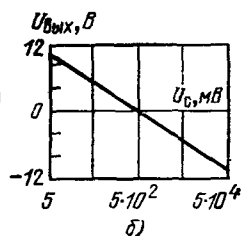
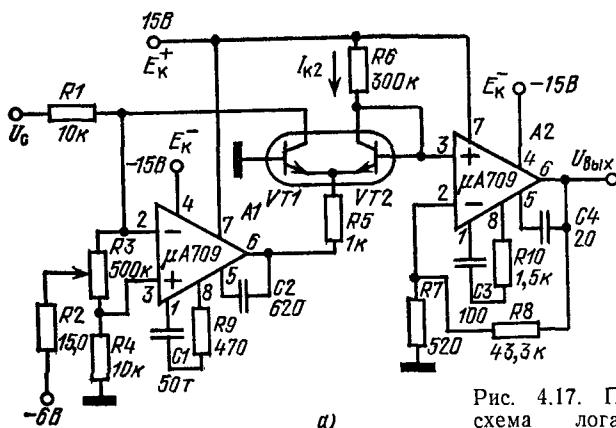


Рис. 4.17. Принципиальная схема логарифмирующего усилителя (а) и его передаточная функция (б) [8]

Этот усилитель построен несколько по-иному, чем предыдущие схемы. В нем для операций логарифмирования используется не абсолютное падение напряжения на $p-n$ -переходе, а разность напряжений база—эмиттер, имеющая место, если транзисторы $VT1$ и $VT2$ работают с различными коллекторными токами I_{K1} и I_{K2} . Разность напряжений база—эмиттер

$$\Delta U_{бэ} = \varphi_T \ln (I_{K1}/I_{K2}). \quad (4.72)$$

Ток $I_{\text{к1}}$ является входным током инвертирующего усилителя $A1$, и поэтому $I_{\text{к1}} = U_c/R_1$. Ток $I_{\text{к2}} \approx E_k^+/R_6$, так как потенциал неинвертирующего входа $A2$ близок к нулю. Таким образом,

$$\Delta U_{\text{бз}} = \varphi_T \ln [(U_c/R_1) (R_6/E_k^+)], \quad (4.73)$$

причем разность $\Delta U_{\text{бз}}$ непосредственно приложена ко входу $A2$, работающему в качестве неинвертирующего усилителя с коэффициентом усиления

$$K_U = 1 + R_8/R_7. \quad (4.74)$$

Следовательно, выходное напряжение схемы $U_{\text{вых}}$ пропорционально логарифму входного сигнала U_c и температуре:

$$U_{\text{вых}} = K_U \Delta U_{\text{бз}} = (1 + R_8/R_7) \varphi_T \ln [(R_6/R_1) (U_c/E_k^+)]. \quad (4.75)$$

График передаточной функции данной схемы представлен на рис. 4.17, б, причем динамический диапазон логарифмирующего усилителя составляет 80 дБ (4 дек.) [9]. Температурная ошибка передаточной функции в данной схеме равна 0,3% на 1°C , что определяет абсолютную ошибку на уровне ± 1 В на краях диапазона U_c , при колебаниях внешней температуры на $\pm 25^\circ \text{C}$ относительно нормальной ($+25^\circ \text{C}$).

На рис. 4.18, а показана схема генератора логарифмической функции с еще большим динамическим диапазоном (до 100 дБ), в которой в качестве элемента нелинейной ООС используется транзистор $VT1$. На эмиттер этого транзистора с выхода $A1$ подается сигнал обратной связи от делителя $R1-RT$, подключенного через переход база—эмиттер транзистора $VT2$. Коллекторный ток транзистора $VT1$ с большой точностью равен входному току схемы $I_{\text{вх}}$ (на вход $A1$ ток не ответвляется). Ток коллектора транзистора $VT2$ поддерживается постоянным: $U_{\text{он}}/R_3 = 10$ мкА, поэтому потенциал на его переходе база—эмиттер постоянный. Выходное напряжение схемы соответствует разности потенциалов, возникающей на переходах база—эмиттер транзисторов $VT1$ и $VT2$:

$$U_{\text{вых}} = (U_{\text{бз2}} - U_{\text{бз1}}) (R_1 + R_t)/R_t = \Delta U_{\text{бз}} (R_1 + R_t)/R_t. \quad (4.76)$$

Если эти транзисторы составляют интегральную пару (полагаем, что токи утечки I_s одинаковы), то $\Delta U_{\text{бз}} = \varphi_T \ln (I_{\text{к1}}/I_{\text{к2}})$. Следовательно, выходное напряжение схемы с определенным масштабом (в данном случае 1 В/дек.) соответствует логарифму входного сигнала:

$$\begin{aligned} U_{\text{вых}} &= -\varphi_T \ln [(U_{\text{вх}}/R_{\text{вх}}) (R_3/U_{\text{он}})] \times (1 + R_1/R_t) = \\ &= -[\lg (U_{\text{вх}}/R_{\text{вх}}) + 5]. \end{aligned} \quad (4.77)$$

Резистор $R8$ служит для балансировки схемы, а терморезистор RT (с $\text{TKR} = +0,3\%/^\circ \text{C}$) — для ее термокомпенсации.

В данной схеме входной ток может изменяться в пределах 10 мкА ... 1 мА, причем в этом диапазоне ошибка генерирования

логарифмической функции не превышает 3%. В схему введены дополнительные конденсаторы коррекции частотной характеристики, что объясняется увеличением усиления внутри петли ООС за счет транзисторов $VT1$ и $VT2$. Время отклика схемы на изменение входного сигнала в 100 раз не превышает 5 мс [9].

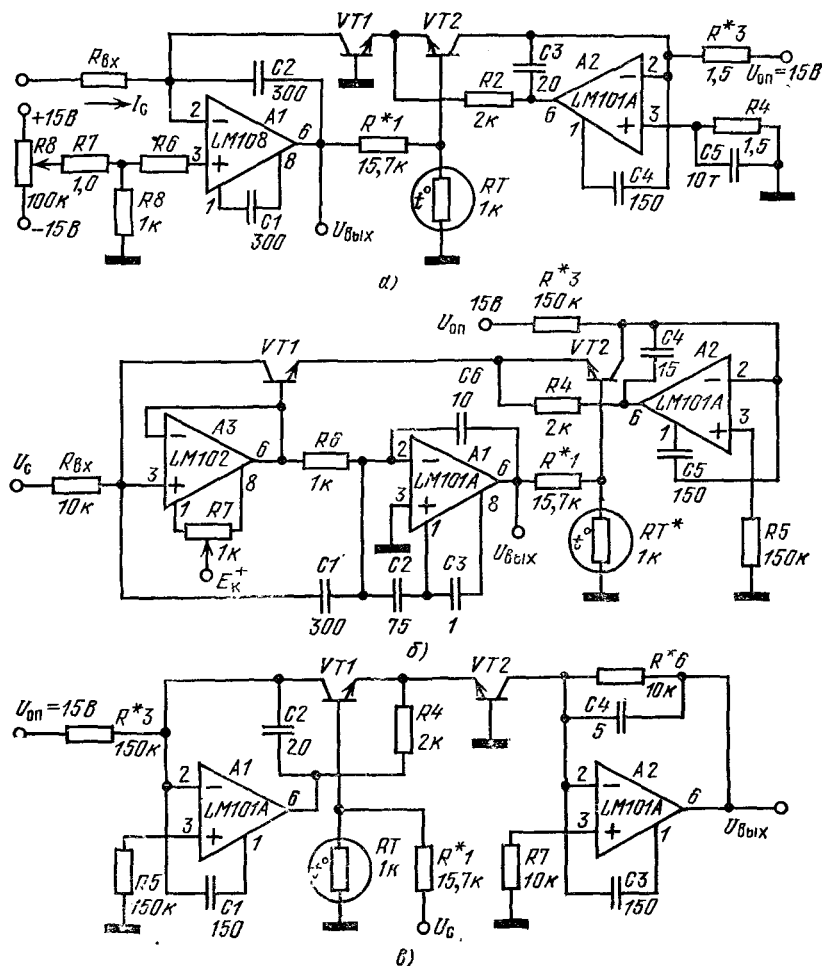
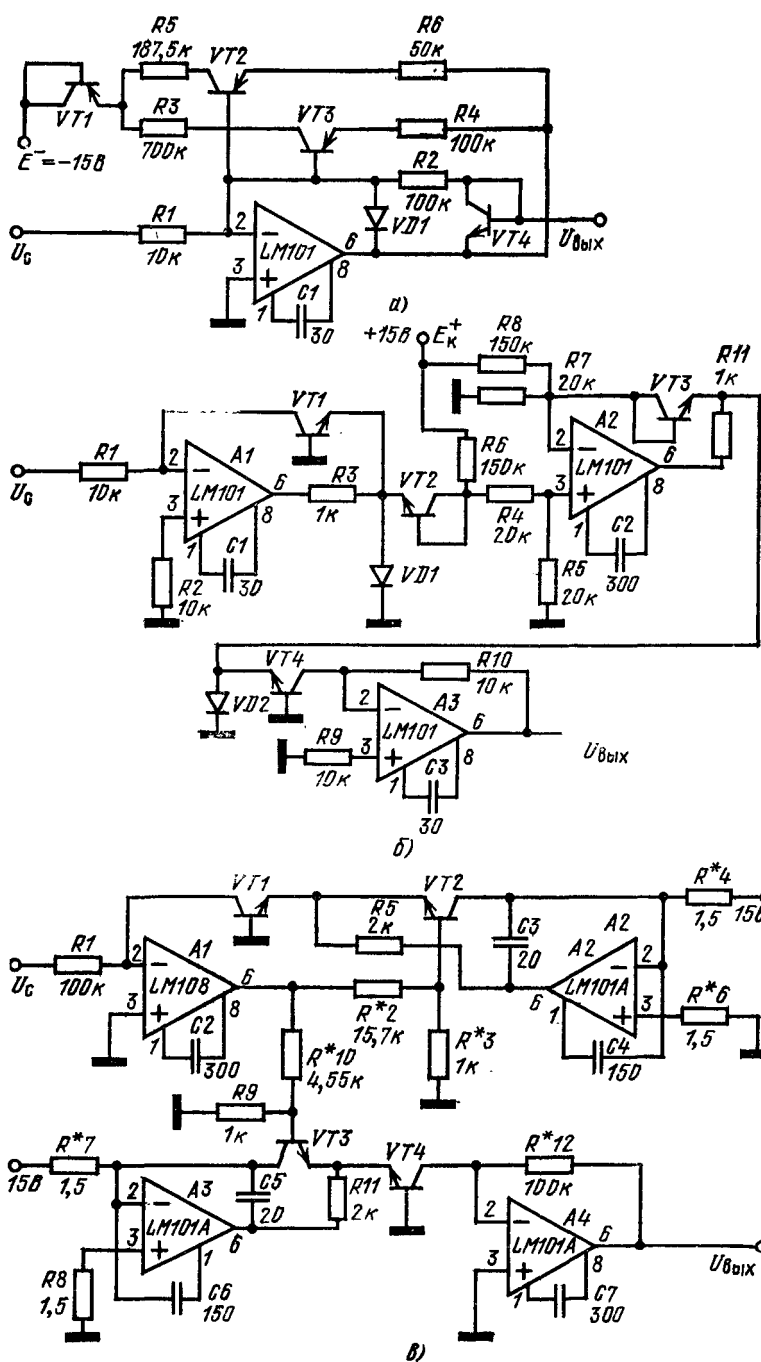


Рис 4.18 Схемы основанные на аналоговом логарифмировании:

а — генератор логарифмирующей функции с большим динамическим диапазоном; б — логарифмирующий усилитель с повышенной скоростью отклика; в — генератор антилогарифмической функции (резисторы, обозначенные *, имеют точность номиналов 1%)

На рис. 4.18, б показана схема [9] логарифмирующего усилителя, имеющего повышенную скорость отклика. В этой схеме ОУ типа LM108 заменен более скоростным усилителем типа LM101A (A1) с коррекцией на опережение. Этот усилитель получает сигнал от



быстродействующего повторителя типа LM102 (А3). Входные токи для этой схемы находятся в пределах 0,1 мкА ... 1 мА (4 дек.). Масштаб логарифмирования в данной схеме равен 1 В/дек., а калибровочное соотношение записывается в виде

$$U_{\text{вых}} = -(\log | U_{\text{вх}}/R_{\text{вх}} | + 4). \quad (4.78)$$

Из основной схемы (рис. 4.18, а) можно сделать генератор антилогарифмической функции (см. рис. 4.18, в). Сигнал на входе транзистора VT2 (напряжение эмиттер—база) генерируется усилителем А1 и транзистором VT1. Ток коллектора транзистора VT2 и управляющее напряжение база—эмиттер связаны экспоненциальной функцией. Ток сигнала вводится внутрь петли обратной связи усилителя А1, поэтому выходное напряжение всей схемы оказывается степенной функцией. В данном случае

$$U_{\text{вых}} = 10^{-U_{\text{вх}}}. \quad (4.79)$$

Используя логарифмирующие свойства p — n -переходов можно строить разнообразные нелинейные схемы. На рис. 4.19, а представлена схема усилителя, имеющего передаточную характеристику с двумя острыми изломами [9]. Для малых входных сигналов $K_U = R_2/R_1$, если можно пренебречь уровнем базовых токов транзисторов VT2 и VT3. Когда напряжение на входе усилителя превышает 2 В (этот уровень определяется напряжением E_K и соотношением номиналов резисторов R2 и R3), то транзистор VT3 переходит в состояние насыщения, ток его базы возрастает и фактически резистор R4 подключается параллельно резистору R2, из-за чего K_U падает в 2 раза. Когда входной сигнал превысит уровень 4 В, то резистор R6 будет подключен параллельно резисторам R2 и R4, поэтому K_U уменьшится в 4 раза. Транзисторы VT1 и VT4 введены в схему для термокомпенсации ее передаточной характеристики.

На основе логарифмирующей схемы можно разрабатывать схемы, извлекающие алгебраические корни [9]. Если логарифм сигнала умножить на 1/2 и проантилогарифмировать, получим значение квадратного корня. Схема, реализующая эту функцию, показана на рис. 4.19, б. В этой схеме сигнал логарифмируется первым каскадом (усилитель А1 — транзистор VT1), сдвигается к нулю транзистором VT2, его уровень делится пополам на резисторах R4—R5, а затем через буферный усилитель А2 (со вспомогательным диодом сдвига уровня VT3) передается на антилогарифмирующий каскад. Этот каскад построен на усилителе А3 и транзисторе VT4. Для калибровки схемы удобно использовать входное напряжение 1 В.

Рис. 4.19. Усилитель с передаточной характеристикой, имеющей два излома (а), схема для извлечения алгебраических корней (б) и генератор кубической функции (в):

Резисторы, обозначенные *, имеют точность номиналов 1%

Для правильно налаженной схемы $U_{\text{вых}} = \sqrt{U_{\text{вх}}} = 1$ В, смещение нуля при этом устраняется подбором номиналов резисторов R_6 и R_8 . Схема малочувствительна к изменениям окружающей температуры, если транзисторы $VT1-VT2$ и $VT3-VT4$ составляют интегральные пары, между которыми не имеется перепадов температуры. При изменении входных сигналов в пределах 0,5 ... 50 В схема обеспечивает точность извлечения корня 1% [9].

На рис. 4.19, в показана нелинейная схема, позволяющая генерировать кубическую функцию ($U_{\text{вых}} = U_{\text{с}}^{(16,7R_0)/(R_0+R_{10})}$).

4.7. Умножители аналоговых сигналов

Операция умножения аналоговых сигналов может быть выполнена несколькими методами. Наиболее часто применяют два из них: метод логарифмирования сигналов и метод управления передаточной проводимостью транзисторов [8—10, 19].

На рис. 4.20, а представлена структурная схема умножителя аналоговых сигналов, в которой используется принцип логарифмирования и антилогарифмирования сигналов. Усилители $A1$ и $A2$ логарифмируют входные сигналы, выходные сигналы этих усилителей суммируются инвертирующим сумматором $A3$, а затем антилогарифмируются усилителем $A4$. Таким образом, схема логарифмирующего умножителя двух аналоговых сигналов содержит четыре усилителя. Такую схему можно выпускать в виде полностью отрегулированного модуля. Достоинством логарифмирующего умножения является широкий динамический диапазон сигналов.

На рис. 4.20, б приведена схема логарифмирования отношения токов, сигналов i_1 и i_2 , построенная на трех ОУ. Схема работоспособна при токах $1 \text{ нА} < (i_1, i_2) < 100 \text{ мкА}$. $A1$ и $A2$ являются логарифмирующими усилителями, а $A3$ вычитает выходные сигналы усилителей $A1$ и $A2$ (разность логарифмов равна логарифму отношения). Выходное напряжение схемы $U_{\text{вых}} = k \lg(i_2/i_1) + U_{\text{см0}}$, причем $k = 1 \text{ В/дек}$.

Аналоговый умножитель двух сигналов U_x и U_y можно построить, и не прибегая к логарифмированию (рис. 4.21, а). Для этого используется метод изменения коэффициента усиления ДУ, построенного на согласованной по параметрам биполярной паре. В этой схеме сигналом U_x изменяется внутреннее сопротивление одного транзистора пары. Поэтому ток i_0 , поступающий от ГСТ, перераспределяется и между коллекторами пары возникает дифференциальный сигнал $U_{\pi} = k_1 U_x$. Сигнал U_y подается на эмиттеры пары, поэтому за счет него изменяется уровень тока $i_0 = E_{\kappa}^-/R_{\text{гст}}$ на величину $\Delta i_0 = U_y/R_y$. Коэффициент усиления ДУ k_1 изменяется пропорционально Δi_0 , следовательно, можно записать $k_1 = k_2 \Delta i_0 = k_2 U_y/R_y$, что соответствует

$$U_{\pi} = k_2 U_y U_x / R_y = k_3 U_y U_x, \quad (4.80)$$

здесь k_2, k_3 — постоянные коэффициенты пропорциональности,

В режиме умножения сигналов при изменениях тока, поступающего от ГСТ, на величину Δi_0 на коллекторах транзисторов дифференциальной пары возникает не только полезный сигнал, но и большие вариации синфазного уровня ($E_R - Ri_0/2$), что является недостатком схемы, так как ограничивает ее точность.

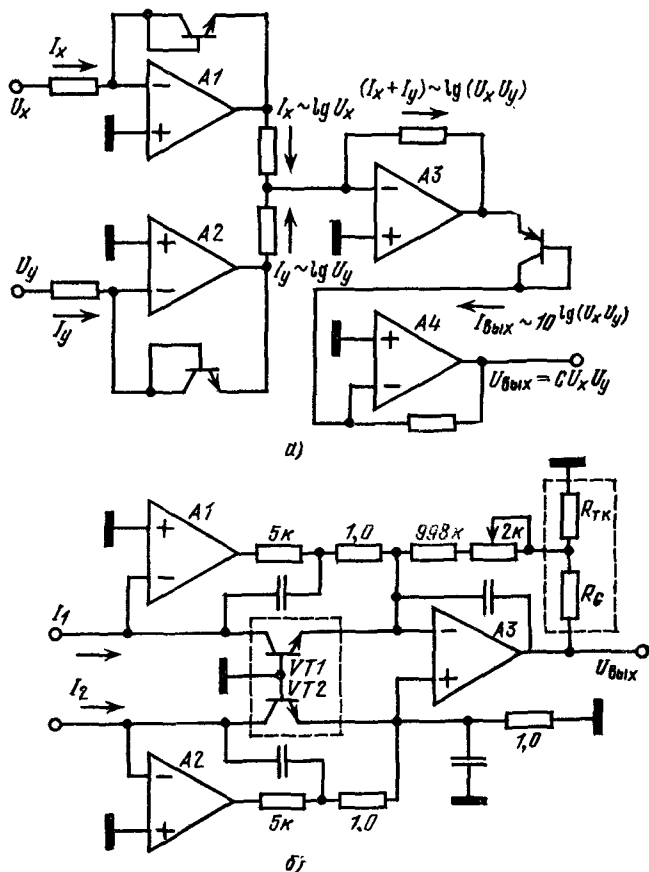
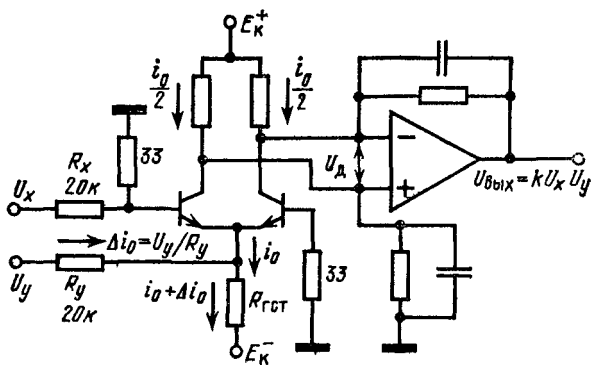
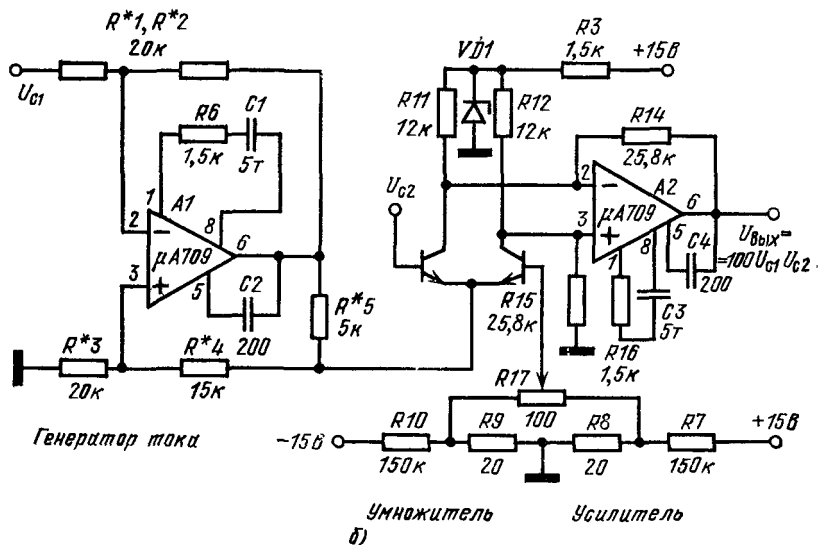


Рис. 4.20. Логарифмирующий умножитель сигналов (а) и схема логарифмирования отношения токов (б)

Полная принципиальная схема умножителя аналоговых сигналов, работающего на принципе регулирования усиления, представлена на рис. 4.21, б. Аналоговый сигнал U_{c1} подается на ГСТ регулирования усиления дифференциальной пары (этот ГСТ собран на А1 типа $\mu A709$), второй сигнал U_{c2} — непосредственно на дифференциальную пару. Напряжение питания ДУ фиксируется стабилитроном $VD1$, что позволяет уменьшить вариации синфазного уровня.

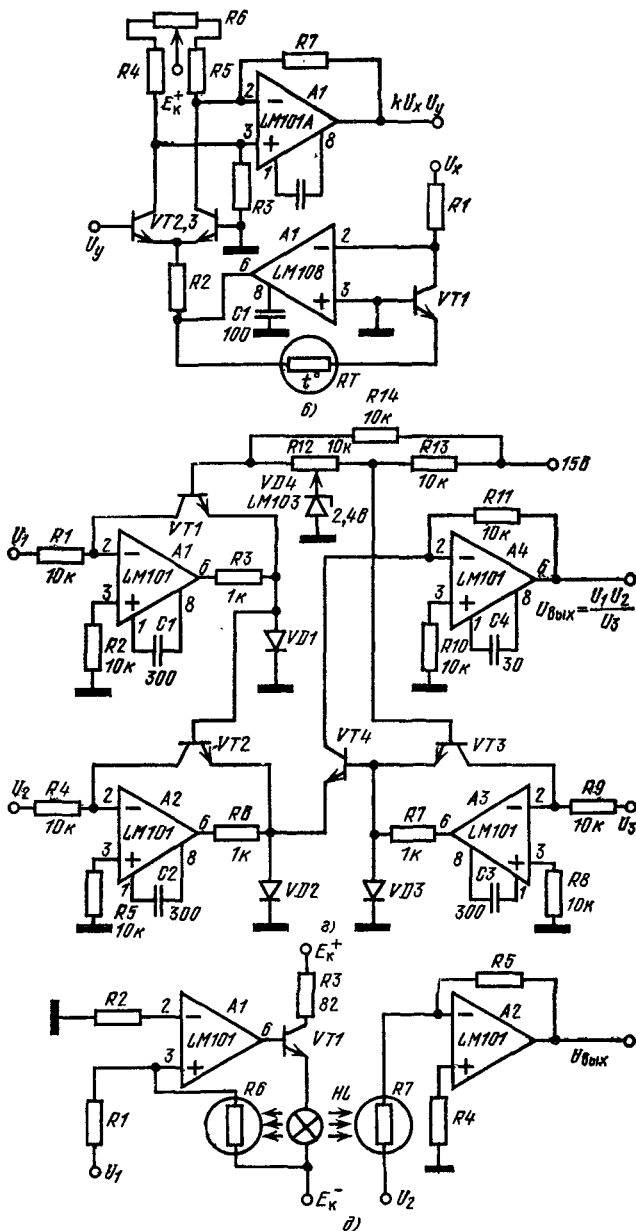


а)



б)

Рис. 4.21. Аналоговые умножители сигналов, работающие на двух ОУ:
а — функциональная схема; б, в — принципиальные схемы умножителей на двух ОУ;
обозначения *, имеют



тающие по принципу изменения крутизны усиления:

б — схема универсального умножителя; в — умножитель с оптической связью (резисторы, точность номиналов 1%)

Выходной дифференциальный сигнал пары усиливается дифференциальным усилителем ($A2$), причем для всей системы

$$U_{\text{вых}} = 100 U_{c1} U_{c2}. \quad (4.81)$$

С помощью резистора $R17$ устанавливается начальное условие $U_{\text{вых}} = 0$ при $U_{c1} = U_{c2} = 0$. Упрощенный вариант этой схемы, выполненный на двух ОУ, представлен на рис. 4.21, в. Схема пригодна для умножения сигналов в двух квадрантах (по полярности) [9].

Схема рис. 4.21, г позволяет реализовать функцию

$$U_{\text{вых}} = U_1 U_2 / U_3, \quad (4.82)$$

где $U_{1,2,3}$ — напряжения трех входных сигналов. В этой схеме три каскада логарифмирующие, а один — антилогарифмирующий. Коллекторный ток транзистора $VT1$ за счет усилителя обратной связи $A1$ поддерживается на уровне U_1/R_1 . Следовательно, напряжение база—эмиттер этого транзистора изменяется пропорционально логарифму входного сигнала U_1 . Каскад $A2 — VT2$ работает в аналогичном режиме. Переходы база—эмиттер транзисторов $VT1$ и $VT2$ соединены последовательно, полученные логарифмы здесь суммируются. Каскад $A3 — VT3$ логарифмирует третий сигнал U_3 . Относительно перехода база—эмиттер транзистора $VT4$ происходит вычитание из суммы логарифмов сигналов U_1 и U_2 логарифма сигнала U_3 , поэтому коллекторный ток транзистора $VT4$, пропорциональный экспоненте управляющего этим транзистором напряжения, соответствует отношению $U_1 U_2 / U_3$. Этот ток на выходе $A4$ преобразуется в выходное напряжение.

В данной схеме транзисторы $VT1—VT3$ и $VT2—VT4$ образуют транзисторные пары, которые должны находиться в одинаковых температурных условиях. Диапазон входных сигналов этой схемы может составлять 50 мВ ... 50 В, здесь обеспечивается точность работы до 1% [9].

На рис. 4.21, д показана схема аналогового умножителя сигналов, обеспечивающая умножение в трех квадрантах. Умножитель построен по принципу управления сопротивлением фоторезисторов за счет изменения светового потока. Усилитель $A1$ масштабирующий, он обслуживает лампу, светом которой (яркость пропорциональна уровню сигнала U_1) изменяется сопротивление фоторезистора $R6$. Сигнал U_2 усиливается инвертирующим усилителем $A2$. Так как усиление этого каскада пропорционально сопротивлению $R7$, то оказывается, что $U_{\text{вых}} \approx U_1 U_2$. Включением сопротивления «оптической» обратной связи $R6$ обеспечивается линейность передаточной характеристики схемы. Фотосопротивления должны быть подобраны в пару, одинаково засвечиваться лампой HL и иметь одинаковую температуру. Сигнал U_1 должен быть положительным, а U_2 может быть двухполярным [9].

В схемы выпрямления и детектирования сигналов напряжение открывания p — n -перехода (около 0,7 В) может вносить недопустимо большие ошибки. Для измерительных приборов, определяющих эффективные значения малых сигналов, необходимы вентили с малым порогом открывания [22, 23].

Схема однополупериодного выпрямителя сигнала (рис. 4.22, а), в которой диод используется как нелинейный элемент в цепи ООС, позволяет снизить его пороговое напряжение в K_0 раз [8]. ОУ типа $\mu A702$, на котором основана схема, совместно с кремниевым диодом-вентилем $VD3$ позволяет получить значение порога открывания выпрямителя примерно на уровне 1 мВ. Для положительных полуволн сигналов выходное напряжение ОУ равно нулю, так как левый полюс резистора $R2$ присоединен к суммирующей точке усилителя и диод $VD3$ в этот период времени закрыт отрицательным выходным напряжением ОУ. Диод $VD2$ вспомогательный, он защищает входы ОУ от перегрузки положительными сигналами и триггерного эффекта. Для отрицательных полуволн входного сигнала диод $VD3$ открывается и выпрямитель работает как инвертирующий усилитель $U_{\text{вых}} = -U_c R_2 / R_1$ с малым выходным импедансом.

Добавление к предыдущей схеме инвертирующего сумматора позволяет реализовать схему двухполупериодного выпрямителя сигнала (или, по-другому, усилителя абсолютного уровня, т. е. модуля сигнала). Схема этого устройства представлена на рис. 4.22, б. Здесь $A1$ работает в схеме однополупериодного выпрямителя с единичным усилением, дающего отрицательный выходной сигнал только при положительных полуволнах входного сигнала. Отрицательные полуволны выпрямленного сигнала через резистор $R6$ поступают на инвертирующий усилитель $A2$, а через резистор $R10$, на данный каскад поступает весь входной сигнал.

В точке суммирования токов Σ (рис. 4.22, б) сигналы складываются и на выходе $A2$ появляются только положительные импульсы напряжения, последовательно повторяющие по форме положительные и отрицательные полуволны исходного сигнала U_c , что соответствует модулю этого сигнала.

С помощью ОУ можно строить эффективные схемы пиковых детекторов, обладающих большими постоянными времени на разряд и малыми на заряд емкости, сохраняющей пиковый уровень входного сигнала. Одна из таких схем представлена на рис. 4.22, в, она построена на ОУ типа $\mu A702$. По сути, это модифицированный однополупериодный выпрямитель (рис. 4.22, а). При отрицательном пике входного сигнала потенциал выхода ОУ становится положительным, поэтому конденсатор $C1$ быстро заряжается током выходного каскада ОУ через резистор $R6$. В этом режиме усилитель является инвертирующим повторителем: $K_U = -R_5 / R_1 = -1$. Вре-

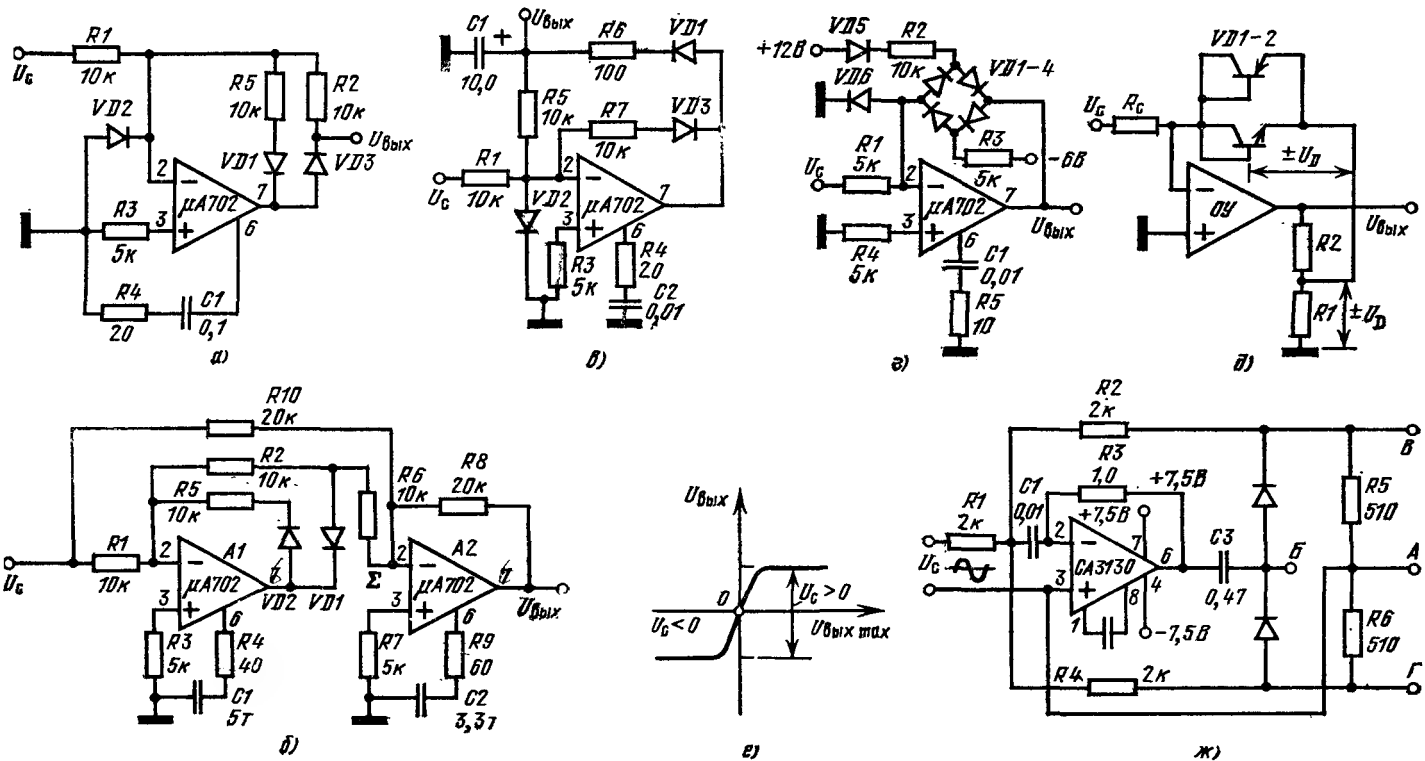


Рис. 4.22. Выпрямители (детекторы) сигналов:

а — однополупериодный; б — двухполупериодный; в — пиковый; г — детектор обнаружения момента перехода функции через нуль; д — то же, но с логарифмирующей функцией; е — передаточная функция этой схемы; ж — двухполупериодный на одном ОУ (резисторы $R1 \dots R4$ имеют точность 0,1%, А — общий вывод, Б — выход абсолютного уровня, В и Г — выходы положительных и отрицательных полувольт)

ная заряда конденсатора определяется постоянной времени выходной цепи

$$\tau_{\text{зар}} = C_1 (R_{\text{вых}} + R_6 + R_{\text{д}}), \quad (4.83)$$

где $R_{\text{вых}} = 200 \text{ Ом}$ — выходное сопротивление ОУ; $R_{\text{д}} \approx 50 \text{ Ом}$ — внутреннее сопротивление диода $VD1$; $R_6 = 100 \text{ Ом}$ — резистор ограничения тока нагрузки.

Постоянная времени разряда в данной схеме формируется резистором $R5$ и сопротивлением нагрузки $R_{\text{н}}$:

$$\tau_{\text{разр}} = C_1 (\bar{R}_5 || R_{\text{н}}). \quad (4.84)$$

При коэффициенте усиления ОУ $K_0 = 2000$ и при напряжении на конденсаторе C 10 В управляющее напряжение между входами ОУ составляет 5 мВ . Это напряжение является порогом детектора. На рис. 4.22, *а* показана принципиальная схема детектора, срабатывающая в момент превышения сигналом нулевого потенциала. Такие устройства часто применяются в измерительных и индикаторных приборах, для генерации нулевых отметок. Данная схема не имеет гистерезиса, как триггер Шмитта, и не дает существенного сдвига нулевого уровня, который наблюдается в многокаскадных усилителях-ограничителях. Устройство реагирует на малые положительные и отрицательные отклонения входного сигнала от нуля. Порог срабатывания детектора $\pm 0,5 \text{ мВ}$, при этом выходная амплитуда ОУ равна $\pm 1,5 \text{ В}$.

Диоды, обладающие логарифмической вольт-амперной характеристикой, используются в цепи ООС усилителя для создания специальных нелинейных передаточных функций. На рис. 4.22, *б* представлена упрощенная схема детектора, срабатывающая в момент превышения сигналом нулевого потенциала. Передаточная функция данного устройства (рис. 4.22, *в*) имеет вблизи нуля входного сигнала большую крутизну. При большом входном сигнале усилитель переходит в режим повторителя, так как открываются диоды обратной связи. Амплитуда выходного сигнала $U_{\text{вых max}} = 2(1 + R_2/R_1) U_{\text{д}}$.

Операционный усилитель типа CA3130 (см. § 7.8), обладающий сверхвысоким входным сопротивлением и большой скоростью отклика ($\rho = 10 \text{ В/мкс}$), можно использовать для построения выпрямителей, обладающих повышенной точностью. На рис. 4.22, *ж* показана схема двухполупериодного выпрямителя, у которого с выхода B снимается абсолютный уровень сигнала, а с выходов B , Γ — положительные и отрицательные полувольты (относительно общей точки A). Полное выпрямленное напряжение наблюдается между выходами B и Γ .

Рассмотрим применение в детекторных схемах ОУ типов LM101 и LM101A, а также повторителя типа LM102, отличающихся большим диапазоном допустимых входных сигналов и двухтактным выходным каскадом [9]. В некоторых из нижеследующих схем нельзя

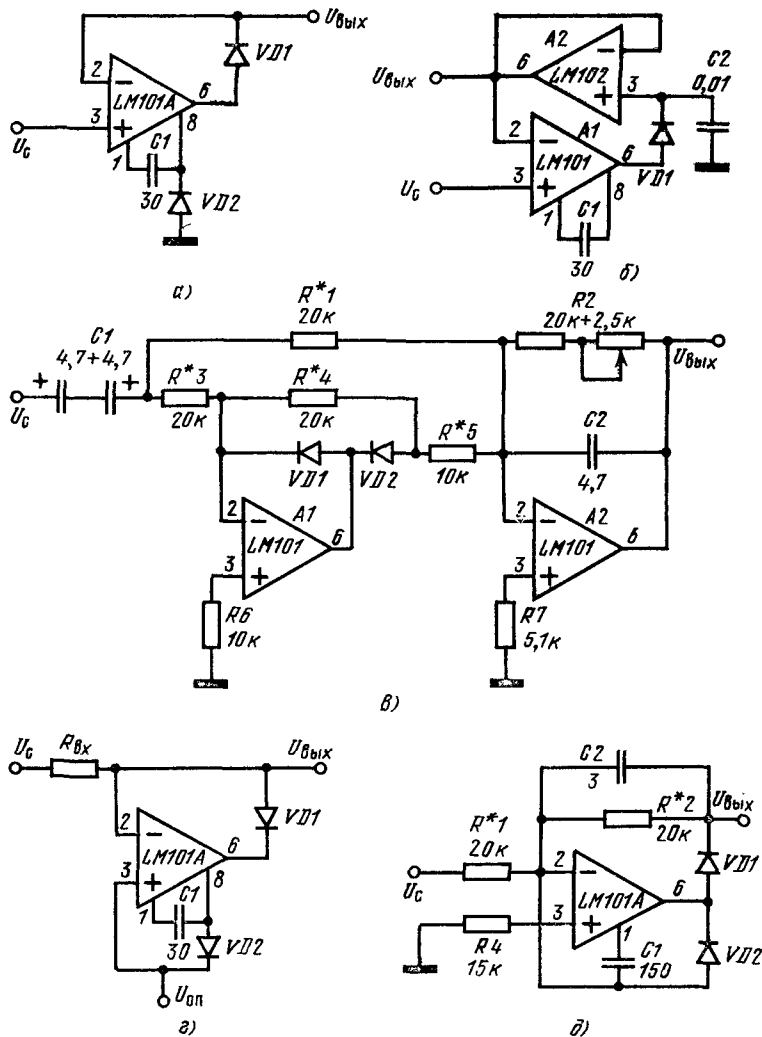
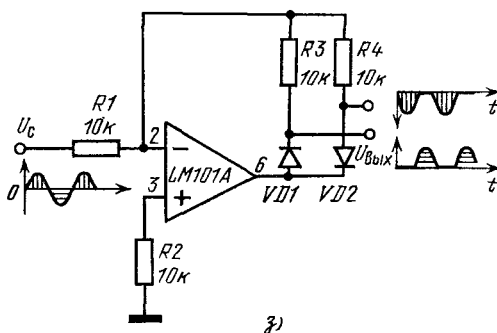
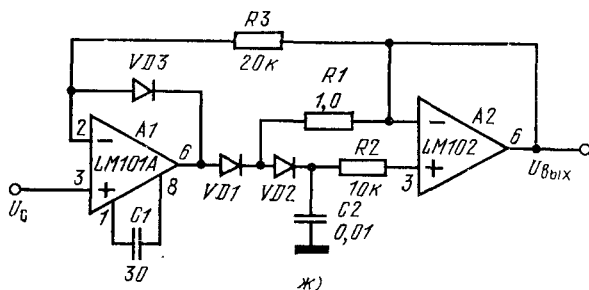
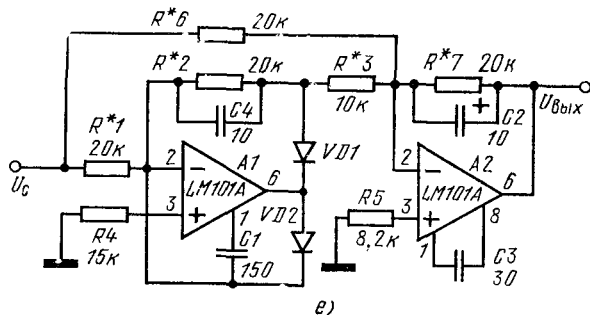


Рис. 4.23. Различные детекторные

а — прецизионный диод; б — пиковый детектор; в — двухполупериодный выпрямитель с одним выпрямителем; г — пиковый детектор с малым дрейфом; д — детектор с

использовать простейшие ОУ типов $\mu A702$, $140UD1$, $\mu A709$ и $153UD1$ (из-за опасности пробоя по входам).

На рис. 4.23, а показана простая схема прецизионного диода. Если входное напряжение $U_{вх}$ положительное, то диод $VD1$ открыт, цепь ООС замкнута, выходное напряжение $U_{вых}$ имеет положительную полярность и повторяет форму положительной полуволны



схемы на ОУ типа LM101A:

усредняющим фильтром; г, д — варианты схем прецизионных диодов; е — двухполупер-
двумя выходами (резисторы, обозначенные *, имеют точность номиналов 1%)

входного сигнала. Порог открывания этой схемы менее 0,1 мВ. Для отрицательных сигналов $U_{вх}$ напряжение на выходе б отрицательное, диод VD1 закрыт и $U_{вых}$ близко к нулю (через нагрузку протекает ток смещения инвертирующего входа).

На базе рассмотренного прецизионного диода построена схема пикового детектора (рис. 4.23, б). К диоду подключены накопи-

тельный конденсатор $C2$ и буферный повторитель типа LM102, предупреждающий саморазряд конденсатора. Конденсатор заряжается до пикового уровня первого положительного импульса, открывающего диод $VD1$. Следующие импульсы могут открыть диод и подзарядить конденсатор в том случае, если их амплитуда превысит потенциал, накопленный на конденсаторе ранее.

Схему двухполупериодного выпрямителя с усредняющим фильтром (рис. 4.23, в) удобно применять для вольтметров переменного напряжения. Эта схема без конденсатора $C2$ превращается в прецизионный усилитель переменного сигнала, а без конденсатора $C1$ — в детектор модуля сигнала с постоянной составляющей. При отрицательном входном сигнале $A1$ не участвует в работе схемы, так как его выходное напряжение ограничивается на уровне $+0,7$ В (из-за ограничительного диода $VD1$) и диод $VD2$ оказывается запертым. Второй усилитель работает в этот момент в режиме инвертирующего повторителя ($A2$, обслуживаемый резисторами $R1$ и $R2$), генерируя на выходе положительное напряжение; так как на его вход поступает отрицательный ток сигнала. При положительном входном напряжении в режиме инвертирующего повторителя работает $A1$ (резисторы $R3$ и $R4$). Отрицательный ток отклика от $A1$ через резистор $R5$ поступает в точку суммирования токов усилителя $A2$. Этот ток по уровню в два раза больше, чем положительный ток сигнала, поступающий непосредственно от входа через резистор $R1$. Разность токов (отрицательный входной ток) и в этом случае преобразуется усилителем $A2$ в положительное выходное напряжение.

Два варианта ранее рассмотренного прецизионного диода показаны на рис. 4.23, г, д. Первая из этих схем работает в режиме прецизионного ограничителя сигнала по заданному опорному уровню $U_{оп}$. Выходное напряжение $U_{вых}$ ограничивается на уровне $U_{оп}$ лишь в том случае, когда входное напряжение $U_{вх}$ примерно на $0,1$ мВ больше, чем опорное напряжение $U_{оп}$. В этом случае диод $VD1$ открыт и $U_{вых} = U_{оп}$. Диод $VD2$ вспомогательный, он ограничивает скорость отклика ОУ и предупреждает возникновение режима насыщения выходного каскада, когда диод $VD1$ заперт (если $U_{вх} < U_{оп}$). Вторая схема (рис. 4.23, д) является однополупериодным выпрямителем, имеющим точность работы лучше 1% в диапазоне частот $0 \dots 100$ кГц. На базе этой схемы удобно построить двухполупериодный выпрямитель (рис. 4.23, е), принцип действия которого аналогичен ранее рассмотренному (рис. 4.23, в).

На рис. 4.23, ж приведена схема пикового детектора с малым дрейфом выходного уровня, а на рис. 4.23, з изображена схема детектора, имеющего два выхода для каждой из полуволн.

4.9. Схемы интеграторов и дифференциаторов

Устройства, в которых ОУ используются совместно с реактивными элементами в цепи обратных связей, имеют весьма широкое распространение. В данном параграфе рассмотрим простейшие звенья: интегрирующее и дифференцирующее [25].

Интегратор аналоговых сигналов, схема которого приведена на рис. 4.24, *а* является самым простым устройством с реактивным элементом в петле ООС. Если на вход интегратора подан сигнал E_c (например, в виде скачка, как это показано на рис. 4.24, *б*), то во время переходного процесса усилитель находится в линейном режиме. Из-за полной ООС (правило 2 из § 3.3) потенциал точки суммирования токов в схеме $U_\Sigma = 0$, поэтому через резистор R_1 течет ток переходного процесса:

$$i_R = (E_c - U_\Sigma)/R_1 \approx E_c/R_1. \quad (4.85)$$

Так как во входную цепь высококачественного ОУ ток сигнала не протекает (правило 1 из § 3.3), то через конденсатор C протекает ток заряда

$$i_c = -i_R, \quad (4.86)$$

поэтому напряжение на конденсаторе C соответствует интегралу напряжения входного сигнала E_c :

$$U_c = (1/C) \int i_c dt = -(1/C) \int i_R dt = -[1/(R_1 C)] \int E_c dt. \quad (4.87)$$

Поскольку левая (по схеме) обкладка конденсатора присоединена к «искусственной земле», существующей во время интегрирования, то выходное напряжение интегратора примерно равно напряжению на конденсаторе.

Для скачка входного сигнала E_c интеграл является линейной функцией

$$U_{\text{вых ит}} = U_c = -E_c t / (R_1 C), \quad (4.88)$$

где $U_{\text{вых ит}}^*$ — идеализированное выходное напряжение интегратора; $R_1 C = T$ — постоянная времени интегратора.

Этим свойством интегратора пользуются для создания прецизионных генераторов линейного пилообразного напряжения, причем напряжение на выходе реального интегратора мало зависит от собственного коэффициента усиления ОУ.

Уровень ошибки (ΔU , см. рис. 4.24, *б*) определяется степенью приближения свойств ОУ к идеальным: отсутствием входного тока и точностью предположения, что $U_\Sigma = 0$. Для специальных ОУ со сверхвысоким входным сопротивлением может быть достигнуто время нарастания интеграла сигнала до уровня входного сигнала 24 ч. Переходной процесс интегрирования положительного скачка прекращается, когда выходной сигнал приблизится к напряжению питания E_k^- .

Интегратор сигнала является усилителем низких частот. Он пропускает на выход постоянную составляющую сигнала, а его диаграмма Боде имеет постоянную времени $T = RC$, что соответствует полосе пропускания по уровню -3 дБ

$$f_{-3\text{дБ}} = 1/(2\pi T). \quad (4.89)$$

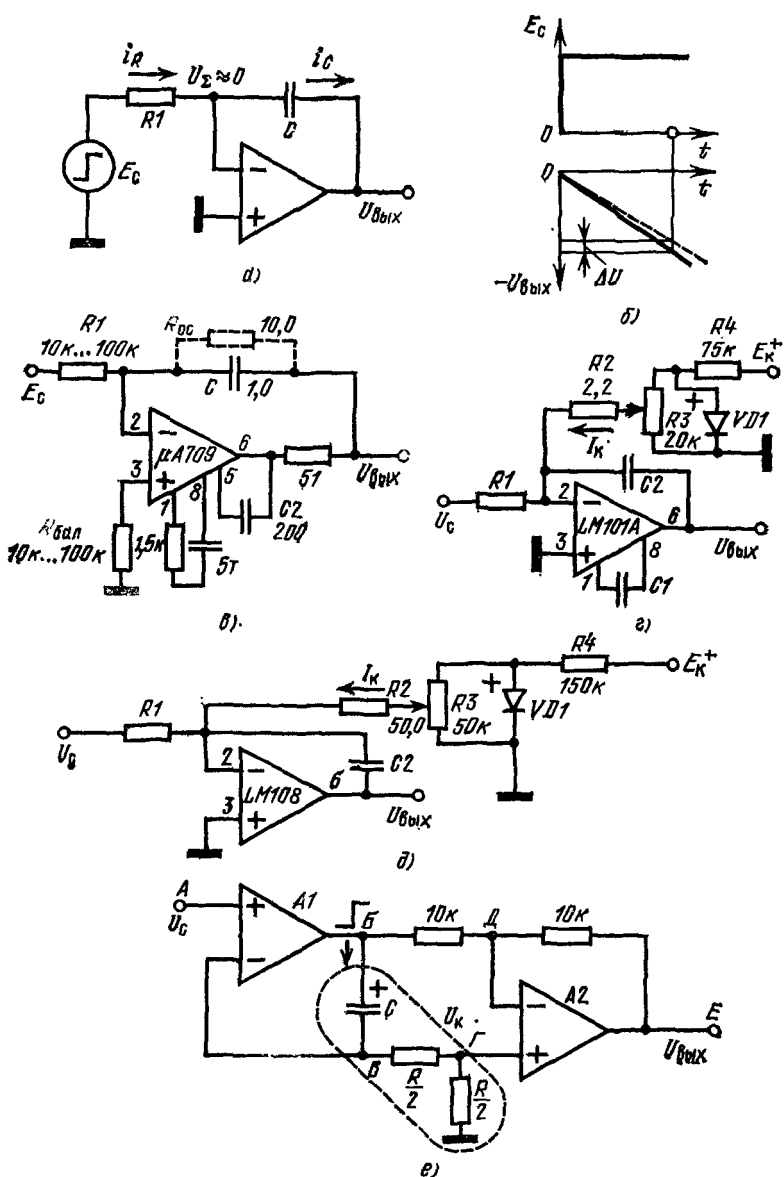


Рис. 4.24. Инвертирующий интегратор:

а — функциональная схема; б — графики сигналов в интеграторе; в — схема интегратора на ОУ типа $\mu A709$ (153УД1); г — интегратор на ОУ типа LM101A (153УД6); д — интегратор с большой постоянной времени и схемой компенсации дрейфа постоянного уровня; е — интегратор с большим входным сопротивлением

Скорость изменения выходного напряжения интегратора можно определить, продифференцировав (4.88):

$$dU_{\text{вых}}/dt = -E_c/(R_1 C) = -(E_c/R_1)/C = -I_c/C. \quad (4.90)$$

На рис. 4.24, в представлена принципиальная схема интегратора. Этот узел можно использовать в аппаратуре в качестве вспомогательного генератора пилообразного напряжения или низкочастотного звена оптимальной обработки сигнала. При построении схем интеграторов важно учитывать, что входной ток $I_{\text{вх}}^-$ протекает по резистору источника сигнала R_1 , поэтому в цепь неинвертирующего входа необходимо включить резистор балансировки $R_6 = R_1$.

Статические ошибки входного каскада ОУ также вносят за время t существенные ошибки в интеграл сигнала

$$U_{\text{вых ош}}(t) = U_{\text{см0}} + (U_{\text{см0}}/R_1 - I_{\text{вх}}^-)(t/C). \quad (4.91)$$

Ошибки, возникающие из-за входного тока $I_{\text{вх}}^-$, устраняют обычно добавлением в суммирующую точку интегратора компенсирующего тока. Если этого не сделать, то, как можно вывести из формулы (4.91), через некоторое время конденсатор зарядится током смещения усилителя и интегратор перестанет работать. Для устранения этого эффекта в схему рис. 4.24, в введен резистор утечки $R_{\text{ос}} = 10 \text{ МОм}$. Влияние напряжения $U_{\text{см.у}}$ усилителя на выходную ошибку интегратора можно уменьшить, если сбалансировать ОУ при некоторой средней рабочей температуре и выбрать R_1 минимальным по номиналу.

На рис. 4.24, г, д представлены две схемы, которые удобно использовать для компенсации влияния на интегратор входного тока смещения биполярного ОУ [9]. Здесь от стабилизированного источника (кремниевый диод VD_1) через резисторы с номиналами, соизмеримыми с уровнем входного сопротивления ОУ, в точку суммирования для транзистора инвертирующего входа вводится малый ток компенсирующего смещения $I_{\text{к}}$. Этим исключается самозаряд конденсатора входным током ОУ (см. также рис. 3.25, б).

Входное сопротивление схем интеграторов с одним ОУ не всегда удастся принципиально увеличить. На рис. 4.24, е показана схема интегратора, построенная на двух ОУ [33]. Здесь A_2 работает в дифференциальном режиме (в данном случае как повторитель разности). Конденсатор интегратора C заряжается от выхода первого буферного усилителя A_1 через резисторы $R/2 + R/2$ (т. е. постоянная времени $T = RC$). В момент начала переходного процесса конденсатор C представляет собой короткозамкнутую цепь, поэтому $U_{\text{к}} = 0$, A_1 работает как повторитель и в точке B напряжение равно входному, т. е. $U_{\text{с}}$. С течением времени напряжение на конденсаторе увеличивается $U_{\text{к}} = (1/RC) \int U_{\text{с}} dt$, а в точке B оно также соответствует входному сигналу $U_{\text{с}}$. Следовательно, A_2 получает разность напряжений $(U_{\text{б}} - U_{\text{в}}) = U_{\text{к}}$ и инвертирует ее. На выходе сигнал соответствует отклику обычной схемы.

На рис. 4.25 показаны две необычные схемы использования интегратора. Схема удвоителя частоты цифровых сигналов (рис. 4.25, а) построена на трех усилителях ($A1$ и $A3$ — компараторы, $A2$ — интегратор). Диаграммы сигналов в точках 1—4 этой схемы показаны на рис. 4.25, б. Принцип работы схемы заключается в том, что интегрирующее звено задерживает сигнал на $1/4$ периода, выходное пилообразное напряжение после усилителя-ограничи-

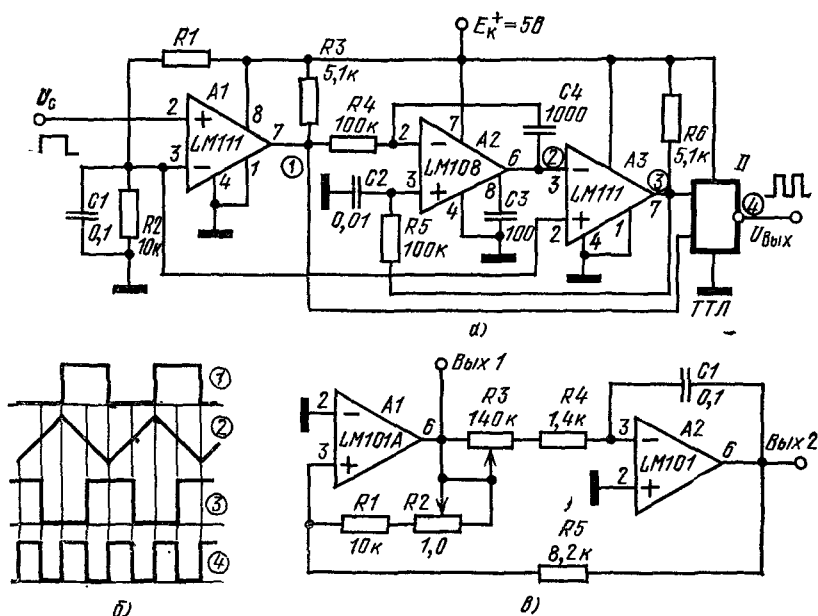


Рис. 4.25. Импульсные схемы, построенные на базе интегратора.

а — удвоитель частоты цифровых сигналов; б — процессы в удвоителе; в — генератор прямоугольных (Вых 1) и треугольных (Вых 2) импульсов (резистором $R2$ изменяется амплитуда, а резистором $R3$ — частота треугольных импульсов)

теля (2) превращается в прямоугольное напряжение (3). ТТЛ-ключ (D) суммирует исходный (1) и сдвинутый (3) сигналы. На выходе ключа сигнал (4) имеет удвоенную частоту.

На рис. 4.25, в представлена схема автогенератора с выходами прямоугольных и треугольных импульсов. Здесь $A1$ работает в режиме нуль-компаратора с гистерезисом (т. е. усилителя-ограничителя), а $A2$ — в режиме интегратора. Петля обратной связи охватывает оба ОУ и замыкается через резистор $R5$. Частота генерации определяется элементами интегратора $R3, R4$ и $C4$, а уровень выходных сигналов регулируется глубиной положительной ОС $A1$.

Уровень электрических потерь в конденсаторе C особенно для емкостей большого номинала во многом определяет точность интег-

рирования, так как конденсатор имеет собственную постоянную времени

$$T_c = R_{из}C, \quad (4.92)$$

где $R_{из}$ — эквивалентное сопротивление изоляции.

Наиболее удачными считаются конденсаторы с синтетическими диэлектриками. Например, высококачественный конденсатор емкостью 1 мкФ с полистироловым пленочным диэлектриком может иметь сопротивление изоляции около $2 \cdot 10^5$ МОм, что соответ-

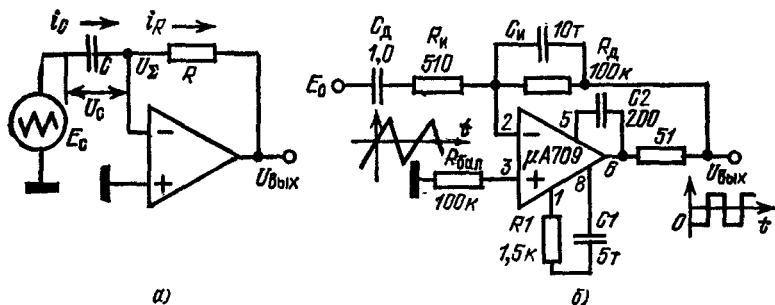
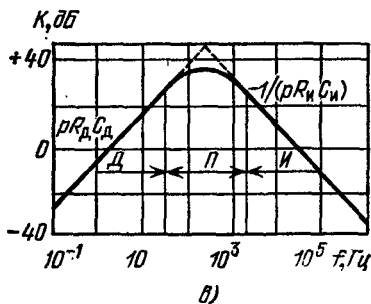


Рис. 4.26. Дифференциатор сигналов:

а — функциональная схема, б — принципиальная схема; в — ее частотная характеристика (Д — полоса дифференцирования, И — интегрирования, П — пропорциональности)



ствует постоянной времени $2 \cdot 10^5$ с. Одним из важнейших достоинств интегратора на ОУ по сравнению с простейшими интегрирующими звеньями является то, что в цепи ООС можно применять высококачественные конденсаторы, имеющие обычно небольшие номиналы. Постоянная времени T при этом устанавливается на требуемом уровне за счет выбора увеличенного номинала $R1$ (это допустимо, если усилитель имеет сверхвысокое входное сопротивление).

Дифференциатор сигналов, построенный на ОУ, является усилителем высоких частот. Схема дифференциатора представлена на рис. 4.26, а. Если на вход дифференциатора подать напряжение сигнала E_c , то оно будет практически полностью приложено к конденсатору C , так как $U_{\Sigma} \approx 0$ (правило 2 из § 3.3), поэтому через конденсатор потечет ток заряда:

$$i_c = C (dU_c/dt) = (dE_c/dt) C, \quad (4.93)$$

который по уровню равен току, проходящему через резистор обратной связи R (правило 1 из § 3.3).

$$i_R = -i_C = -(dE_C/dt) C, \quad (4.94)$$

Таким образом,

$$U_{\text{вых}} = i_R R = -RC (dE_C/dt), \quad (4.95)$$

где RC — постоянная времени дифференциатора.

Для идеального дифференциатора, построенного по схеме рис. 4.26, *а*, требуется синтезировать амплитудно-частотную характеристику, неограниченно нарастающую в области высоких частот, что соответствовало бы бесконечно широкой полосе усиления ОУ.

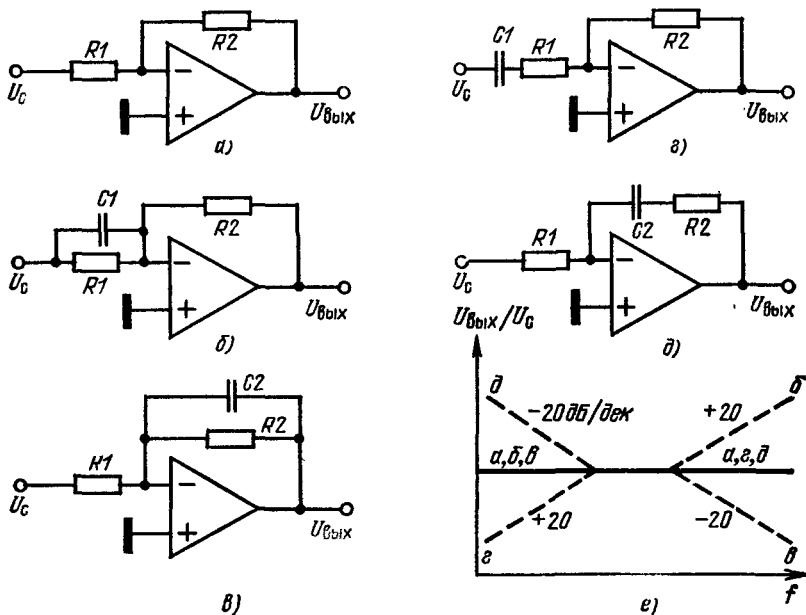


Рис. 4.27. Реактивные звенья на основе инвертирующей схемы:

а — инвертирующий усилитель; *б* — схема с подъемом верхних частот; *в* — схема с завалом верхних частот; *г* — с завалом нижних частот; *д* — с подъемом нижних частот; *е* — семейство нормированных частотных характеристик предыдущих схем

Следовательно, быстродействие и точность реального дифференциатора будут ограничены высокочастотным спадом усилителя. Кроме того, при замкнутой обратной связи приходится специально корректировать частотную характеристику, чтобы обеспечить устойчивость усилителя. Из-за этих ограничений точное дифференцирование с помощью ОУ затруднительно и реальная схема имеет вид пропорционально-интегро-дифференцирующего звена [8].

Принципиальная схема и частотная характеристика такого звена представлены на рис. 4.26, *б, в*. Этот усилитель работает как поло-

совой УНЧ без постоянной составляющей, коэффициент его усиления на средних частотах (если $R_d C_d \ll R_n C_n$) фиксируется отношением номиналов $R_d/R_n \approx 200$, т. е. примерно 46 дБ [8].

В общем случае на основе инвертирующего включения ОУ (рис. 4.27, а) с помощью одного конденсатора можно построить четыре схемы с частотно-зависимым коэффициентом усиления (рис. 4.27, б—д). На рис. 4.27, е показаны однополюсные частотные характеристики этих схем. Буквенные обозначения характеристик соответствуют индексации схем (рис. 4.27, а—д).

4.10. Простые полосовые схемы

На основе ОУ и как минимум двух реактивных элементов (обычно конденсаторов) можно проектировать усилители, имеющие свойства фильтров: резонансных, режекторных, а также пропускающих нижние или высокие частоты. Такие фильтры часто называются активными [26]. Их наиболее эффективно удастся использовать в диапазоне сверхнизких и низких частот (единицы герц — единицы килогерц). В этом диапазоне частот невыгодно применять в качестве реактивных элементов индуктивности большого номинала, имеющие невысокую добротность и стабильность. В то же время к быстродействию и стабильности работы ОУ здесь не предъявляется особых требований.

В активном фильтре ОУ используется совместно с конденсаторами, но необходимый сдвиг фаз, моделирующий индуктивность, создается за счет петли обратной связи. Если собственный паразитный сдвиг фаз внутри ОУ невелик, то свойства реактивного усилительного каскада с хорошей точностью соответствуют свойствам реальной индуктивности. На высоких частотах, где начинается спад частотной характеристики ОУ, поведение синтезированной индуктивности из-за набега фазы внутри усилителя не соответствует параметрам катушки, поэтому гораздо труднее рассчитать ход частотных и фазовых зависимостей активного фильтра. Из-за разброса фазовых характеристик ОУ от экземпляра к экземпляру каждый каскад требует сложной подстройки.

Наименьший сдвиг фаз внутри ОУ наблюдается до частоты первого излома характеристики (см. рис. 1.20, б). Следовательно, в этом диапазоне частот построение малосигнальных фильтров на двух-трех реактивных элементах особых трудностей не представляет.

Если выходной сигнал фильтра должен иметь большую амплитуду, следует выбирать усилители с наибольшими значениями скорости отклика ρ , от которой зависит предельная неискаженная амплитуда сигнала (см. рис. 3.11, а). Кроме того, статические свойства ОУ, применяемых для построения фильтров, должны быть близки к идеальным ($R_{вх} \rightarrow \infty$, а $R_{вых} \rightarrow 0$), в этом случае реактивные цепи могут работать в согласованном режиме. Наконец, особые требования предъявляются к качеству конденсаторов, которые должны иметь повышенные точности значений номиналов, стабиль-

ности и добротности. Конденсаторы большого номинала (свыше 100 тыс. пФ) этими свойствами не обладают, поэтому в схемах активных фильтров стремятся применять конденсаторы малого номинала с высококачественными диэлектриками (обычно на основе синтетических пленок). Но для малых номиналов при фильтрации низких частот требуется обеспечить большие значения постоянной времени $T = RC$, поэтому для активных фильтров приходится применять прецизионные высокостабильные резисторы большого номинала (десятки мегом, точность порядка 1%).

Для обслуживания столь высокоимпедансных элементов требуется использовать быстродействующие ОУ со сверхвысоким входным сопротивлением (чтобы выполнялось правило 1 из § 3.3).

Рассмотрим несколько принципиальных схем каскадов фильтрации, построенных на основе простых RC -цепей. На рис. 4.28, а—б приведены схемы полосовых усилителей низких частот, а на рис. 4.28, в, г усилителей высоких частот. Схемы рис. 4.28, а и в построены на основе неинвертирующего включения ОУ, коэффициент усиления которого может регулироваться в пределах 1,5 ... 2. В обеих схемах имеются по два RC -звена, поэтому скорость спада (или подъема) частотных характеристик схем составляет —40 дБ/дек. (или +40 дБ/дек.), постоянная времени каждого звена $T = 16 \cdot 10^{-5}$ с, что соответствует частоте среза (подъема) $f = 1/(2\pi T) = 1$ кГц.

На рис. 4.28, б и г показаны аналогичные схемы, выполненные на интегральных повторителях типа LM102, имеющих большое входное сопротивление и высокое быстродействие. Схема рис. 4.28, б пропускает нижние частоты до частоты среза 10 кГц. Ослабление сигнала в этом фильтре примерно равно 12 дБ на удвоенной частоте отсечки, а скорость спада частотной характеристики составляет —40 дБ/дек. Номиналы элементов этой схемы можно рассчитать двумя способами.

Если от фильтра требуется равномерность частотной характеристики (фильтр Баттерворса [9, 27]), то для расчета используются следующие формулы:

$$C_1 = (R_1 + R_2)/(\sqrt{2}R_1R_2\omega_{cp}), \quad (4.96)$$

$$C_2 = \sqrt{2}/[(R_1 + R_2)\omega_{cp}], \quad (4.97)$$

где ω_{cp} — требуемая частота среза частотной характеристики.

Если от фильтра требуется линейность фазового сдвига при минимальном времени импульсного отклика, то номиналы элементов рассчитываются по соотношениям

$$C_1 = (R_1 + R_2)/(\sqrt{3}R_1R_2\omega_{cp}),$$

$$C_2 = \sqrt{3}/[(R_1 + R_2)\omega_{cp}]. \quad (4.98)$$

Взаимной переменой мест включения резисторов и конденсаторов на схеме рис. 4.28, б можно получить фильтр, пропускающий высокие частоты (рис. 4.28, г). Для этой схемы частота начала подъема

частотной характеристики составляет 100 Гц. На рис. 4.28, д приведена схема полосового фильтра, построенная из двух вышерассмотренных каскадов. Этот усилитель воспроизводит без искажения средние частоты.

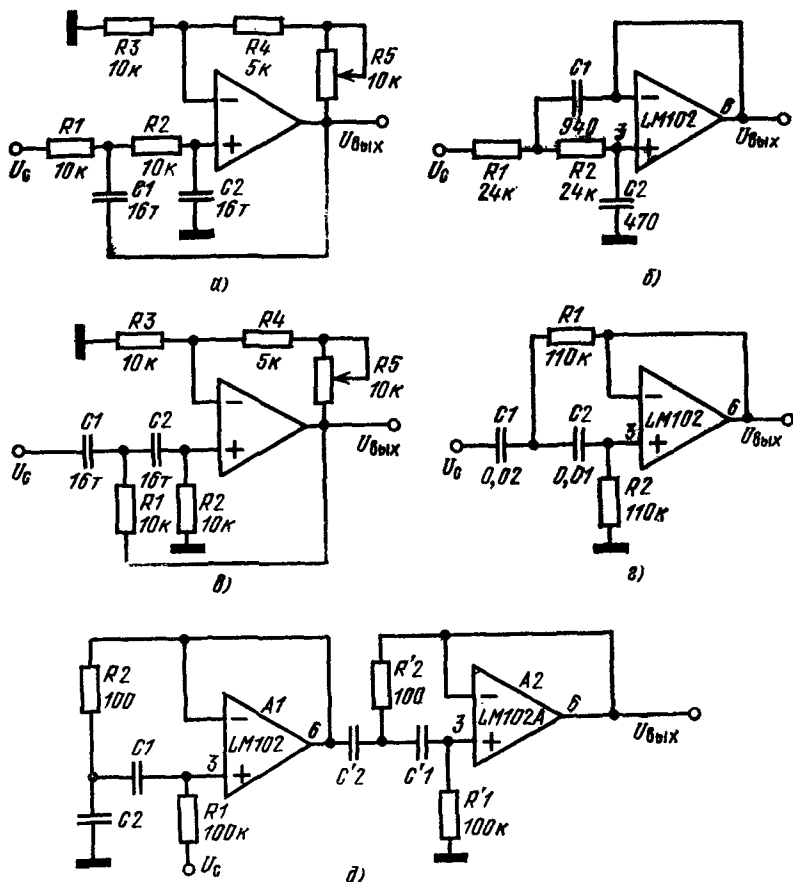


Рис. 4.28. Схемы полосовых усилителей:

а — усилитель низких частот (спад — 40 дБ/дек., частота 1 кГц); б — та же схема, выполненная на интегральном повторителе; в — усилитель высоких частот (подъем + 40 дБ/дек., частота 1 кГц); г — та же схема, выполненная на интегральном повторителе; д — резонансный усилитель на двух интегральных повторителях

Для построения активных фильтров и генераторов синусоидальных колебаний используется несколько стандартных RC -цепей: двойной Т-мост, мост Вина, схема Халла, трехзвенная фазосдвигающая цепь, а также несколько комбинаций дифференцирующих и интегрирующих звеньев [9].

Двойной Т-мост (рис. 4.29, а) имеет передаточную характеристику, «непрозрачную» на единственной частоте $\omega_0 = 1/RC$. Частот-

ная характеристика этого моста имеет малую добротность $Q_0 = 1/4$. Мост работает правильно, если получает входное напряжение $U_{вх}$ от генератора напряжения с нулевым внутренним сопротивлением, а его выходное напряжение $U_{вых}$ передается на нагрузку с бесконечно большим сопротивлением. Чем выше точность, с которой

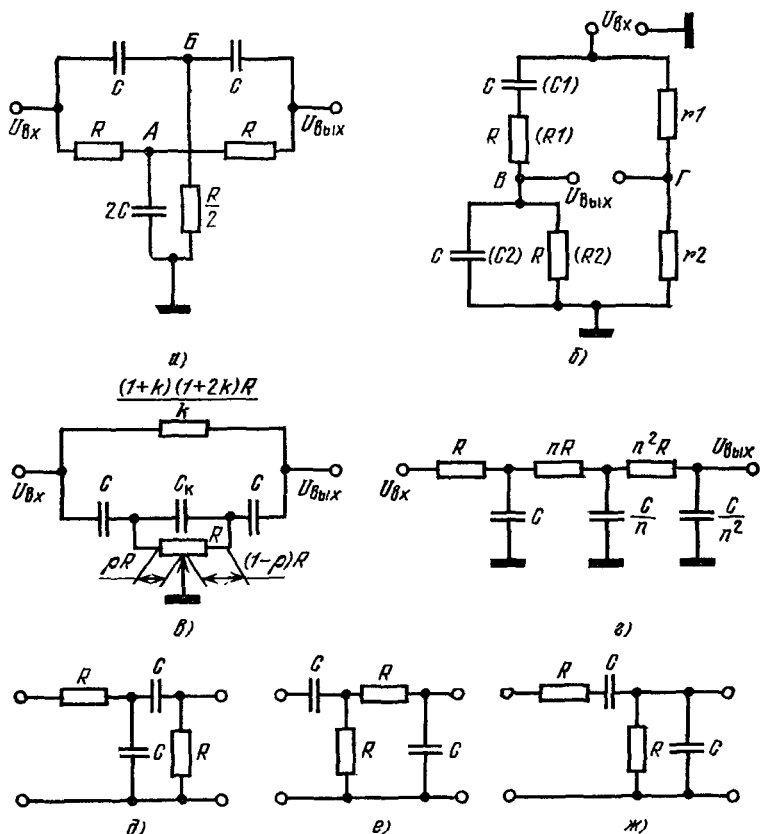


Рис. 4.29. Распространенные RC-цепи:

а — двойной Т-мост; б — мост Вина; в — упрощенная мостовая схема; г — фазовращательная цепь; д—ж — двухзвенные RC-фильтры

подобраны элементы моста по соотношениям $C-2C$ и $R-R/2$, тем ближе к полной непрозрачности глубина режекции на частоте ω_0 .

Характер частотной характеристики двойного Т-моста можно определить следующим способом. Если входное напряжение имеет нулевую или очень низкую частоту, то $U_{вых} = U_{вх}$, так как постоянный потенциал передается через резисторы R . Аналогично на очень высокой частоте ток сигнала полностью проводят конденсаторы C . Но имеется некоторая средняя частота, где ответвление

входного тока через цепи $C - R/2$ и $R - 2C$ таково, что на диагонали моста AB напряжение равно нулю, поэтому $U_{\text{вых}} = 0$.

Вторая схема, имеющая большое применение в фильтрах и генераторах, так называемый мост Вина (рис. 4.29, б), состоит из реактивной (левая по схеме) и активной ветвей. Эта схема — квазирезонансная. Напряжение нулевой и очень низкой частот через последовательный конденсатор C_1 на выход не проходит ($U_{\text{вых}} = 0$), а ток очень высокой частоты замыкается через параллельный конденсатор C_2 ($U_{\text{вых}} = 0$). Максимальный коэффициент передачи реактивной части моста $U_{\text{вых}}/U_{\text{вх}} = 1/3$ наблюдается на частоте, где $R = 1/\omega_0 C$. Номиналы реактивной части моста Вина могут быть разными, тогда частота резонанса

$$\omega_0 = 1/\sqrt{R_1 R_2 C_1 C_2}. \quad (4.99)$$

Можно отметить и специальный случай выбора номиналов моста: $R_1 = 2R_2$, $C_1 = C_2/2$, тогда $r_1 = r_2$.

Недостаток вышерассмотренных мостовых схем состоит в том, что для перестройки частоты с поддержанием заданного уровня передачи необходимо иметь два точно сопряженных регулируемых элемента. Для вариантов моста с одноэлементной перестройкой наблюдается несимметричная частотная характеристика.

На рис. 4.29, в показана упрощенная мостовая схема (схема Халла), имеющая следующее уравнение перестройки частоты:

$$\omega_0 = 1/[RC\sqrt{\rho(1-\rho)}], \quad (4.100)$$

здесь ρ — коэффициент, пропорциональный углу поворота движка потенциометра R . Зависимость $\omega_0(\rho)$ для схемы Халла отличается большой нелинейностью, а частотная характеристика несимметричная в логарифмическом масштабе.

Часто используется фазовращательная цепь (рис. 4.29, г), состоящая из трех RC -звеньев и сдвигающая фазу сигнала на частоте $\omega_0 = 1/(RC)$ на 180° (каждое звено на 60°). На этой частоте при бесконечно большом сопротивлении нагрузки и при $n = 1$ коэффициент передачи равен $1/29$.

На рис. 4.29, д—ж показаны три простых взаимозаменяемых двухзвенных RC -фильтра, имеющие резонансные передаточные характеристики малой добротности.

В аппаратуре часто используются заградительные фильтры, непрозрачные на одной частоте (так называемые фильтры «пробки», «защелки»). Такие фильтры помогают очистить сигнал от монохроматической помехи (очень часто это помеха, следующая с частотой сети). Заградительные фильтры можно строить на базе двойного Т-моста и интегральных повторителей. На рис. 4.30, а показана такая схема, настроенная на частоту режекции 50 Гц. Добротность схемы зависит от точности согласования номиналов элементов, а также от уровня сигнала обратной связи, подаваемого в центральную точку C . Если собрать фильтр по схеме рис. 4.30, б, то доб-

ротность системы можно плавно регулировать, так как на вход повторителя А2 поступает лишь часть выходного сигнала (при нижнем положении движка добротность Q минимальна — $\frac{1}{4}$, а при верхнем — максимальна). На рис. 4.30, в, г приведены частотные и фазовые характеристики заградительных фильтров, основанных

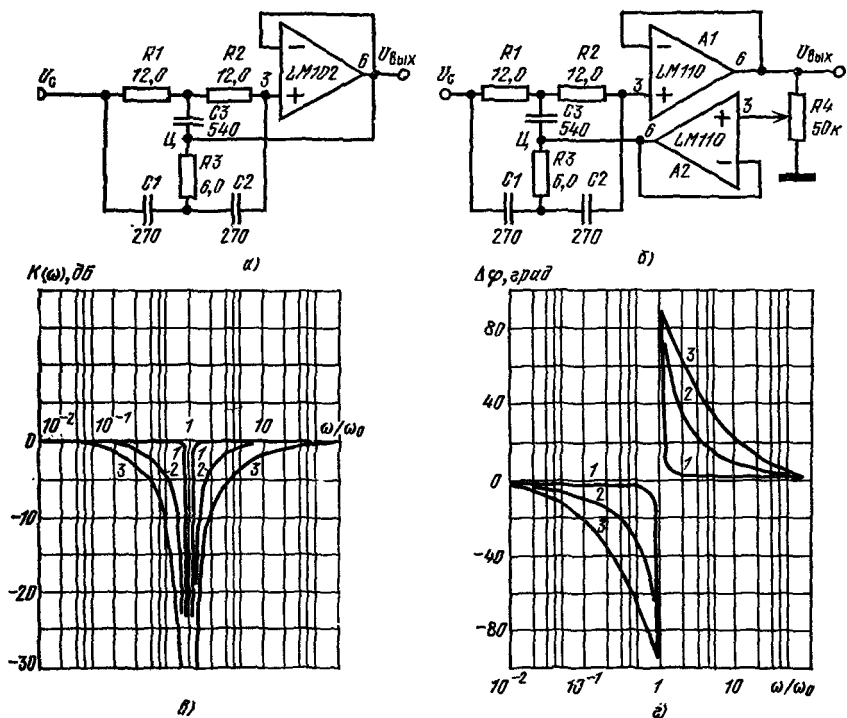


Рис. 4.30. Заградительные фильтры с двойным Т-мостом [9]:

а — простая схема; б — с регулируемой добротностью; в, г — нормированные частотные характеристики фильтров при разной добротности: 1) $Q=20$, 2) $Q=1$, 3) собственная характеристика Т-моста, добротность $Q_0=1/4$

на двойном Т-мосте, имеющих различную добротность. Если в этих схемах используются стандартные ОУ, у которых входное сопротивление относительно невелико, то трудно обеспечить $Q > 20$. В схеме регулируемого фильтра может иметь место автогенерация (для режима Q_{max}). Точка Ц должна получать питание от источника с нулевым внутренним сопротивлением.

Заградительные фильтры можно строить на основе модифицированного моста Вина, базовая схема такого включения показана на рис. 4.31, а. В этой схеме входы ОУ получают сигнал с диагонали моста, но выходной сигнал ОУ возвращается на нижний (по схеме, рис. 4.29, б) узел параллельного RC-звена. Практическая схема та-

кого режекторного фильтра показана на рис. 4.31, б (частота настройки 60 Гц, добротность регулируется за счет того, что резистивная часть моста не заземлена, она получает ток от выхода ОУ). Условием предыдущей схемы можно построить фильтр с добротностью, регулируемой резистором $R3$ и частотой, перестраиваемой двойным потенциометром R (рис. 4.31, в).

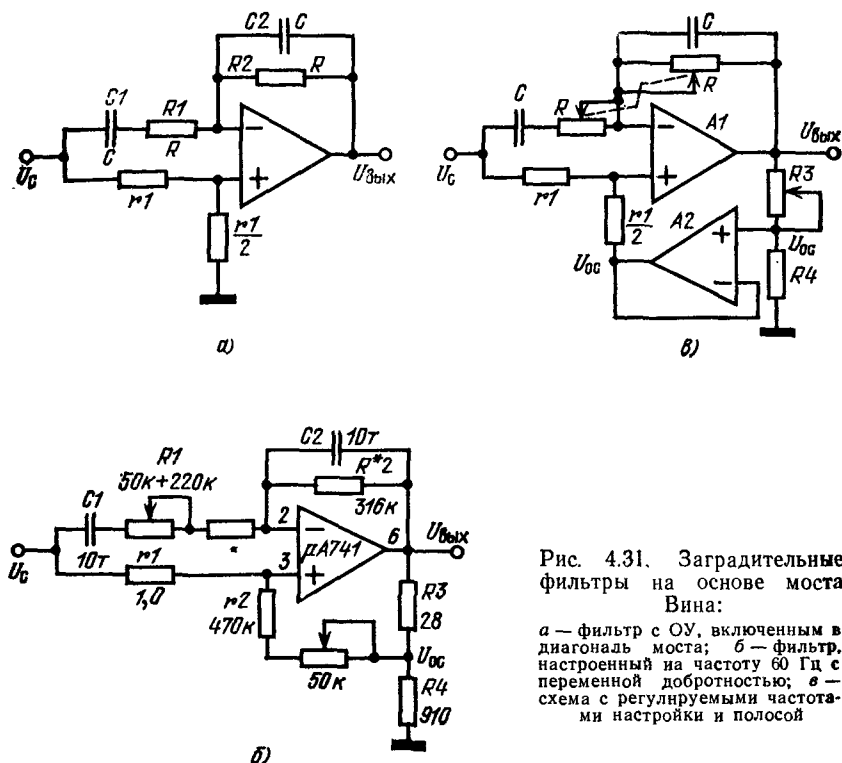


Рис. 4.31. Заградительные фильтры на основе моста Вина:

а — фильтр с ОУ, включенным в диагональ моста; б — фильтр, настроенный на частоту 60 Гц с переменной добротностью; в — схема с регулируемыми частотой настройки и полосой

Фильтр с подстройкой частоты можно выполнить с помощью схемы Халла (рис. 4.32, а). При указанных номиналах элементов частота находится в пределах 200 ± 10 Гц, причем полоса по уровню 3 дБ составляет 10 Гц.

В схеме активных фильтров могут использоваться реальные индуктивности L в виде катушек или синтезированные в виде схемы реактивного включения ОУ. На рис. 4.32, б показан заградительный фильтр, основанный на мостовой схеме, сходной со схемой Вина. В этой схеме между точками АБ можно включить каскад (рис. 4.32, в), имеющий свойства заземленной индуктивности, номинал которой зависит от угла ρ поворота движка потенциометра R :

$$L = C_2 R_2^2 \rho (1 - \rho). \quad (4.101)$$

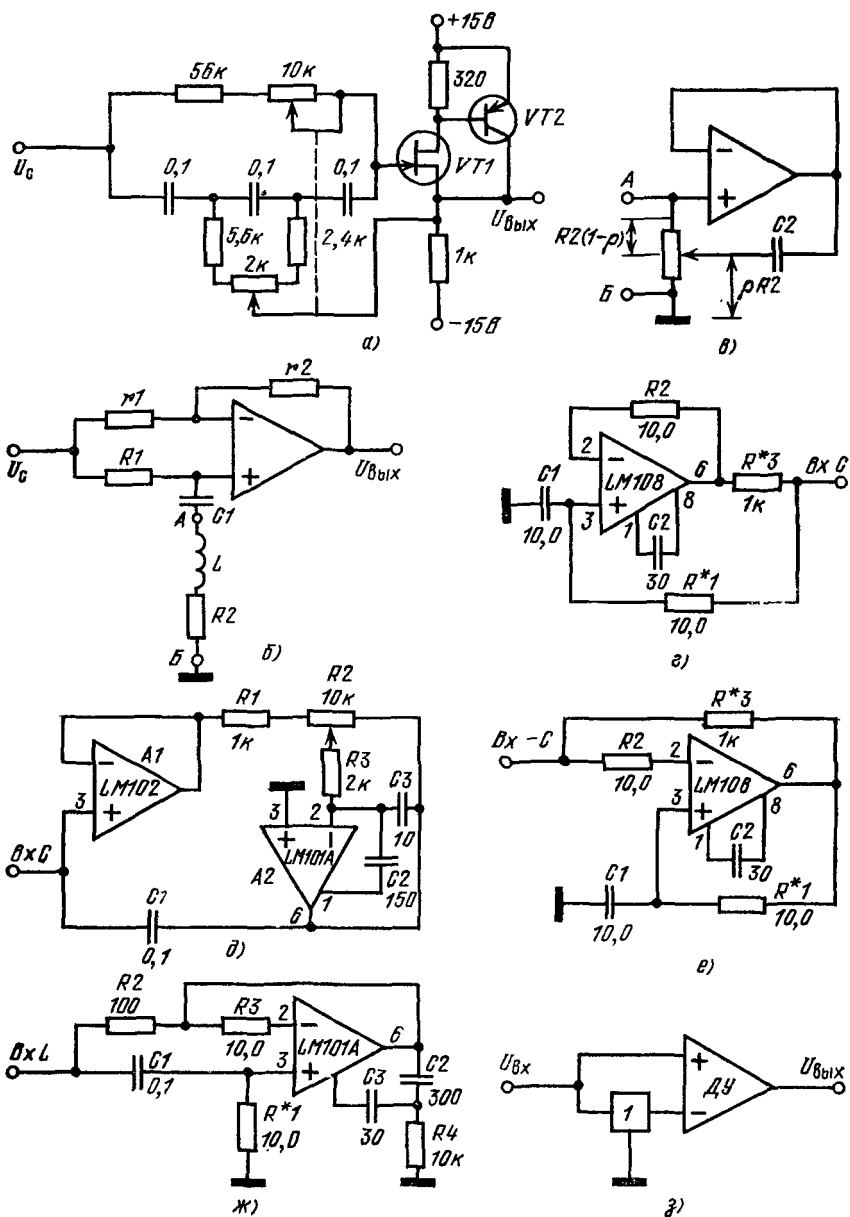


Рис. 4.32. Заградительный фильтр и синтезируемые элементы:

а — фильтр на базе схемы Халла (частота настройки 200 ± 10 Гц, полоса режекции 10 Гц); б — фильтр с режекционным LC-контуром; в — схема синтезированной индуктивности; г, д — схемы синтезированных емкостей; е — схема «отрицательной емкости»; ж — схема синтезированной индуктивности; з — структурная схема полосового фильтра (резисторы, обозначенные *, имеют точность номиналов 1%)

Номинал искусственной индуктивности следует задать большим и зафиксировать, тогда в схему можно включить переменный конденсатор CI , которым удобно осуществлять перестройку частоты. Для схемы, показанной на рис. 4.32, б, частота настройки и добротность подсчитываются по уравнениям

$$\omega_0 = 1/\sqrt{C_1 C_2 R_2^2 \rho (1 - \rho)}; \quad (4.102)$$

$$Q = \rho (1 - \rho) \sqrt{C_2/C_1}. \quad (4.103)$$

На рис. 4.32, г—ж приведены схемы нескольких синтезируемых реактивных элементов: C (рис. 4.32, г, д), $-C$ (рис. 4.32, е) и L (рис. 4.32, ж). [9].

На основе одного из выше рассмотренных режекторных фильтров и дополнительного дифференциального усилителя (ДУ) можно построить полосовой фильтр, добротность которого не зависит от коэффициента усиления на средней частоте. В структурной схеме рис. 4.32, з на частотах, отличающихся от ω_0 , отклик ДУ на синфазный сигнал равен нулю, но на частоте ω_0 коэффициент передачи фильтра равен нулю, поэтому на неинвертирующий вход сигнал не поступает, следовательно, ДУ генерирует полный сигнал на выходе.

4.11. Генераторы гармонических колебаний

Низкочастотные генераторы гармонических сигналов также удобно строить на основе RC -цепей и ОУ. На рис. 4.33 показано несколько соответствующих структурных схем.

Для получения строго монохроматического колебания необходимо выполнить условия устойчивой генерации: произведение коэффициентов передачи RC -цепи и усиления ОУ должно быть точно равно единице, а сдвиг фаз по петле положительной ОС должен быть близок к нулю или кратен полному числу периодов колебания частоты ω_0 . Так как коэффициент передачи моста Вина на частоте «резонанса» составляет $1/3$ при нулевом сдвиге фаз, то коэффициент усиления схемы включения ОУ должен быть равен 3. На рис. 4.33, а показано включение входов ОУ в диагональ моста Вина. От выхода ОУ питаются обе ветви моста. По неинвертирующему входу коэффициент усиления ОУ равен 3, поэтому в схеме возникает устойчивая генерация.

На рис. 4.33, б показана схема генератора с трехзвенной фазовращательной цепью (задержка сигнала по фазе на 180°), подключенной на инвертирующий вход усилителя (переворот по фазе на 180°). Если у усилителя $K_U = 29$, то на выходе схемы наблюдаются гармонические колебания.

Разнообразные схемы генераторов можно выполнить на дифференцирующих и интегрирующих звеньях. На рис. 4.33, в показана структурная схема генератора с квадратурными выходами (синусоидальный и косинусоидальный сигналы), на рис. 4.33, г изображена

схема автогенератора с двумя интегрирующими и одним инвертирующим звеньями. Как пример более сложного генератора на рис. 4.33, *д* приведена структурная схема трехфазного генератора.

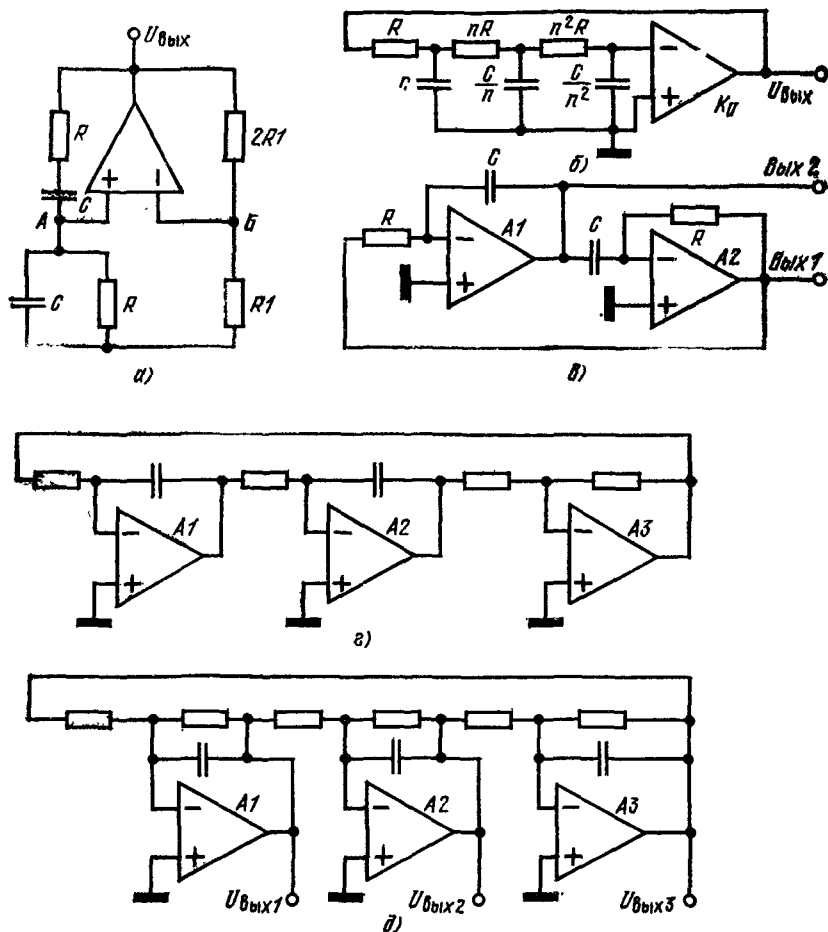


Рис. 4.33. Структурные схемы низкочастотных генераторов:

а — с мостом Вина; *б* — с трехзвенной фазосдвигающей цепью; *в* — с квадратурными выходами (*Вых 1* — синусоидальный сигнал, *Вых 2* — косинусоидальный); *г* — с двумя интегрирующими звеньями; *д* — трехфазный генератор

Практически чаще всего строятся автогенераторы с мостом Вина. Как показывает опыт, при этом наиболее трудно обеспечить малые нелинейные искажения выходного сигнала полной амплитуды. Для ускорения запуска схемы необходимо, чтобы в начальный момент коэффициент усиления ОУ был больше 3. Если после установления режима окажется $K_U > 3$, то сигнал будет ограничиваться

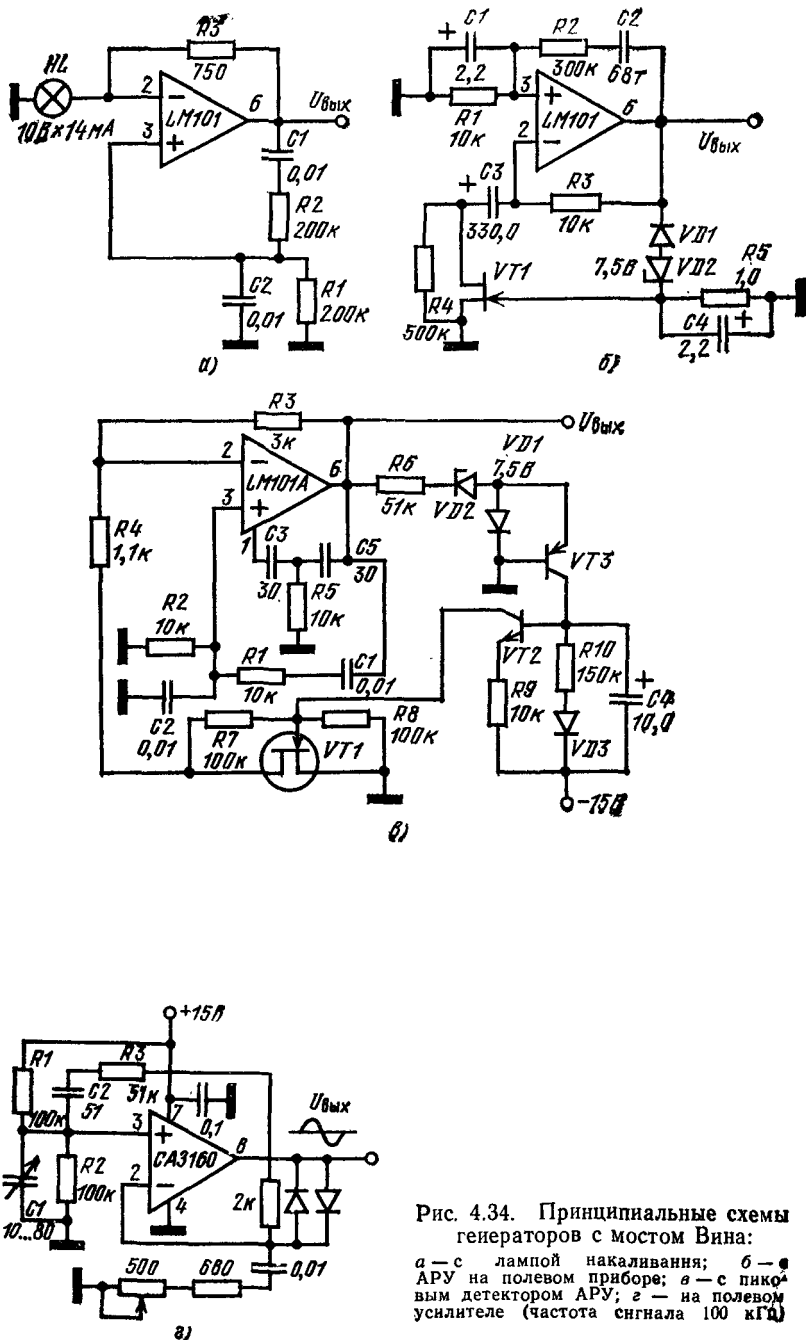


Рис. 4.34. Принципиальные схемы генераторов с мостом Вина:

а — с лампой накаливания; б — АРУ на полевом приборе; в — с пикетным детектором АРУ; г — на полевом усилителе (частота сигнала 100 кГц)

(иметь трапециевидальную форму), если $K_U < 3$, колебания постепенно погаснут. Для точной фиксации равенства $K_U = 3$ используются различные нелинейные элементы, например: лампа накаливания, схема АРУ на полевом приборе, детектор ошибки

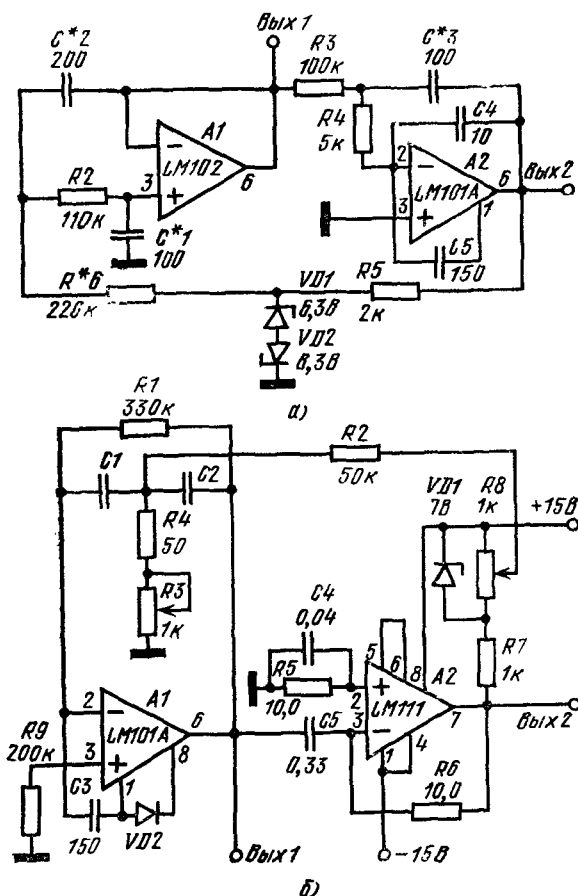


Рис 4.35. Автогенераторы с комбинированными выходами:

а — квадратурные выходы (Вых 1 — синусоидальный сигнал, Вых 2 — косинусоидальный); б — с компаратором (Вых 1 — синусоидальный сигнал, Вых 2 — прямоугольные импульсы). Элементы, обозначенные *, имеют точность номиналов 1%

На рис. 4.34 показаны четыре схемы автогенераторов с мостом Вина [9]. В наиболее простой из них (рис. 4.34, а) в делителе цепи ООС вместо резистора с номиналом 375 Ом использована лампа накаливания. При включении генератора лампа холодная, ее внутреннее сопротивление мало, $K_U > 3$, колебания быстро нарастают, но от этого увеличивается напряжение на лампе, ее внутреннее сопротивление растет и значение K_U приближается к требуемому.

В схемах рис. 4.34, б, в для слежения за значением K_U введена специальная цепь ООС по пиковым значениям выходного напряжения. Если выходная амплитуда превышает пороги срабатывания диодных клапанов $VD1—VD2$, то подзаряжается конденсатор этих детекторов $C4$, увеличивается запирающее смещение на затворе транзистора $VT1$, его внутреннее сопротивление возрастает, усиление ОУ уменьшается и амплитуда выходного напряжения становится немного меньшей, чем уровень ограничения. Схема рис. 4.34, а генерирует синусоидальный сигнал с частотой 10 Гц и амплитудой (от пика до пика) 16,5 В, а генератор рис. 4.34, в имеет частоту автогенерации примерно 1,6 кГц. В автогенераторах, построенных на усилителях с полевыми входами, можно использовать конденсаторы малого номинала. На рис. 4.34, г показана схема автогенератора на ОУ типа CA3160 (§ 7. 8), генерирующая синусоидальный сигнал с частотой 100 кГц и амплитудой 1,1 В (от пика до пика), имеющий малые искажения [36]. На рис. 4.35 показаны две схемы автогенераторов с комбинированными выходами. [9].

4.12. Компараторы сигналов на ОУ

Для определения момента равенства двух сигналов используются схемы включения ОУ в компараторных режимах, в которых можно использовать как один вход ОУ, так и оба. Петля ООС обычно не замыкается. Если в схеме компаратора ОУ охватывается слабой положительной ОС, то передаточная характеристика компаратора приобретает гистерезисные свойства [11].

Одновходовой компаратор сигналов (рис. 4.36, а) предназначен для сравнения разнополярных входных напряжений, причем в момент их равенства по абсолютной величине выходное напряжение компаратора $U_{\text{вых}}$ переключается в другое предельное состояние. Процессы, происходящие в данной схеме, показаны на рис. 4.36, б. До момента времени t напряжение U_c меньше по модулю, чем опорное напряжение $E_{\text{оп}}$, поэтому последнее определяет состояние выхода. В данном случае $E_{\text{оп}} > 0$, поэтому $U_{\text{вых}} \approx E_{\text{к}}^-$. После достижения входным сигналом U_c порогового значения $-E_{\text{оп}} (R_1/R_2)$, выходное напряжение определяется входным сигналом U_c , при этом напряжение $U_{\text{вых}}$ становится равным $E_{\text{к}}^+$. В момент точного равенства $U_c = E_{\text{оп}} (R_1/R_2)$, усилитель компаратора находится в неустойчивом линейном режиме. Переключение состояния выхода происходит с некоторой задержкой Δt , которая определяется временем перезаряда паразитных емкостей схемы ОУ.

Наклон линейной переходной характеристики определяется коэффициентом усиления ОУ и его скоростью отклика ρ . Чтобы увеличить скорость переключения, ОУ в схемах компараторов используется без ООС. Одновходовой компаратор имеет ограниченное входное сопротивление, однако позволяет сравнивать большие по амплитуде сигналы без появления ошибок синфазной составляющей $\Delta U_{\text{синф}}$. Амплитуда сигналов между входами ОУ не должна пре-

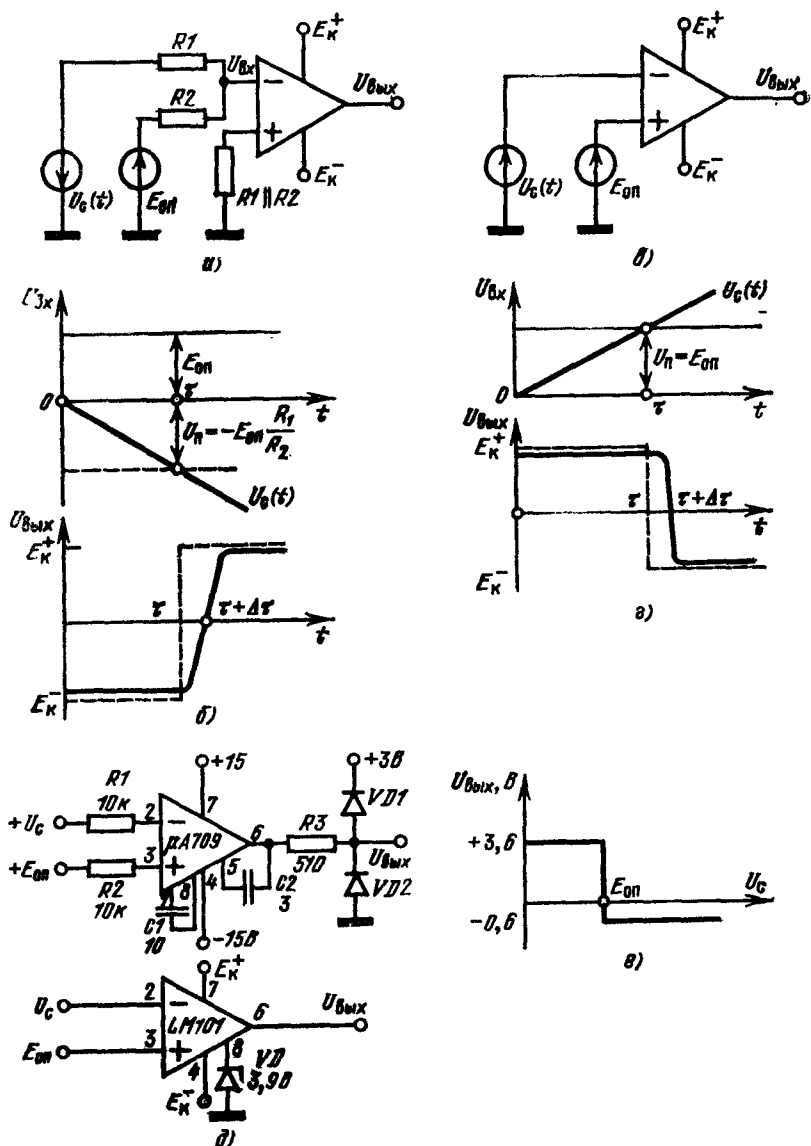


Рис. 4.36. Компараторы сигналов, выполненные на ОУ:

а — одноходовой компаратор разнополярных сигналов; б — процессы в этой схеме; в — двухходовой компаратор однополярных сигналов; г — процессы в схеме; д — включение в режиме компараторов ОУ типа $\mu A709$ и $LM101$; е — выходной сигнал этих компараторов, совместимый со входными потенциалами для цифровых ИС

вышать допустимого уровня для входных дифференциальных сигналов, однако относительная точность сравнения сигналов тем выше, чем больше амплитуда. В цепь неинвертирующий вход — земля необходимо включать балансирующий резистор $R_{\text{бал}} = R_1 || R_2$.

Двухвходовой компаратор, схема которого показана на рис. 4.36, в, позволяет сравнивать сигналы одинаковой полярности.

Уровень этих сигналов должен находиться в пределах допустимого для данного ОУ синфазного входного напряжения $E_{\text{синф}}$. Когда сигналы, подаваемые на разные входы, уравниваются, выходной сигнал компаратора должен быть равен нулю. Процессы в этой схеме показаны на рис. 4.36, г.

Принципиальные схемы двухвходовых компараторов, построенных на ОУ типов $\mu A709$ и LM101, представлены на рис. 4.36, д. В схеме на основе ОУ типа $\mu A709$ амплитуда сигнала, возникающего на выходе, ограничена с помощью диодов $VD1$ и $VD2$, поэтому сигнал от компаратора можно непосредственно подавать на входы низковольтных цифровых ИС (рис. 4.36, е). Эту же схему выходной цепи можно применить для одновходового компаратора. Для данной схемы компаратора минимальная разность входных сигналов $|U_c - E_{\text{оп}}|$, при которой будет достигнут порог срабатывания цифровой ИС ($U_{\text{п}} \approx 2$ В, при $K_0 = 40$ тыс.), составляет

$$|U_c - E_{\text{оп}}|_{\text{min}} = U_{\text{п}}/K_0 = 0,05 \text{ мВ}. \quad (4.104)$$

Для двухкаскадных ОУ, аналогичных LM101, амплитуда выходного сигнала ограничивается с помощью стабилитрона, подключаемого ко второму каскаду усиления. В реальной схеме к рассчитанному по (4.104) значению порога срабатывания компаратора необходимо прибавить ошибки, возникающие за счет входных токов ОУ, напряжение смещения нуля и синфазной составляющей сигнала. Последняя особенно велика для двухвходового компаратора, определяющего момент равенства двух однополярных сигналов большого уровня. Время нарастания выходного сигнала компаратора, построенного на стандартном ОУ, до уровня $+4$ В при превышении $U_c - E_{\text{оп}} = 10$ мВ составляет примерно 0,5 мкс, время задержки выходного сигнала 3 ... 5 мкс.

Регенеративный компаратор (рис. 4.37, а) — это схема с положительной ОС. Если опорное напряжение на его входе отсутствует ($E_{\text{оп}} = 0$), то компаратор срабатывает по собственному порогу, т. е. является триггером Шмитта. Уровень этого порога определяется предельными уровнями выходного сигнала $U_{\text{вых max}}^{\pm}$ и коэффициентом положительной ОС

$$\beta = R_1/(R_1 + R_2). \quad (4.105)$$

Напряжение порога срабатывания регенеративного компаратора (триггера Шмитта)

$$U_{\text{п}} = U_{\text{н}}/2 = U_{\text{вых max}}/(2\beta). \quad (4.106)$$

Напряжение U_H является напряжением гистерезиса триггера Шмитта. Вводить гистерезис в компаратор целесообразно в том случае, если сигнал приходит на фоне помех: после переключения выходного сигнала компаратора относительно большим импульсом сигнала напряжение U_H служит запасом на помехоустойчивость, поскольку возврат компаратора в исходное состояние произойдет лишь когда сигнал уменьшится на заданную величину U_H .

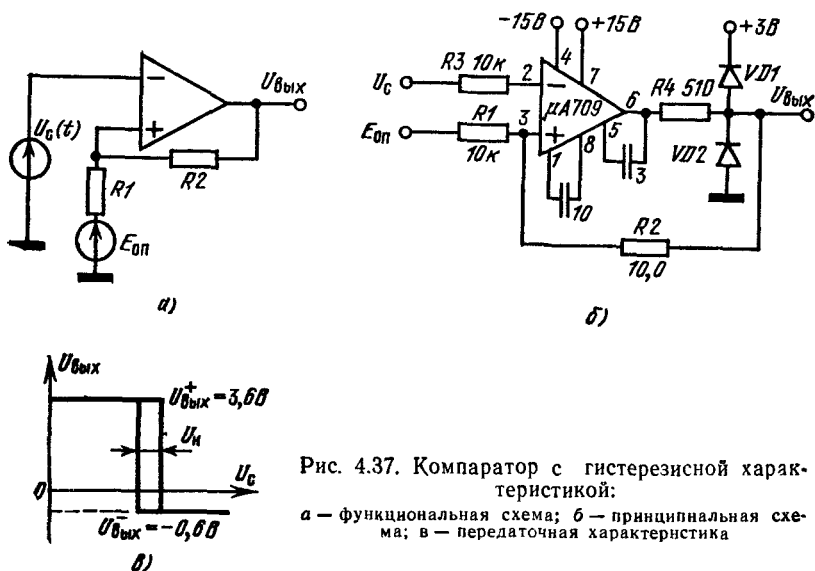


Рис. 4.37. Компаратор с гистерезисной характеристикой:

а — функциональная схема; б — принципиальная схема; в — передаточная характеристика

На рис. 4.37, б представлены полная схема регенеративного компаратора и его характеристика переключения. Выходной сигнал данной схемы (рис. 4.37, в) совместим со входными сигналами цифровых ИС. Напряжение гистерезиса в этой схеме

$$U_H^{\pm} = (U_{\text{вых}}^{+} - U_{\text{вых}}^{-}) / [R_1 / (R_1 + R_2)] = 4,2 \text{ мВ}. \quad (4.107)$$

Схема регенеративного компаратора с положительной ОС является основой триггерных и мультивибраторных схем, строящихся на ОУ.

4.13. Мультивибраторы

Операционные усилители удобно использовать для построения как ждущих, так и автогенерирующих мультивибраторов с повышенной стабильностью генерируемого сигнала [11]. Простейшей схемой мультивибратора, выполненной на ОУ, является ждущий бистабильный мультивибратор, схема которого представлена на рис. 4.38, а. Его выходное напряжение $U_{\text{вых}}$ меняет свою полярность инверсно по отношению к полярности запускающего импульса (рис. 4.38, б).

Принципиальная схема автогенерирующего мультивибратора и диаграммы ее работы представлены на рис. 4.39, а. На первом графике (рис. 4.39, б) показана форма симметричного выходного напряжения, уровни которого $U_{\text{вых}}^+$ и $U_{\text{вых}}^-$ практически достигают напряжений E_K^+ и E_K^- , что определяется свойствами выходного каскада ОУ. Напряжение на неинвертирующем входе ОУ $U_{\text{вх}}^+(t)$ соответствует по форме выходному напряжению, но уменьшено по амплитуде в $\beta = R_1/(R_1 + R_2)$ раз. Так как напряжение между входами ОУ в линейном режиме приближается к нулю (правило 2, § 3.3), то усилитель меняет свое состояние выхода лишь в тот

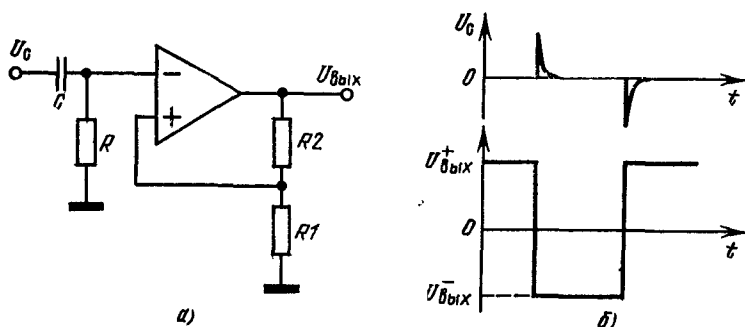


Рис. 4.38. Ждущий бистабильный мультивибратор:
а — функциональная схема; б — диаграмма запуска

момент, когда напряжение на конденсаторе достигает величин $\beta U_{\text{вых}}^+$ или $\beta U_{\text{вых}}^-$. В остальное время конденсатор C может перезаряжаться (в обеих полярностях) током, поступающим с выхода через резистор R (т. е. постоянная времени схемы равна RC). Из-за того, что полное напряжение, до которого может зарядиться конденсатор, равно $U_{\text{вых}}^+$ или $U_{\text{вых}}^-$, а при напряжениях $\beta U_{\text{вых}}^+$ или $\beta U_{\text{вых}}^-$ имеет место смена полярности выходного сигнала ОУ, то периоды времени t_1 и t_2 , когда конденсаторы заряжаются, можно подсчитать через логарифм отношения полной возможной амплитуды напряжения перезаряда к имеющейся (штриховая и непрерывная линии на рис. 4.39, б):

$$\begin{aligned} t_1 &= RC \ln [(U_{\text{вых}}^+ + \beta U_{\text{вых}}^-)/(U_{\text{вых}}^+ - \beta U_{\text{вых}}^+)], \\ t_2 &= RC \ln [(U_{\text{вых}}^- + \beta U_{\text{вых}}^+)/(U_{\text{вых}}^- - \beta U_{\text{вых}}^-)]. \end{aligned} \quad (4.108)$$

Если выходной сигнал симметричен относительно нуля, то

$$t_1 = t_2 = t = RC \ln [(1 + \beta)/(1 - \beta)], \quad (4.109)$$

поэтому период повторения не зависит от свойств ОУ:

$$T = t_1 + t_2 = 2RC \ln [(\beta + 1)/(1 - \beta)] = 2 RC \ln (1 + 2R_1/R_2). \quad (4.110)$$

На рис. 4.39, в представлена принципиальная схема, а на рис. 4.39, г — диаграмма работы несимметричного мультивибра-

тора. Принцип его действия полностью аналогичен предыдущей схеме, однако постоянные времени полуволн различные: $\tau_3 = CR_3$ и $\tau_4 = CR_4$, что достигается с помощью зарядных диодов—клапанов, распределяющих токи по резисторам R_3 и R_4 в зависимости от полярности $U_{\text{вых}}$. Например, при $U_{\text{вых}} > 0$ диод $VD1$ открыт,

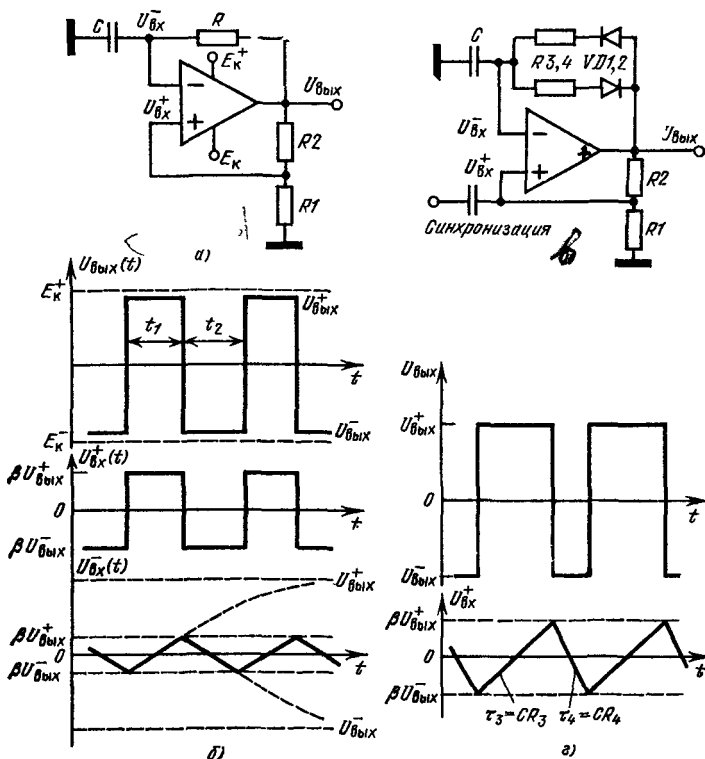


Рис. 4.39. Мультивибраторы-автогенераторы:

а — функциональная схема генератора с симметричным выходным сигналом; б — процессы в этой схеме; в — схема генератора несимметричного сигнала; г — процессы в этой схеме

$VD2$ закрыт, поэтому постоянная времени для положительной полуволны равна R_3C , соответственно для отрицательной R_4C . Период повторения сигнала

$$T = t_3 + t_4 = (R_3C + R_4C) \ln [(1 + \beta)/(1 - \beta)] = \\ = C (R_3 + R_4) \ln (1 + 2R_1/R_2). \quad (4.111)$$

На рис. 4.40, а представлена полная принципиальная схема симметричного мультивибратора-автогенератора, в которой реализован принцип схемы рис. 4.39, а [8]. Период повторения сигнала, генерируемого данной схемой,

$$T = 2RC \ln (1 + 2R_1/R_2) = RC \ln 1,49, \quad (4.112)$$

$$F = 1/2T = 1/(2RC \ln 1,49) = 680 \text{ Гц.} \quad (4.113)$$

Стабильность частоты этого мультивибратора составляет 1%.

На рис. 4.40, б изображена схема многодиапазонного генератора прямоугольного напряжения, построенная на основе схемы рис. 4.39, в. Резистор $R1$ служит для регулировки скважности пря-

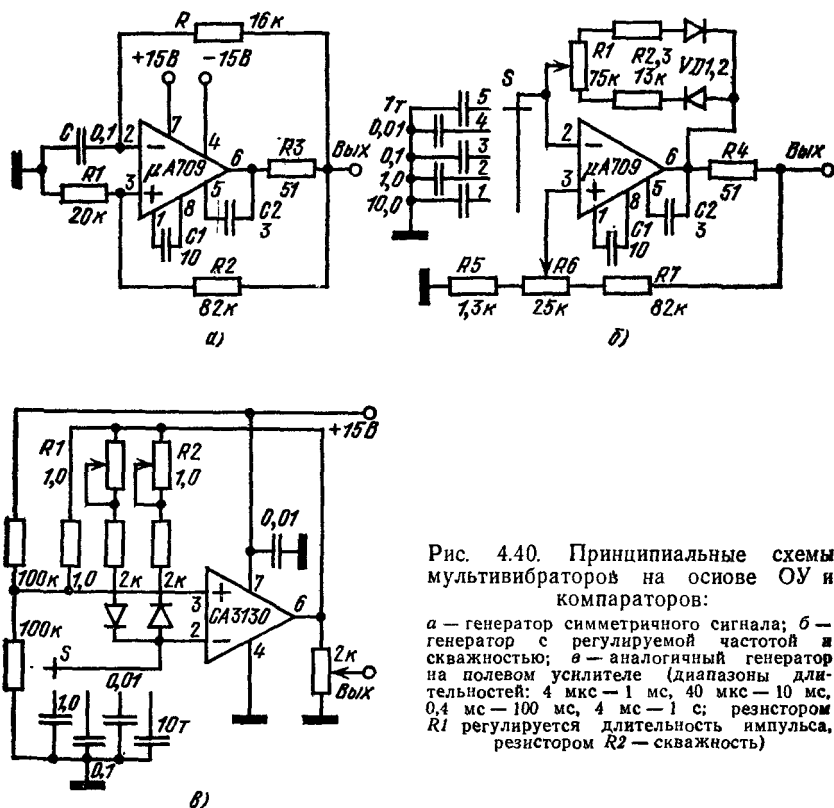


Рис. 4.40. Принципиальные схемы мультивибраторов на основе ОУ и компараторов:

а — генератор симметричного сигнала; б — генератор с регулируемой частотой и скважностью; в — аналоговый генератор на полевом усилителе (диапазоны длительностей: 4 мкс — 1 мс, 40 мкс — 10 мс, 0,4 мс — 100 мс, 4 мс — 1 с; резистором $R1$ регулируется длительность импульса, резистором $R2$ — скважность)

моугольного сигнала, а потенциометром $R6$ можно плавно регулировать частоту сигнала в пределах декады. Общий диапазон частот мультивибратора разделен на 5 дек., выбор соответствующего поддиапазона осуществляется переключателем S .

Сходная с предыдущей схема многодиапазонного мультивибратора, построенная на биполярно-полевом ОУ типа CA3130, показана на рис. 4.40, в. В этой схеме резистором $R1$ регулируется время, когда усилитель включен, а резистором $R2$ — время пауз. С помощью четырех конденсаторов можно перекрыть диапазон длительностей импульсов от 4 мкс до 1 с.

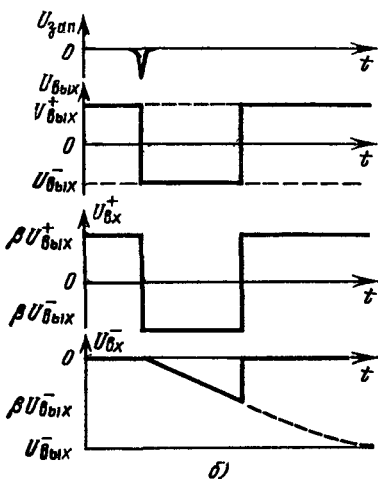
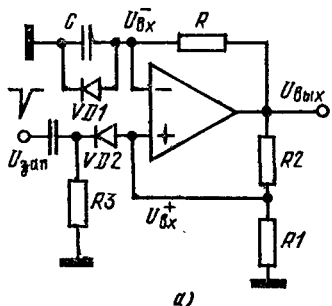


Рис. 4.41. Ждущий мультивибратор:

а — схема с заземленным конденсатором; б — процессы в этой схеме

Схема ждущего моностабильного мультивибратора (рис. 4.41, а) получается из схемы автогенератора-мультивибратора с помощью цепи запуска, состоящей из двух диодов $VD1$ и $VD2$. Диод $VD1$ исключает возможность заряда конденсатора C в положительной полярности. Диаграмма сигналов в схеме показана на рис. 4.41, б. В устойчивом состоянии мультивибратора, которое определяется петлей положительной обратной связи, выходное напряжение $U_{\text{вых}}^+ = E_{\text{к}}^+$. В этот период времени потенциал $U_{\text{вх}}^+$ равен $\beta U_{\text{вых}}^+$, а потенциал $U_{\text{вх}}^-$ приближается к нулю, так как ток петли ООС, определяемый положительным потенциалом выхода, стекает через открытый диод $VD1$. После подачи отрицательного запускающего импульса на неинвертирующий вход, усилитель на короткое время переводится в линейный режим, когда выходной сигнал может стать отрицательным. В этом случае диод $VD1$ закрывается и начинается заряд конденсатора C в отрицательной полярности. На время заряда емкости фиксируется состояние выхода $U_{\text{вых}}^- = E_{\text{к}}^-$. На неинвертирующем входе устанавливается на

это время потенциал $\beta U_{\text{вых}}^-$. Когда напряжение на конденсаторе (т. е. на инвертирующем входе) достигнет уровня $\beta U_{\text{вых}}^-$, усилитель срабатывает как двухвходовой компаратор, при этом $U_{\text{вых}}^+$ становится примерно равным $E_{\text{к}}^+$, а заряд, накопленный в конденсаторе C , быстро стекает через диод $VD1$, который в этом случае вновь открывается в прямом направлении. Мультивибратор возвращается в исходное устойчивое состояние.

ЛИНЕЙНЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ ДЛЯ СВЯЗИ С ВЫЧИСЛИТЕЛЬНЫМИ УСТРОЙСТВАМИ

Схемы общего применения (например, ОУ) не всегда пригодны для непосредственного ввода сигналов в цифровые блоки, так как для осуществления этого специального режима требуется большое число внешних элементов обслуживания. В то же время из-за однородности вычислительных устройств одни и те же узлы повторяются в них многократно и их необходимо стандартизировать.

Существует довольно большая номенклатура интегральных усилителей и формирователей, предназначенных для взаимного перехода от аналоговых сигналов к цифровым [1, 2]. Первыми из таких ЛИС оказались интегральные компараторы. Они доминируют в данной области. Кроме того, для связи с устройствами вычисления, формирования, передачи и приема цифровых сигналов выпускаются усилители считывания сигналов магнитной и полупроводниковой памяти, формирователи токов записи сигналов в память, кабельные усилители передачи и приема и другие ИС. На основе таких ИС строятся целые подсистемы обслуживания памяти, кабельных линий и других узлов вычислительных устройств. Удобными для формирования нецифровым способом электронных интервалов времени оказались интегральные таймеры, точность работы которых соответствует механическим секундомерам.

5.1. Интегральные компараторы сигналов

Дифференциальные компараторы сигналов — это специализированные ОУ с двумя входами и цифровыми выходами Q и $\bar{Q}$. Входной каскад компаратора работает в линейном режиме и построен аналогично схемам ОУ. Выходной сигнал компаратора Q может находиться лишь на стандартных уровнях единицы или нуля, соответствующих входным управляющим напряжениям цифровых ИС [1, 2]. Таким образом, компаратор является простейшей линейно-цифровой ИС с выходным сигналом 1 бит (скоростные компараторы имеют два выхода Q и $\bar{Q}$). Сокращая амплитудный диапазон выходного сигнала, удастся повысить быстродействие компаратора и добиться относительного снижения потребляемой мощности. Основная функция данного прибора — переключение выходного уровня

1 или 0 в момент времени, соответствующий заданному превышению испытуемым сигналом опорного напряжения (заданного извне порога срабатывания). Если в компараторе устанавливается с помощью положительной обратной связи внутренний порог срабатывания (при нулевом внешнем пороговом напряжении), то компаратор работает в режиме порогового устройства с гистерезисной характеристикой (в режиме триггера Шмитта). Этим способом зону гистерезиса можно совместить с заданным пороговым потенциалом.

Хорошо спроектированный универсальный компаратор может работать во многих аппаратурных блоках: в дискриминаторах амплитуды и скорости нарастания импульсов, высокоскоростных преобразователях аналог—код и код—аналог, индикаторах момента превышения сигналом нулевого уровня, пороговых и пиковых детекторах быстрых импульсов, автогенераторах. Схемы компараторов, обладающих повышенной нагрузочной способностью, широко используются в устройствах, работающих с широтно-импульсной модуляцией, в ключевых стабилизаторах и преобразователях питания, в ключевых усилителях мощности. Интегральные компараторы часто применяются для построения усилителей считывания сигналов, поступающих из магнитной или полупроводниковой памяти.

Выходная мощность современных компараторов достаточна для управления входами десяти и более ТТЛ-ключей, шинами записи сигналов в запоминающие устройства, исполнительными реле, светоиндикаторами и оптронными ключами [3]. Время переключения выходных сигналов для стандартных компараторов составляет десятки наносекунд, если имеется взаимное превышение аналогового сигнала и опорного напряжения на единицы милливольт. Для сверхскоростных компараторов время отклика может быть менее 10 нс, а коэффициент усиления для интегрального компаратора повышенной точности может достигать 100 тыс., что соответствует разрешающей способности компаратора — десятые доли милливольт.

5.1.1. Принципиальные схемы стандартных компараторов

На рис. 5.1, а представлена принципиальная схема первого стандартного компаратора типа $\mu A710$. В этой схеме имеются два дифференциальных усилительных каскада, выходной эмиттерный повторитель, стабилитронные схемы сдвига уровня и цепь ограничения амплитуды выходного сигнала [3—7]. Особенности схемотехники данного компаратора во многом определяются требуемым малым временем выхода из режима насыщения, которое является нормальным рабочим состоянием для его окончательного каскада. Транзисторы $VT1$, $VT3$, $VT5$, $VT6$ и резисторы $R1$, $R2$, $R7$, $R8$ образуют входной дифференциальный каскад с ГСТ и обычной компенсированной диодно-резистивной цепью подачи смещения на ГСТ. Цепь смещения ГСТ ($R6$, $VT6$, $R7$) питается полным током выходного

каскада, причем транзистор $VT10$ образует буферный каскад, исключая влияние изменений тока нагрузки на цепь смещения, так как база этого транзистора подключена непосредственно к потенциалу земли. Через коллекторную цепь транзистора $VT10$ к отрицательному полюсу питания E_K^- стекает входной ток от внешнего нагрузочного ТТЛ-ключа, когда выходной сигнал компаратора близок к нулю.

Второй дифференциальный каскад (транзисторы $VT2$ и $VT4$ с резисторами нагрузки $R3-R5$) построен аналогично соответствующим каскадам ОУ типов $\mu A702$ и $\mu A709$. С его помощью подает-

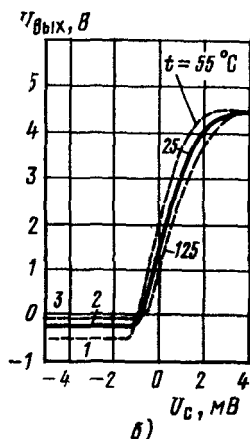
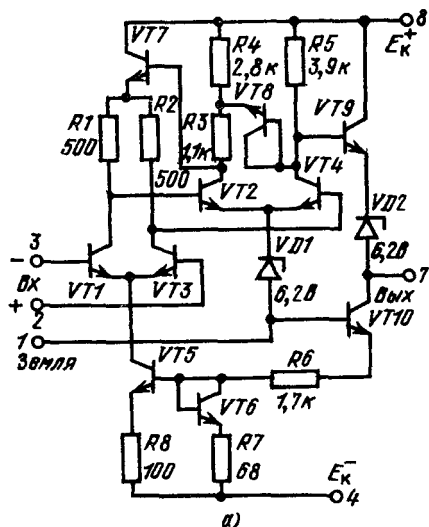


Рис. 5.1. Принципиальная схема компаратора типа $\mu A710$ (а) и его передаточные характеристики (б) при $E_K^+ = 12$ В, $E_K^- = -6$ В

ся балансное смещение на второй каскад, т. е. фиксируется потенциал базы транзистора $VT9$, независимо от изменений положительного напряжения питания. Функцией второго каскада является также использование полного дифференциального коэффициента усиления первого каскада.

Эмиттерные выводы транзисторов $VT2$ и $VT4$ присоединены к диоду Зенера $VD1$ — интегральному стабилитрону с опорным напряжением 6,2 В, поэтому потенциалы баз транзисторов $VT2$ и $VT4$ соответствуют +6,9 В, следовательно, допустимый сигнал входов компаратора может приближаться к 7 В. С коллектора транзистора $VT4$ сигнал передается на выход с помощью эмиттерного повторителя (транзистор $VT9$). Постоянная составляющая сигнала уменьшается до нулевого уровня стабилитроном $VD2$. Выходной сигнал компаратора не может превысить +4 В, так как для более положительных (относительно уровня баланса) сигналов открывается

транзистор VT_8 , имеющий диодное включение. Этим диодом замыкается дифференциальный выход второго каскада. Верхний предел амплитуды сигнала второго каскада установлен выбором отношения номиналов резисторов делителя $R_3—R_4$. Ограничение напряжения на базе VT_9 значительно повышает быстродействие выходного эмиттерного повторителя. Скорость отклика второго каскада, работающего с большим перепадом выходного сигнала зависит от коэффициента усиления B его транзисторов. Малое время выхода из насыщения гарантируется лишь для транзисторов с $B \approx 40$. Необходимость ограничения коэффициента усиления B создает определенные технологические трудности при производстве сверхскоростных линейно-цифровых ИС.

Выходной уровень для включенного выходного каскада компаратора несколько меньше потенциала земли. Переключательная характеристика компаратора типа $\mu A710$ представлена на рис. 5.1, б. Условием баланса компаратора считается наличие выходного уровня, равного порогу срабатывания цифровых ИС, т. е. около $+0,7 \dots 1,4$ В при нулевом входном сигнале $U_c = 0$.

Для ИС типа $\mu A710$, имеющей простую схему, выходное пороговое напряжение прямо пропорционально уровню E_{κ}^- , что является существенным недостатком. Некоторая компенсация температурного ухода выходного порогового уровня компаратора гарантируется в аппаратуре тем, что входной порог срабатывания биполярных цифровых ИС имеет сходный по знаку и уровню температурный коэффициент. Основные параметры компаратора типа $\mu A710$ представлены в табл. 5.1. Вместо компаратора типа $\mu A710$ можно непосредственно использовать ИС типа 521CA2.

На рис. 5.2, а приведена принципиальная схема двойного дифференциального компаратора типа $\mu A711$ [3,5], вместо которого можно применить компаратор типа 521CA1 (цоколевка этого компаратора представлена на рис. 5.2, б). Ввиду высокой идентичности параметров обоих компараторов, располагающихся на одной подложке ИС, можно строить двухпороговые схемы, имеющие симметричный отклик на положительное и отрицательное превышение абсолютного уровня сигнала над пороговым. Особенно удобны двухканальные схемы для усилителей считывания сигналов магнитной памяти. Каждый компаратор из ИС типа $\mu A711$ практически идентичен по свойствам одному компаратору типа $\mu A710$, однако суммарная потребляемая мощность двойного компаратора увеличена лишь на 45%. Различие их принципиальных схем заключается в построении цепей ограничения уровня насыщения выходного каскада и наличии у компаратора типа $\mu A711$ входов стробирования. Параллельный ограничитель насыщения образуется транзистором VT_5 , шунтирующим транзистор VT_3 (левое плечо второго дифференциального каскада компаратора — транзисторы VT_3 и VT_4).

При повышении тока насыщения, протекающего через резистор R_6 , возникает небольшое избыточное падение напряжения, которое открывает переход база—эмиттер транзистора VT_5 . Уровень

Параметры интегральных компараторов

Параметр	μA710	μA711	LM106	LM111	SE527
Напряжение смещения нуля $U_{см0}$, мВ	3	1	3	3	4
Разность входных токов $\Delta I_{вх}$, мкА	7	5	7	0,01	0,5
Входной ток смещения $I_{см}$, мкА	45	25	45	0,10	2
Диапазон допустимых синфазных напряжений $E_{сиф}$, В	5	5	5	14	± 6
Допустимый дифференциальный сигнал $U_{вх д.}$, В	5	5	5	30	5
Коэффициент усиления по напряжению K_0 , В/мВ	1,7	1,5	40	200	5
Время отклика $t_{откл.}$, ис	40	40	40	200	15
Предельное напряжение на нагрузке U_n , В	-0,5...+4,5	-0,5...+4,5	24	50	0,5...3,3
Ток в нагрузке I_n , мА	1,6	1,6	100	50	40...100
Нагрузочная способность НТТЛ ключей (серии 133)	1	1	10	30	>20
Потребляемая мощность P_n , мВт	160	130	90	80	100
Питающее напряжение, E_k^+ , В	+12, -6	+12, -6	$\pm 3... \pm 15$	+5...30 или $\pm 3... \pm 15$	+ (5...10) - (6...10) и 5

срабатывания ограничителя насыщения устанавливается не только отношением номиналов резисторов, но и правильным выбором соотношения площадей транзисторов. Площадь эмиттерного перехода интегрального транзистора VT4 меньше, чем перехода транзистора VT5, который поэтому проводит пропорционально больший ток при том же напряжении $U_{бэ}$. Параллельная схема ограничителя насыщения удобнее, чем диодная, использованная в компараторе типа μA710. Сигналы стробирования подаются на базу окончного эмиттерного повторителя компаратора непосредственно с выходов низкоуровневых цифровых ИС. Если на вход стробирования подан

нулевой сигнал, то диод $VD3$ фиксирует потенциал базы транзистора $VT7$ примерно 6,2 В, поэтому этот транзистор заперт при любых уровнях входных сигналов компаратора и выходной сигнал компаратора равен нулю.

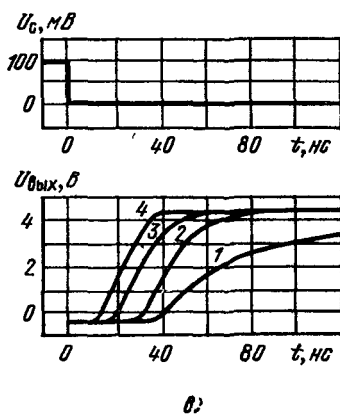
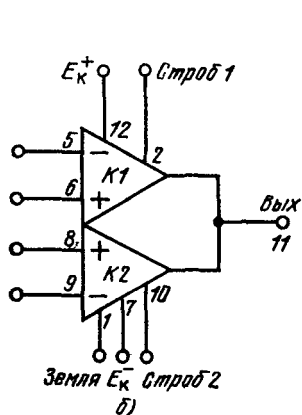
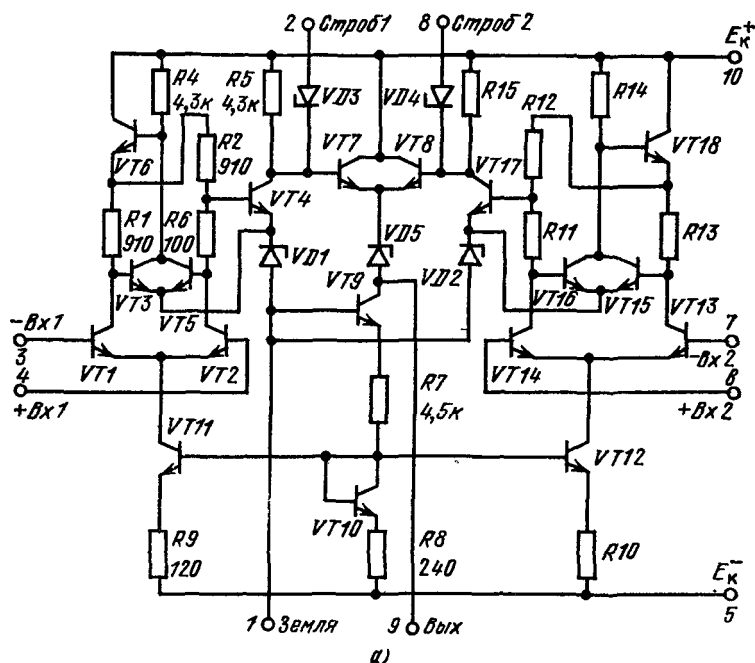


Рис. 5.2. Принципиальная схема двойного компаратора типа $\mu A711$ (а), цоколевка компаратора типа 521CA1 (б); скорость отклика этих компараторов при различных превышениях напряжения скачка $U_{\text{в}}$ над опорным напряжением (в):

1 — на 2 мВ, 2 — на 5 мВ; 3 — на 10 мВ; 4 — на 20 мВ

Подача на вход стробирования внешнего сигнала 1 (+4 В) вызывает ограничение амплитуды сигнала на выходе компаратора на уровне приблизительно 3,3 В (вычитается напряжение $U_{б3}$ транзистора VT7). Стробирование позволяет защитить оконечный транзистор от насыщения в те моменты, когда полезные входные сигналы отсутствуют. Непосредственно после включения строга (подача на вход строга потенциала 4 В) компаратор готов к работе. Если стробирование не применяется, то вывод строга необходимо подключить к шине питания цифровых биполярных ИС либо к другому источнику с напряжением, меньшим 6 В, чтобы не возникало накопления постоянного уровня на распределенной емкости цепи стробирования. В тех схемах, где одна половина ИС не используется, ее вывод стробирования следует заземлить, чтобы избежать ложных откликов на помехи.

Скорость отклика компаратора в момент превышения опорного напряжения скачком сигнала зависит от разности напряжения скачка и установленного опорного напряжения (от перенапряжения). На рис. 5.2, в представлены диаграммы отклика компаратора типа $\mu A711$ на отрицательный перепад входного сигнала. Оба выходных сигнала от каждого компаратора из ИС типа $\mu A711$ совмещаются на общем выходе по логике ИЛИ. Некоторые фирмы выпускают ИС, содержащую два компаратора, сходные с $\mu A710$, но с разделенными выходами и двумя выводами стробирования.

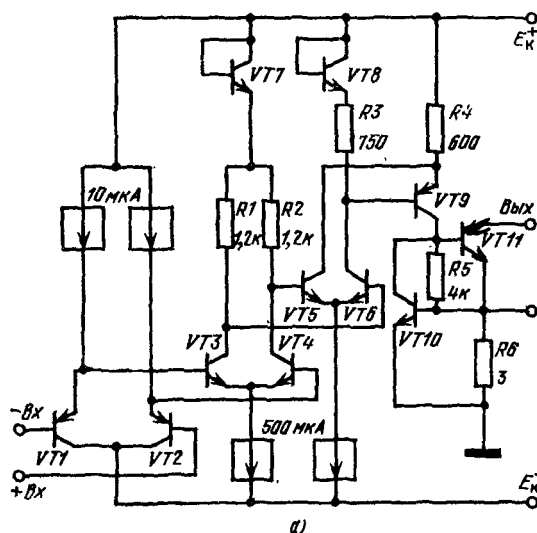
Широко используется также более мощный вариант компаратора типа $\mu A710$, снабженный дополнительным усилительным каскадом и двумя входами стробирования (ИС типа LM106). Эта ИС стабильнее работает при изменении питающих напряжений, обеспечивает ток нагрузки до 20 мА и имеет $K_U = 25$ тыс.

Первые стандартные компараторы были предназначены для обслуживания низковольтных среднескоростных цифровых устройств, построенных на ТТЛ ИС. Компараторы типов $\mu A710$, $\mu A711$, LM106 имеют большие входные токи и могут применяться лишь с низкоимпедансными источниками сигналов [8].

5.1.2. Высокоточный компаратор типа LM111

В связи с расширением аппаратных требований клинейно-цифровым ИС появилась необходимость не только обрабатывать сигналы высокоомных датчиков, но и взаимно согласовывать входные и выходные сигналы низкоуровневых и высокоуровневых цифровых ИС (например, согласование ТТЛ и цифровых МОП ИС). Кроме того, удобно, чтобы компаратор мог подключаться к источникам питания, обслуживающим эти цифровые блоки. Таким требованиям удовлетворяет высокоточный компаратор типа LM111, упрощенная схема которого представлена на рис. 5.3 а, а полная — на рис. 5.3, б. Входные токи этого компаратора снижены на два порядка по сравнению с ранее рассмотренными схемами. Компаратор типа LM111 может работать как от напряжений питания $E_{\pm}^{\pm} =$

$= \pm 15$ В, используемых для ОУ, так и от единственного источника питания $E_K^+ = 5$ В, от которого питаются биполярные цифровые ИС. Данный компаратор может поэтому непосредственно располагаться на печатной плате любого цифрового или аналогового электронного блока [3—6,9].



балансировка Стробирование

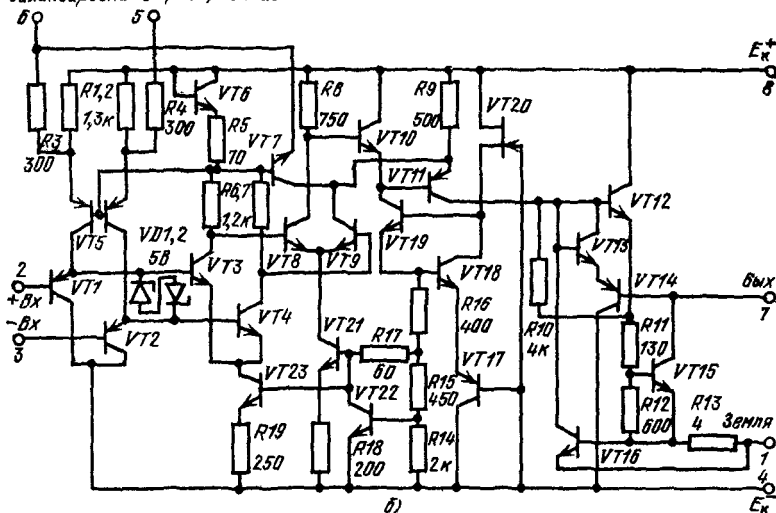


Рис. 5.3. Компаратор типа LM111:

а — упрощенная схема; б — полная принципиальная схема

На упрощенной принципиальной схеме компаратора обозначено четыре усилительных каскада. Первый каскад ($p-n-p$ -транзисторы $VT1$ и $VT2$) работает как буферный. Пробивные напряжения база—эмиттер этих интегральных транзисторов — повторителей составляет 70 В, поэтому для компаратора допустимы очень большие уровни сигналов на входах. Два последующих дифференциальных каскада (транзисторы $VT3, VT4$ и $VT5, VT6$) усиливают сигнал. На оконечный транзистор $VT11$ сигнал передается усилительным $p-n-p$ -транзистором $VT9$. Транзистор $VT11$ имеет выход по схеме с разомкнутым коллектором, а транзистор $VT10$ и резистор $R6$ образуют схему защиты выходного каскада в тех случаях, когда сигнал снимается с его эмиттерного выхода.

Вывод «земля» может присоединяться к любому напряжению, находящемуся между потенциалами E_+^+ и E_-^- . При работе этой ИС от одного источника питания выводы E_+^- и «земля» замыкаются. Параметры компаратора типа LM111 приведены в табл. 5.1. Данный компаратор имеет несколько меньшее по сравнению с простыми компараторами быстродействие, но может работать при импедансе источника сигнала 30 кОм с тем же уровнем ошибок, что и у компараторов типов $\mu A710$ и LM106, работающих от генератора сигнала с внутренним сопротивлением 0,2 кОм. Вместо компаратора типа LM111 во всех схемах включения можно использовать ИС типа 521CA3.

5.1.3. Сверхскоростные компараторы

Быстродействие первых интегральных компараторов типа $\mu A710$ и $\mu A711$, имеющее в реальных условиях уровень 50 ... 80 нс не всегда достаточно. Особенно необходимы линейно-цифровые схемы повышенного быстродействия для построения преобразователей аналог—код (см. гл. 8), в которых по принципу действия внутренняя скорость работы компараторной части может превышать скорость нарастания сигнала в 2^N раз, где N — число разрядов. Для цифровых ИС ТТЛШ- и ЭСЛ-типа достижимо быстродействие на уровне 3 ... 10 нс, поэтому следует стремиться обеспечить столь большую скорость работы и для интегрального компаратора.

Быстродействие компараторов, работающих без обратной связи с большими входными токами, можно увеличить за счет совершенствования схемотехники и интегральных структур. Во-первых, такие компараторы имеют два противофазных цифровых выхода, разница в скорости отклика которых невелика. Таким приемом удастся исключить в последующих цифровых устройствах несколько ключей и тем самым повысить быстродействие всей аналого-цифровой схемы. Во-вторых, в сверхскоростных схемах широко используются $p-n$ -переходы с барьером Шоттки, у которых уменьшены напряжение открывания (до 0,2 ... 0,4 В) и время жизни неосновных носителей (в структуру этого $p-n$ -перехода вводится тонкий слой металла). Дiode Шоттки включается параллельно переходу коллектор—база того транзистора, который не должен попасть в режим насы-

щения. Когда транзистор работает в активной области (усиливает сигнал в линейном режиме), то диод Шоттки имеет обратное смещение и не оказывает влияние на работу транзистора.

Если напряжение коллектор—база транзистора снижается до 0,7 В, диод Шоттки отбирает за счет своего малого напряжения открывания излишний ток перехода коллектор—база, поэтому клас-

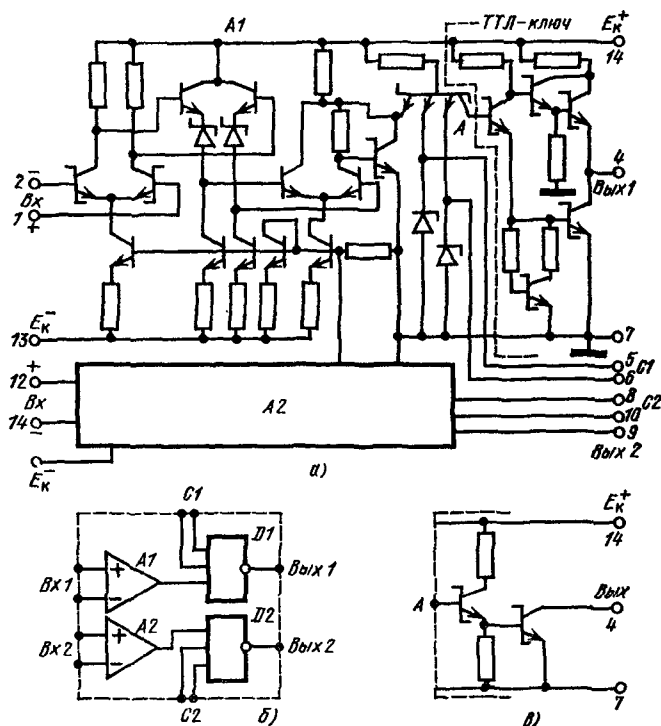


Рис. 5.4. Принципиальная схема двухканального сверхскоростного компаратора типа SE521 (а), его функциональная схема (б), схема выходного каскада ИС типа SE522 с открытым коллектором (в)

сический режим насыщения транзистора не наступает, а в базовой области не накапливаются неосновные носители. Тем самым гарантируется наименьшее время выхода транзистора из насыщения. На этом принципе работают ИС типов SE521 и SE522 (рис. 5.4), содержащих по два сверхскоростных компаратора. Время задержки распространения сигнала для этих компараторов составляет 12 нс, уровень входного тока равен 20 мкА, а коэффициент усиления — 5000.

Для иллюстрации применения компараторов в гл. 8 приведена схема сверхскоростного трехразрядного преобразователя аналог—код (см. рис. 8.33, б). Выходной параллельный код этого преобразователя устанавливается через 15 нс после подачи скачка входного

сигнала амплитудой 3 В. Компараторы ИС типа SE521 имеют двухполярные ТТЛ-выходы. Компараторы ИС типа SE522 по усилительной части аналогичны предыдущей схеме, но имеют выходы по схеме с открытым коллектором (рис. 5.4, в). Компараторы обеих ИС имеют по два входа стробирования (входы $C1$ и $C2$).

На рис. 5.5 показана принципиальная схема интегрального компаратора типа SE527, имеющего скорость отклика 15 нс. Компаратор отличается большим входным сопротивлением ($R_{вх.д} = 500$ кОм), коэффициент усиления этой ИС составляет 5000. Усилительные

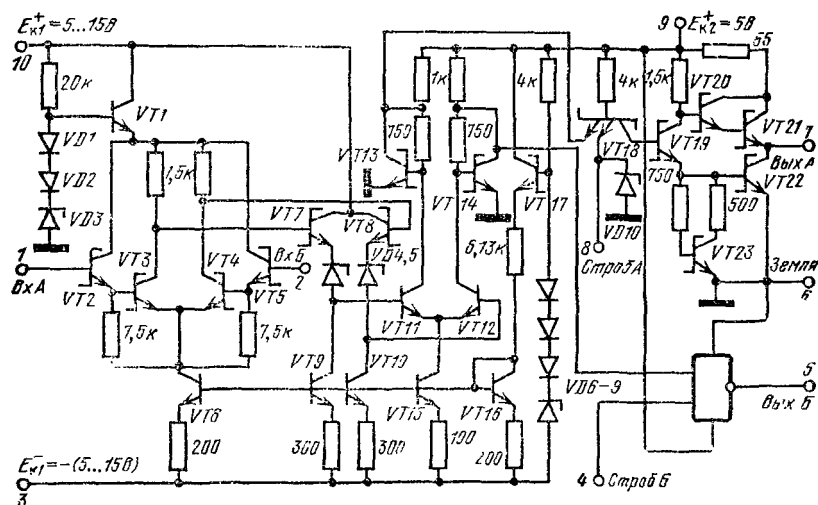


Рис. 5.5. Принципиальная схема компаратора типа SE527

транзисторы схемы имеют структуру, снабженную диодами Шоттки. Первый каскад усиления (транзисторы $VT2—VT5$) имеет входы с составными транзисторами, второй каскад ($n—p—n$ -транзисторы $VT7—VT8$) снабжен стабилитронами сдвига уровня (диоды $VD4—VD5$). Последний дифференциальный каскад (транзисторы $VT11—VT12$) работает как инвертор: при переключении тока его генератора стабильного тока (транзистор $VT15$) включаются и выключаются выходные ТТЛ-ключи с переходами Шоттки. Второй вход каждого ключа используется для подачи сигналов стробирования. Параметры компаратора типа SE527 приведены в табл. 5.1.

Компаратор имеет вывод земля и три вывода питания: через выводы $E_{K1}^{\pm}$ передается питание на линейную часть, через вывод E_{K2}^+ подводится напряжение +5 В для питания ТТЛ-ключей. Напряжения для линейной части рекомендуется выбирать $E_{K1}^+ = 5 \dots 10$ В и $E_{K1}^- = -6 \dots -10$ В (максимально допустимо $E_{K1}^{\pm} = \pm 15$ В), дифференциальное входное напряжение не должно быть большим, чем ± 5 В, синфазное ± 6 В (но на 2 В меньше, чем E_{K1}^+).

На рис. 5.6, а—г показаны диаграммы импульсных откликов компаратора типа SE527, а на рис. 5.6. д приведена функциональная схема этой ИС. Следует учесть, что входные и выходные сигналы одноименных входов и выходов находятся в фазе. На графиках

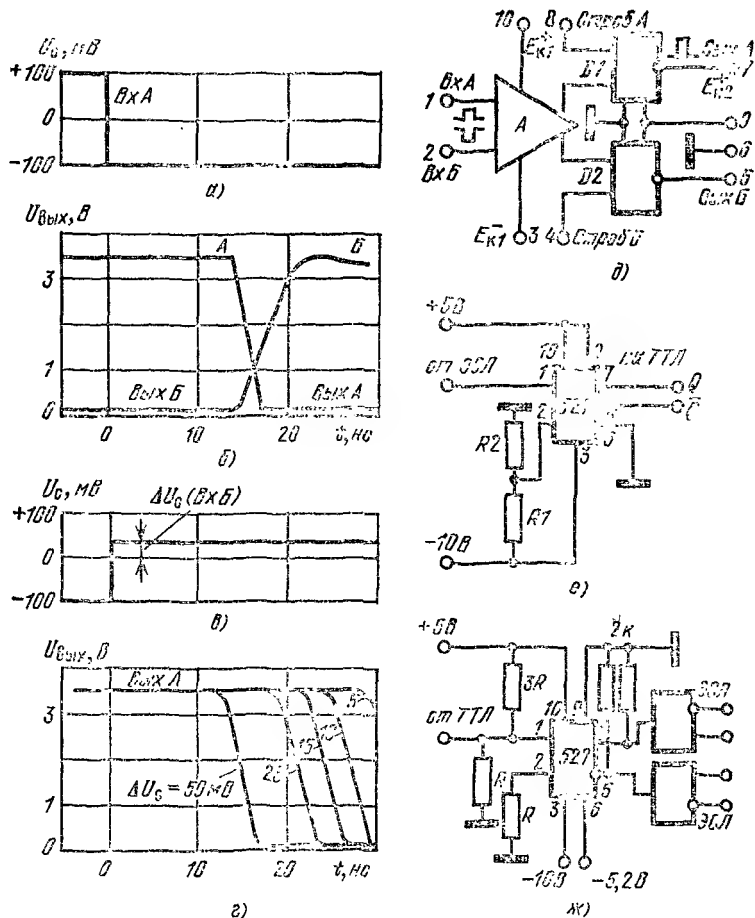


Рис. 5.6. Некоторые характеристики и схемы включения компаратора типа SE527:

а — отрицательный перепад сигнала на входе А; б — отклики по выходам А и Б; в — положительный перепад сигнала на входе Б; г — отклик по выходу А в зависимости от перенапряжения ΔU_c ; д — структурная схема компаратора; е — включение в режиме преобразования уровней ЭСЛ ключей к ТТЛ входам; ж — режим обратного преобразования

рис. 5.6, б показана фазировка сигналов на выходах компаратора, если на вход А подан отрицательный перепад напряжения (вход Б заземлен). Как и у других компараторов, быстродействие зависит от перенапряжения ΔU_c , имеющегося в цепи сигнального входа

(пример таких зависимостей показан на рис. 5.6, в, г). Компаратор типа SE527 хорошо работает как взаимный преобразователь уровней ЭСЛ- и ТТЛ-ключей (см. рис. 5.6, е, ж), при этом внешними делителями устанавливаются необходимые пороги срабатывания (уровни привязки). Компараторы типов SE521, SE522, SE527, выпус-

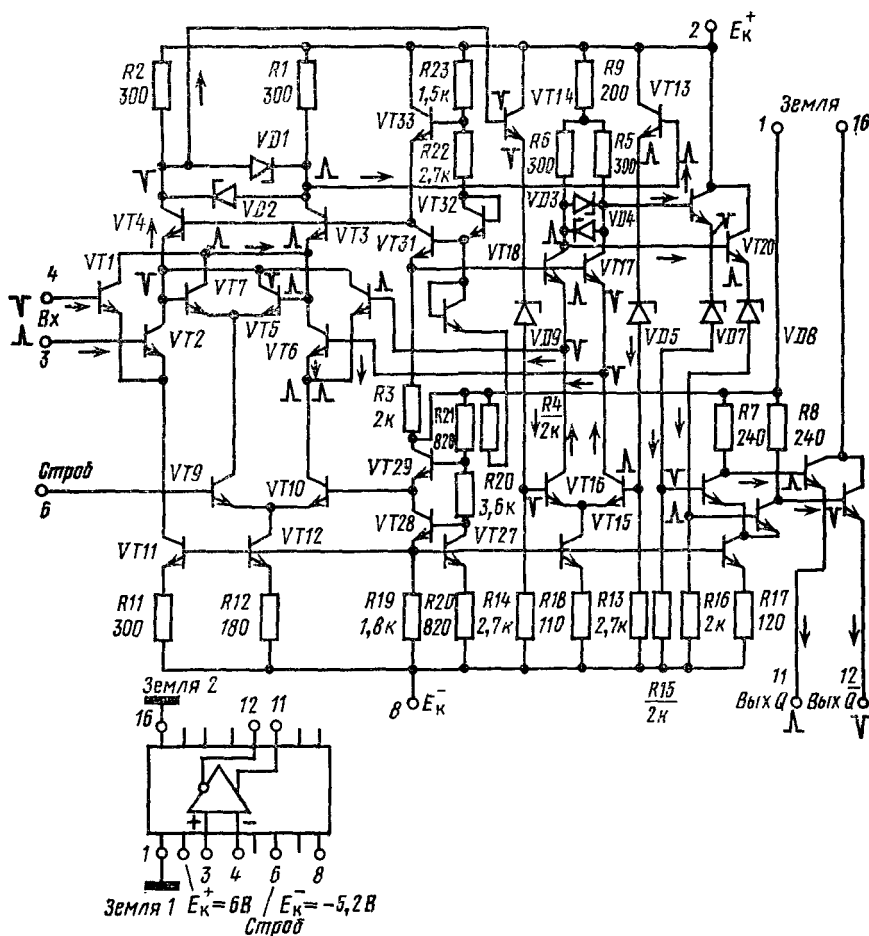


Рис. 5.7. Принципиальная схема и цоколевка сверхскоростного компаратора типа Am685

каются фирмой Signetix, они работают в диапазоне температур $-55 \dots +125^\circ \text{C}$. Для температурного диапазона $0 \dots 70^\circ \text{C}$ шифр SE заменяется на NE. ИС SE 5 27 соответствует ИС521CA4.

Еще более высокое быстродействие имеет компаратор типа Am685 (фирма Advanced Micro Devices), принципиальная схема которого показана на рис. 5.7. Этот компаратор предназначен для

обслуживания цифровых ИС типа ЭСЛ, поэтому его транзисторы всегда работают в линейном режиме и типовое значение задержки распространения сигналов составляет 3 нс. Компаратор имеет два противофазных входа, два выхода Q и $\bar{Q}$ и вход стробирования, отключающий входной каскад. Входной каскад (транзисторы $VT1—VT2$) получает сигнал положительной обратной связи от коллекторов второго дифференциального усилительного каскада (транзисторы $VT16—VT15$). Фазировка сигналов в этой схеме показана условными импульсами, а направление их прямой и обратной передачи — стрелками. Кроме двух вышеупомянутых усилительных каскадов в схеме компаратора типа Ам685 имеется большое количество вспомогательных ГСТ, источников малого опорного напряжения, а также несколько пар согласующих эмиттерных повторителей, снабженных стабилитронами для внутреннего сдвига уровня сигнала (например, $VT14—VT13$ и $VD9—VD5$, $VT19—VT20$ и $VD7—VD8$). Третий усилительный ДУ (транзисторы $VT21—VT22$) снабжен выходными эмиттерными повторителями (транзисторы $VT23—VT24$).

ИС типа Ам685 имеет амплитуду выходного импульса около 1 В, уровни ее выходных сигналов совместимы со входными уровнями ИС ЭСЛ серии 100 (или 500). Этот компаратор можно использовать для конструирования параллельных преобразователей аналог—код, на выходе которых цифровое слово (3—4 разряда) появляется примерно через 10 нс.

5.2. Некоторые схемы применения компараторов

Характеристики схем применения компараторов определяются допустимыми уровнями ошибок и нагрузочной способностью этих приборов. Простейшие компараторы типов $\mu A710$ и $\mu A711$ применяются в маломощных устройствах: ждущих (рис. 5.8, а) и автогенерирующих (рис. 5.8, б) мультивибраторах, а также в мультивибраторах, частота генерации которых стабилизирована кварцевым резонатором (рис. 5.8, в, г). Эти схемы применяются в качестве генераторов тактовых сеток для цифровых устройств, так как специализированный компаратор требует всего три-четыре навесных элемента [3, 5].

Особую группу схем применения компараторов образуют пороговые устройства. На рис. 5.8, д представлена схема детектора, обнаруживающего момент попадания сигнала U_c в допусковую зону, определяемую устанавливаемыми внешней схемой верхним и нижним пороговыми напряжениями $U_{пв}$ и $U_{пн}$. С помощью внешнего усилителя мощности (транзистор $VT1$) детектор обслуживает индикационную лампу. Поскольку напряжения смещения нуля у каждого из компараторов могут отличаться, то компараторы можно сбалансировать, несколько изменив напряжения $U_{пв}$ и $U_{пн}$. Группа схем, в которых применяется компаратор типа LM111 [5, 9], расширяется за счет того, что он может работать как с низковольтными ($E_c^+ = 5$ В),

так и с высоковольтными устройствами ($E_K^{\pm} = \pm 15$ В), причем можно использовать коллекторный выход (вывод 7, см. рис. 5.3) и эмиттерный выход (вывод 1).

На рис. 5.9, а, б показаны схемы подачи балансирующего и стробирующего сигналов на компаратор типа LM111. Необходи-

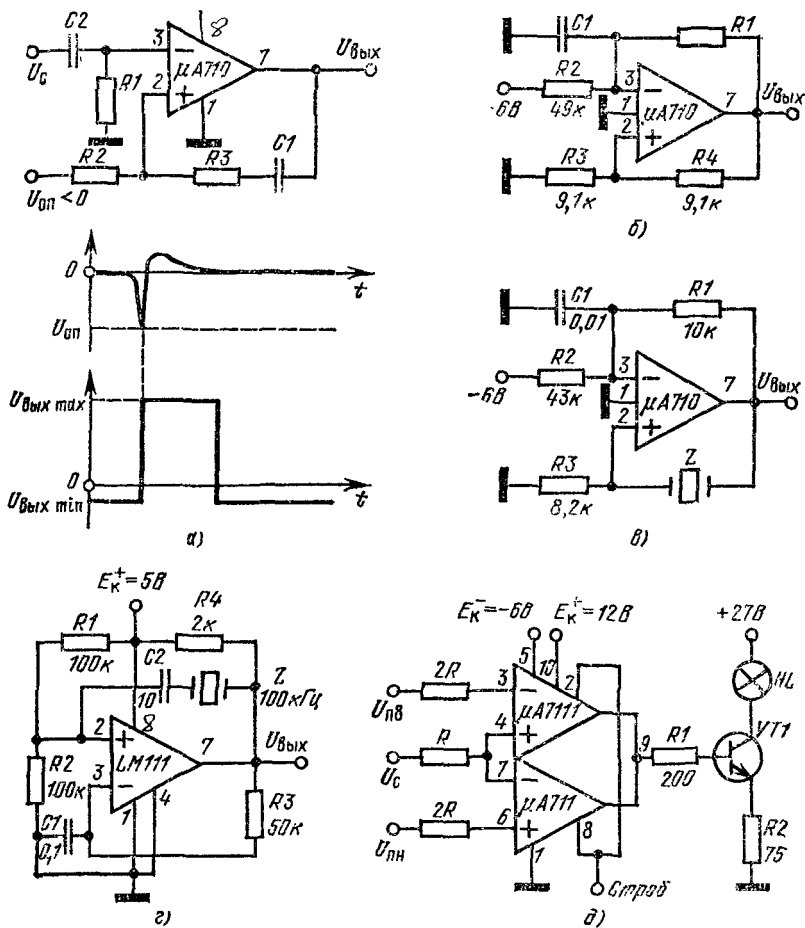


Рис. 5.8. Импульсные схемы:

а — ждущий мультивибратор; б — автогенератор; в, г — кварцованные мультивибраторы; д — детектор допускной зоны для сигнала U_C

мость балансировки компаратора появляется при работе с высокоомным источником сигнала. На рис. 5.9, в приведена схема увеличения тока входного каскада. Используя эту схему, можно увеличить быстродействие компаратора с 7 до 18 В/мкс. На рис. 5.9, г—е показан ряд схем применения компаратора типа LM111: усилитель сигналов магнитной головки; детектор перехода сигнала через нуль,



обслуживающий МОП-логику, способ подключения заземленной нагрузки — лампы (если выходной сигнал снимается с вывода 1, то полярность входов компаратора меняется на обратную). На следующих пяти рисунках приведены: схема применения ограничительных диодов для улучшения скорости отклика компаратора, работающего в преобразователе аналог—код (рис. 5.9, ж), схема приспособления компаратора к управлению катушкой соленоида (рис. 5.9, з), схема управления реле, в которой стабилитрон защищает ИС от пробоя напряжением самоиндукции (рис. 5.9, и), схема оптронного изолятора цифровой линии (рис. 5.9, к), схема перехода от сигналов высокоуровневой логики к ТТЛ-входам (рис. 5.9, л).

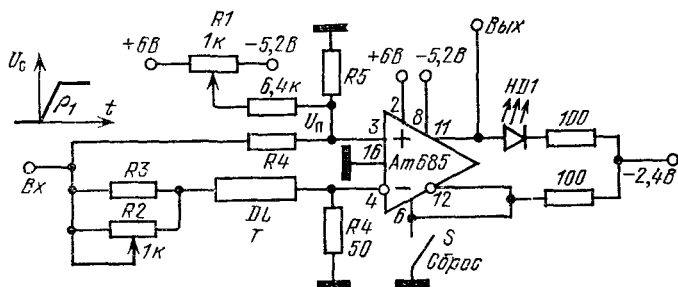


Рис. 5.10. Схема устройства для измерения скорости нарастания входного напряжения

На рис. 5.10 приведена схема устройства, позволяющего обнаружить, что скорость нарастания входного сигнала $\rho = \Delta U_c / \Delta t$ превышает заданную [14]. В этой схеме по постоянному току сигналы на входы компаратора подаются синфазно, что не может вызвать переключения компаратора. В цепь инвертирующего входа включается линия задержки (в данном случае использован отрезок кабеля с задержкой 5 нс/1 м), а в цепь неинвертирующего входа подается регулируемое напряжение порога U_n . С выходов компаратора сигналы поступают на светодиод индикации и возвращаются на вывод строба, чтобы в случае срабатывания компаратор перешел в триггерный режим «защелки». Если скорость нарастания входного сигнала $\rho = \Delta U_c / \Delta t$ превысит отношение U_n / T (здесь T — время задержки сигнала в линии), то компаратор усилит дифференциальную разность сигналов, появившуюся между входами, его выходной сигнал переключится и новое состояние зафиксируется. Светодиод останется зажженным до тех пор, пока кнопкой не будет дан сигнал сброса. Пусть $T = 5$ нс, $U_n = 2$ мВ, тогда схема отметит входной сигнал, нарастающий со скоростью большей, чем 0,4 В/мкс. Изменяя потенциометром $R1$ напряжение U_n (при $T = \text{const}$), можно обнаруживать сигналы, превышающие по скорости нарастания различные заданные величины.

5.3. Кабельные передающие и приемные усилители

При создании комплексов вычислительных систем и промышленного электронного оборудования приходится передавать цифровые сигналы на расстояние до 100 ... 200 м, причем в таких системах велик уровень помех. Сигналы могут передаваться по согласованным

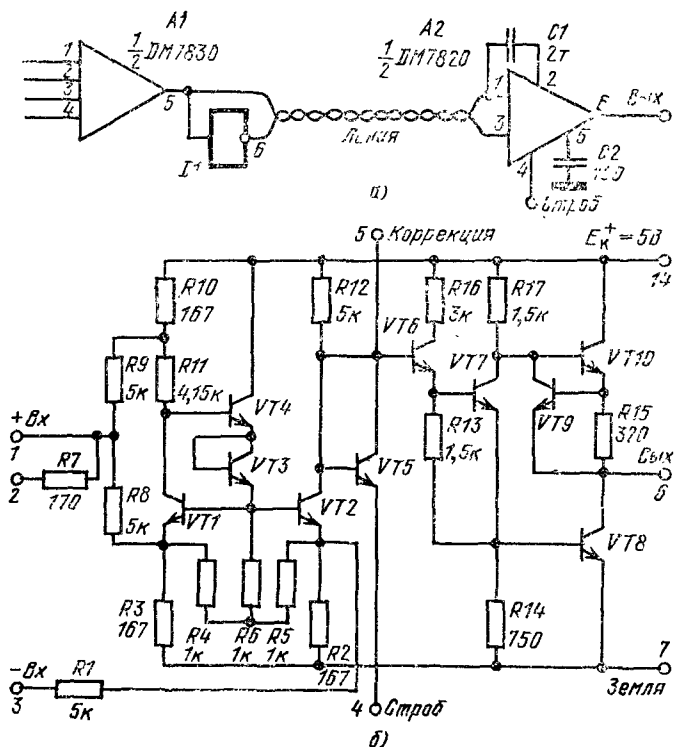


Рис. 5.11. Двухпроводная линия передачи цифровых сигналов, снабженная кабельным и приемным усилителями (а), принципиальная схема одного канала приемного усилителя из ИС типа DM7820 (б)

экранированным кабелям или по двойным проводам, причем к каждой линии могут подключаться несколько источников и приемников сигналов [13].

Для обслуживания двухпроводной линии необходимо иметь передающий и приемный усилители. Одной из самых первых пар таких усилителей были ИС типов DM7830 (передатчик) и DM7820 (приемник) [5]. Схема соединения этих усилителей показана на рис. 5.11, а. Усилитель-передатчик является модифицированным ТТЛ-ключом, снабженным схемой защиты от короткого замыкания и способным генерировать выходной ток до 100 мА. ИС типа DM7820 содержит два усилителя-приемника, построенные по схеме

рис. 5.11, б. Усилитель имеет дифференциальные входы, способные подавлять сдвиг фазы сигналы до ± 15 В. Для повышения помехоустойчивости сигналы в этом усилителе подаются на эмиттеры транзисторов $VT1$ и $VT2$. Выходной двухтактный каскад в усилителе построен по схеме ОК—ОЭ (см. рис. 2.13, в) и снабжен транзистором-ограничителем выходного тока $VT9$). Нагрузочная способность этого кабельного усилителя составляет 2 входа ИС серии 133 (SN54/74).

В настоящее время выпускается несколько десятков типов кабельных усилителей, как передатчиков, так и приемников. В качестве приемных усилителей можно использовать и интегральные компараторы.

5.4. Интегральные таймеры

ИС типа SE555, выпущенная фирмой Signetix в 1973 г., по широте применения сейчас уступает только ОУ и стабилизаторам. Основное назначение этой схемы — генерация импульсов как малой, так и большой длительности (от микросекунд до 1 ч). До появления этой ИС интервалы времени генерировались с помощью разнообразных релаксационных схем и интеграторов. Специализированная ИС-таймер позволила стандартизировать и упростить эти очень распространенные узлы. Применяя таймеры, можно получить необычные схемы устройств.

На рис. 5.12, а показана структурная схема ИС типа SE555. К схеме подключены два внешних времязадающих элемента: резистор R_x и конденсатор C_x , которые невыгодно вводить внутрь многофункциональной ИС. В схеме четыре основных узла: два компаратора — верхний (ВК) и нижний (НК), триггер памяти (Тг) и разрядный транзистор ($VT14$). На опорные входы компараторов подаются потенциалы от делителя (три одинаковых сопротивления R_{3-5}). Нормальное состояние $VT14$ — насыщенное (в это время конденсатор C_x замкнут на землю). Если на вход НК подается отрицательный импульс запуска и потенциал этого входа становится меньше напряжения порога $E_K^+/3$, компаратор (а за ним и триггер) переключается, на выходе Q отрабатывается положительный, а на выходе $\bar{Q}$ — отрицательный перепад. Этим скачком транзистор $VT14$ закрывается по базе, обкладки конденсатора C_x размыкаются, конденсатор начинает заряжаться через резистор R_x от источника питания E_K^+ . Потенциал на конденсаторе повышается. Когда он превысит напряжение $2E_K^+/3$ (порог срабатывания ВК), верхний компаратор переключается и переводит триггер в исходное состояние. В этот момент $VT14$ открывается положительным перепадом и конденсатор C_x с большой скоростью разряжается на землю через его промежуток коллектор—эмиттер.

На этом цикл работы таймера заканчивается. Он длится после импульса запуска время $T = 1,1 R_x C_x$, причем коэффициент 1,1 здесь определяется тем, что конденсатор успевает зарядиться лишь до потенциала $(2/3) E_K^+$. На выходе таймера положительный импульс

длительностью T существует только во время заряда конденсатора. На рис. 5.12, б показаны диаграммы напряжений в схеме. Особенность этого способа генерации меток времени в том, что длительность и стабильность интервала времени зависит от свойств элементов R_x и C_x (интегральные резисторы делителя R_{3-5} имеют очень

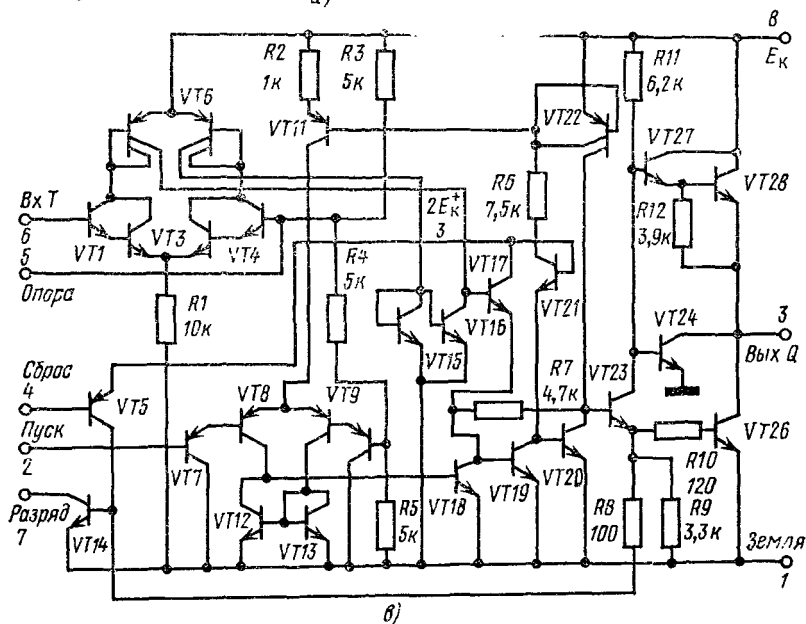
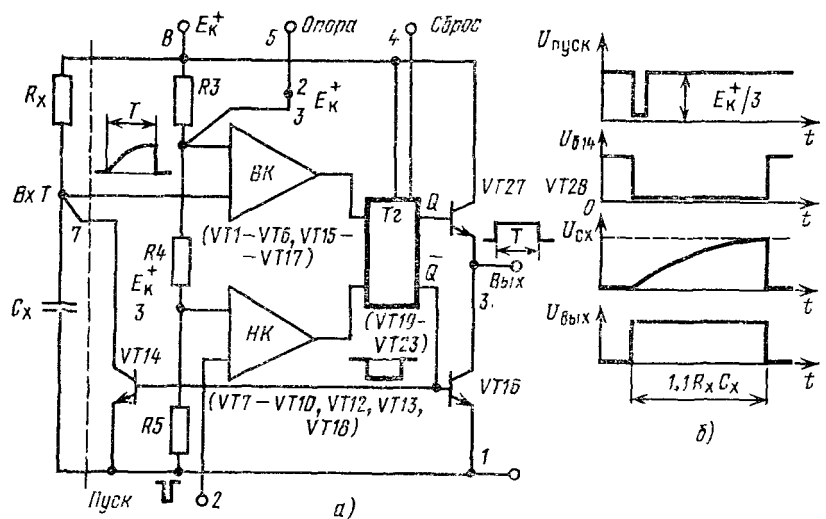


Рис. 5.12. Интегральный таймер:

а — функциональная схема ИС типа SE555; б — процесс запуска таймера, в — принципиальная схема

хорошее совпадение свойств, поэтому от номинала E_{κ}^+ соотношение порогов срабатывания ВК и НК не зависит).

В настоящее время существует ряд интегральных таймеров (например, усовершенствованный вариант предыдущей схемы биполярная ИС типа LM322 или КМОП ИС типа CD4047). Параметры и свойства интегральных таймеров сведены в табл. 5.2 [16]. Все таймеры могут работать от напряжения +4,5 В.

Таблица 5.2

Параметры и свойства интегральных таймеров

Параметр (или свойство)	SE555	uL9601	LD4047	KR320	LM322	ICL8240
Максимальное напряжение E_{κ}^+ , В	18	5,5	15	20	40	18
Ток потребления, мА	15	25	0,1	12	4,5	18
Полярность запускающего импульса	(—)	(+) или (—)	(+) или (—)	(+) или (—)	(+)	(+)
Выходной ток, мА	200	10	1	10 и 100	50	5
Минимальная длительность импульса, мкс	10	0,05	2	10	2,5	10
Максимальная длительность импульса	1 ч	Секунды	Минуты	1 ч	1 ч	Сутки
Коэффициент при произведении $R_{\kappa}C_{\kappa}$	1,1	0,32	2,5	2,0	1,0	1...255
Схема выходного каскада	ТТЛ	ТТЛ	КМОП	Открытый коллектор и ТТЛ	Плавающий $n-p-n$	Открытый коллектор

Полная принципиальная схема таймера типа SE555 показана на рис. 5.12, в. Эту схему можно проанализировать с помощью структурной схемы рис. 5.12, а, на которой указаны позиционные обозначения транзисторов и резисторов образующих основные функциональные узлы. Входы времязадающий (T) и «Пуск» образованы составными транзисторами, поэтому по входу T ток составляет 0,1 мкА, а по входу «Пуск» — 0,5 мкА. Выходной ток таймера может достигать 200 мА, что позволяет использовать эту ИС для управления силовыми исполнительными устройствами.

При напряжении питания $E_{\kappa}^+ = 5$ В ток, потребляемый таймером, составляет 3 мА, при $E_{\kappa}^+ = 15$ В этот ток возрастает до 10 мА, но может быть получена амплитуда выходного напряжения до 13 В. Начальная точность работы таймера в схеме задержки составляет 0,5%, дрейфы этой ошибки не превышают 0,05%/°С при изменении температуры и 0,005%/В при вариациях питающего напряжения.

пульса времязадающий резистор R , составлен из двух сопротивлений $R_A + R_B$. Частота автогенерации определяется по формуле

$$f = 1/T = 1,44/[(R_A + 2R_B) C]. \quad (5.1)$$

На рис. 5.13, *в* приведена схема широтно-импульсного модулятора, где таймер работает в режиме автогенерации, а модулирующее напряжение изменяет порог срабатывания ВК (см. рис. 5.12, *а*). С помощью последовательного соединения таймеров удастся суммировать их интервалы времени срабатывания. На рис. 5.13, *г* показана схема, которая может генерировать импульс длительностью до 2 ч. Эта схема построена на ИС типа SE558, содержащей четыре сходные с вышерассмотренной таймерные схемы (правда, с уменьшенным числом выводов управления). Следует отметить, что ИС типа SE555 применяются во многих других схемах включения (усилитель управления мотором, терморегулятор, кабельный усилитель). ИС типа SE556 содержит два таймера типа SE555.

ИНТЕГРАЛЬНЫЕ СХЕМЫ В УСТРОЙСТВАХ СТАБИЛИЗАЦИИ НАПРЯЖЕНИЯ ПИТАНИЯ

Повышенная точность работы электронной системы может быть достигнута лишь в том случае, если все устройства, входящие в нее, будут иметь стабильные передаточные функции. В предыдущих главах было отмечено, что все усилительные параметры и уровни ошибок ЛИС в определенной мере зависят от питающих напряжений. Как показывает опыт, для аппаратуры, построенной на большом количестве ЛИС, при изменениях питающих напряжений могут возникать значительные ошибки. Чем сложнее электронная схема, тем сильнее ее параметры зависят от питающих напряжений.

Аналогичная ситуация имеет место и для устройств, выполненных на цифровых интегральных схемах, несмотря на стандартность их логической функции. В цифровых устройствах при значительных колебаниях питающих напряжений может снижаться помехоустойчивость [1]. Этот эффект определяется нестабильностью линейного режима, в котором находится ключевая схема в момент смены состояний.

Большая потребность в стабилизаторах питания для обслуживания аппаратуры, выполненной на интегральных схемах, привела к тому, что были разработаны и внедрены специальные ЛИС — стабилизаторы напряжения. Заметим, что ЛИС повышенной сложности (типа ОУ, компараторов, радиочастотных линейек) снабжают собственными внутренними стабилизаторами питающих напряжений или токов.

6.1. Особенности интегральных стабилизаторов

Интегральные схемы, работающие в режиме стабилизации питающих напряжений, имеют следующие особенности. В интегральном исполнении преобладают так называемые последовательные стабилизаторы напряжения. Они могут иметь непрерывный или импульсный режимы управления. Схемы с импульсным управлением по-другому называются ключевыми стабилизаторами напряжения. Стабилизаторы могут строиться для положительных или отрицательных напряжений питания. Если разнополярные стабилизаторы обслуживают устройство, выполненное на интегральных ОУ, то

они размещаются непосредственно на этой монтажной плате. Выходное напряжение интегрального стабилизатора может быть меньше или больше, чем напряжение, выделяющееся на интегральном стабилизаторе или на схеме, синтезирующей опорное напряжение. Для обслуживания блоков, собранных на цифровых ИС, конструируются специальные стабилизаторы, рассчитанные на напряжение 5 В, но генерирующие значительные токи (сотни миллиампер).

Интегральные стабилизаторы появились относительно поздно отчасти потому, что их очень трудно спроектировать многофункциональными, чтобы удовлетворить разнообразные требования потребителей. От различных систем питания требуются разные напряжения, токи и коэффициенты стабилизации, в то же время уровни токов, генерируемых монолитными ИС, ограничены, так как для мощных структур необходимы кристаллы увеличенных размеров (соответственно необходимы сложные многовыводные корпуса с увеличенной мощностью рассеяния).

Интегральные стабилизаторы постоянно совершенствуются. Схемотехника такой ИС по сложности соответствует ОУ, причем внутри кристалла стабилизатора существует сильная тепловая обратная связь. К интегральному стабилизатору желательно подключать наименьшее количество обслуживающих элементов. С этой точки зрения наиболее перспективны стабилизаторы, имеющие всего три вывода: вход, выход и общий полюс. Трехвыводные стабилизаторы имеют меньшую универсальность применения, но рассчитаны на повышенную мощность, для них не требуются дополнительные проходные транзисторы. Эти стабилизаторы смонтированы в корпусах мощных транзисторов, имеющих два или три изолированных вывода. Однако появлению этих ИС предшествовало широкое распространение относительно маломощных универсальных ИС.

6.2. Интегральные опорные элементы

Структура принципиальной схемы стабилизатора во многом определяется типом опорного элемента — стабилизатора. В настоящее время для интегральных стабилизаторов используются три типа опорных элементов: пробивной стабилизатор с напряжением примерно 6,3 В, низковольтный термокомпенсированный источник с напряжением 1,8 В, также основанный на пробивном стабилизаторе, и опорный элемент без пробивного диода, основанный на генераторах стабильных токов.

Наиболее просто в качестве стабилизатора использовать переход база—эмиттер стандартного интегрального транзистора [2]. При обратном смещении этот переход пробивается при напряжении 6,2 ... 6,5 В, причем температурный коэффициент опорного напряжения $TKU_{оп} \approx +2 \text{ мВ/}^\circ\text{С}$.

На рис. 6.1, а показана схема включения стабилизатора, а на рис. 6.1, б — его эквивалентная схема, из которой видно, что опорное напряжение $U_{оп}$, выделяющееся на стабилизаторе, суммиру-

ется из э. д. с. $E_{оп}$ и падения напряжения от тока $I_{ст}$, протекающего через стабилитрон. Оно выделяется на внутреннем сопротивлении диода в стабилитронном режиме R_D . По данному эквиваленту можно сделать два важных для проектирования схем стабилизаторов вывода: ток стабилитрона $I_{ст}$ следует устанавливать минимальным и обязательно фиксировать его с помощью ГСТ.

На рис. 6.1, в представлена вольт-амперная характеристика интегрального стабилитрона (в этом режиме использован транзистор типа КТ332). Внутреннее сопротивление интегрального стабилит-

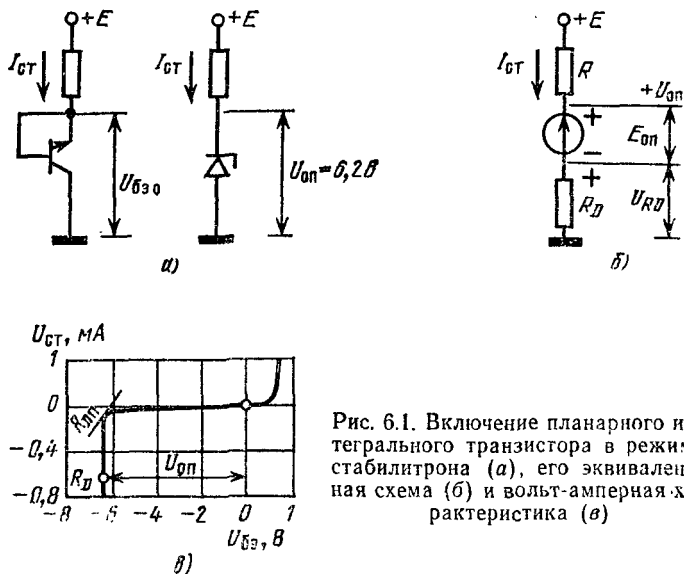


Рис. 6.1. Включение планарного интегрального транзистора в режиме стабилитрона (а), его эквивалентная схема (б) и вольт-амперная характеристика (в)

рона зависит от тока $I_{ст}$. При $I_{ст}$ порядка десятков микроампер внутреннее сопротивление интегрального стабилитрона $R_D = 50 \dots 100$ Ом. Разброс значений R_D от экземпляра к экземпляру может вызвать значительные изменения коэффициента стабилизации устройства, если схема имеет недостаточный запас коэффициента усиления по петле обратной связи. Для меньших токов (уровень единиц микроампер) внутреннее сопротивление переходного режима диода $R_{Дп}$ значительно больше. Положительный ТК $U_{оп}$ позволяет в составе интегральной ИС достаточно просто получать термокомпенсированные источники опорного напряжения. Однако простые диодные стабилитроны во многих случаях непригодны для дальнейшего повышения точности работы стабилизаторов.

Особенность интегрального пробивного стабилитрона заключается в том, что даже при микроамперных токах характеристика обратного пробоя перехода эмиттер—база имеет острый изгиб. В этом режиме диоды работают надежно, при малых токах шумы ста-

билитрона уменьшаются и имеют равномерный спектр. При некотором повышении тока стабилитрона (свыше 100 мкА) шумы возрастают и появляются пульсации с малой частотой повторения. Если ток стабилитрона велик (десятки миллиампер), шумы уменьшаются по амплитуде, исчезает дальнейшая зависимость шумов от уровня тока, однако флюктуационные компоненты остаются.

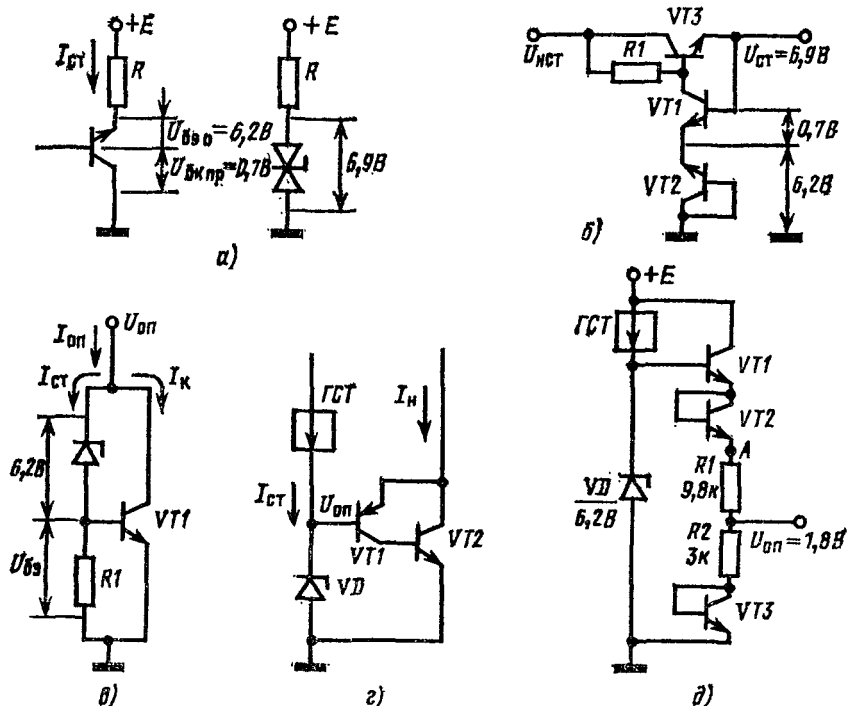


Рис. 6.2. Опорные элементы, используемые в интегральной схемотехнике:
а, б — термокомпенсированные пробивные стабилитроны; в — стабилитрон с буферным транзистором; г — стабилитрон с буферным эмиттерным повторителем; д — низковольтный термокомпенсированный источник

Известны различные способы улучшения параметров пробивного стабилитрона. Несколько таких схем приведено на рис. 6.2. Все эти схемы термокомпенсированы, некоторые из них имеют весьма малое сопротивление R_D . На рис. 6.2, а показан принцип построения термокомпенсированного опорного элемента, состоящего из двух $p-n$ -переходов транзистора: переход база—эмиттер используется в режиме обратного пробоя ($U_{бэо}$), а переход база—коллектор включен в режиме прямого падения напряжения ($U_{бкпр}$), в котором $\text{TK}U_{бк} = -2,2 \text{ мВ/}^\circ\text{С}$. Результирующее падение напряжения на транзисторе $U_{оп}$ составляет приблизительно 6,9 ... 7,1 В. Температурные коэффициенты обоих составляющих опорного напряжения

в значительной мере компенсируются, поэтому при стабильном уровне тока $I_{\text{ст}}$ эффективный $\text{TK}U_{\text{оп}} \approx -0,2 \text{ мВ/}^\circ\text{С}$. В схемах стабилизаторов с усилителем рассогласования термокомпенсирующим элементом может служить переход база—эмиттер усилительного транзистора. На рис. 6.2, б показана простейшая принципиальная схема такого включения, соответствующая выходному напряжению стабилизатора примерно 6,9 ... 7,1 В. В данной схеме транзистор VT1 является усилителем сигнала рассогласования, а транзистор VT2 работает в качестве стабилитрона, обслуживающего проходной транзистор VT3.

На рис. 6.2, в, г показаны два варианта схем генераторов опорных напряжений, позволяющих усовершенствовать свойства интегрального стабилитрона: уменьшить его внутреннее динамическое сопротивление R_D и термокомпенсировать напряжение $U_{\text{оп}}$. Данные элементы схемотехники можно применить при проектировании обычных стабилизаторов напряжения.

Простой способ улучшения коэффициента стабилизации напряжения $U_{\text{оп}}$, выделяющегося на стабилитроне, показан на рис. 6.2, в. В этой схеме к стабилитрону подключается буферный усилительный транзистор, поэтому ток через стабилитрон постоянный и равен $U_{\text{бэ}}/R_1$. Напряжение на сложном стабилитроне меняется незначительно даже при больших изменениях коллекторного тока транзистора, если выбрать $(U_{\text{бэ}}/R_1) \gg I_b$ транзистора VT1.

На рис. 6.2, г приведена схема с буферным эмиттерным повторителем, в качестве которого использован композитный $p-n-p$ -транзистор. Внутреннее динамическое сопротивление схемы $R_D \leq 10 \text{ Ом}$, что особенно важно для схем, в которых ток, протекающий через опорный элемент, меняется в широких пределах, но возникающее при этом изменение опорного напряжения не должно превышать единиц милливольт.

В результате совершенствования интегральных опорных элементов были созданы схемы низковольтных источников опорного напряжения малого уровня [3]. Необходимость в них вызвана тем, что для обслуживания цифровых ИС требуются питающие напряжения 3 ... 5 В, поэтому использование семивольтовых интегральных стабилитронов затруднительно. Существенным недостатком пробивного стабилитрона считается также повышенный низкочастотный коэффициент шума.

Чтобы построить низковольтный термокомпенсированный источник опорного напряжения, можно воспользоваться схемой, представленной на рис. 6.2, д [2]. Как и в ранее рассмотренных схемах, ток через стабилитрон фиксируется с помощью ГСТ, а ток базы транзистора VT1 должен быть малым. Требуемое опорное напряжение $U_{\text{оп}}$ создается с помощью делителя $R1-R2$ и диодов термокомпенсации VT2, VT3. Напряжение в точке А данной схемы составляет примерно $6,2 - 0,7 - 0,7 = 4,8 \text{ В}$, но его температурный коэффициент $\text{TK}U_A$ близок к $+2 - (-2,2) - (-2,2) \approx +7 \text{ мВ/}^\circ\text{С}$. Влияние $\text{TK} U_A$ на опорное напряжение можно компенсировать за счет TK

$U_{\text{бз}} = -2,2$ мВ/°С, собственного транзистору VT3 в диодном включении. Для этого требуется выбрать номиналы резисторов в делителе исходя из соотношения: $R_1/R_2 = \text{TK}U_A/\text{TK}U_{\text{бз}} = 7/2,2$. Режиму термокомпенсации соответствует опорное напряжение $U_{\text{оп}} = 1,8$ В.

На рис. 6.3 приведены принципиальная и эквивалентная схемы терморегулируемого опорного элемента (ИС типа LM199), а также некоторые способы включения этой ИС. На рис. 6.3, а показана схема терморегулирующей части (нагревателя), а на рис. 6.3, б изображена принципиальная схема опорного элемента (активного стабилитрона). Обе части схемы изготовлены на одном кристалле, который размещен в теплоизолированном корпусе, позволяющем уменьшить мощность подогрева подложки и повысить температуру терморегулирования. Нагревательная часть ИС потребляет при включении начальный ток запуска петли терморегулирования около 140 мА, в установившемся режиме (время прогрева 3 с) при внешней температуре 25°С на терморегулирование расходуется мощность примерно 300 мВт.

Опорный термостабилизированный элемент имеет динамический импеданс 0,5 Ом и температурный коэффициент $10^{-4}\%/^{\circ}\text{C}$. Полупроводниковая структура опорного элемента (так называемая приповерхностная) гарантирует малый уровень шума (эффективное напряжение шумов не превышает 20 мкВ в полосе частот 10 Гц ... 10 кГц) и высокую долговременную стабильность ($20 \cdot 10^{-6}$). На рис. 6.3, г—е показаны варианты подключения питающих напряжений к ИС типа LM199. Основные параметры этой ИС приведены в табл. 6.1.

Данная ИС пригодна как высокостабильный опорный элемент для построения прецизионных источников напряжения и тока, для многоразрядных преобразователей аналог—код. ИС типа LM199 можно использовать в измерительных приборах вместо электрохимического стандартного опорного элемента (см. схему, показанную на рис. 6.3, в).

На рис. 6.4, а представлена схема и цоколевка ИС типа LM103. Этот опорный элемент построен по принципу схемы рис. 6.2, г. Транзистор VT1 работает в режиме пробивного диода, ток через который фиксируется ГСТ (полевой транзистор VT2). Транзисторы VT3—VT4 являются низкоомным шунтом этого стабилитрона. Параметры ИС типа LM103 приведены в табл. 6.1 [4].

На рис. 6.4, б показана функциональная схема низковольтного источника опорного напряжения, в котором нет пробивных стабилитронов, обладающих разбросом напряжения $U_{\text{оп}}$ а также повышенным уровнем шума. Этот опорный элемент основан на точно рассчитываемых по соотношению токов значениях напряжений $U_{\text{бз}}$ интегральных транзисторов (см. рис. 1.8, в). В качестве опорного выбран уровень напряжения, равный энергетической зоне кремния $U_{\text{оп}} = \Delta\phi_0 = 1,205$ В. При этом напряжении можно получить близкий к нулю температурный коэффициент [5].

В схеме рис. 6.4, б транзисторы VT1 и VT2 имеют ток эмиттеров I_1 и I_0 , отличающиеся в десять раз, что (соответственно рис. 2.1, г) вызывает

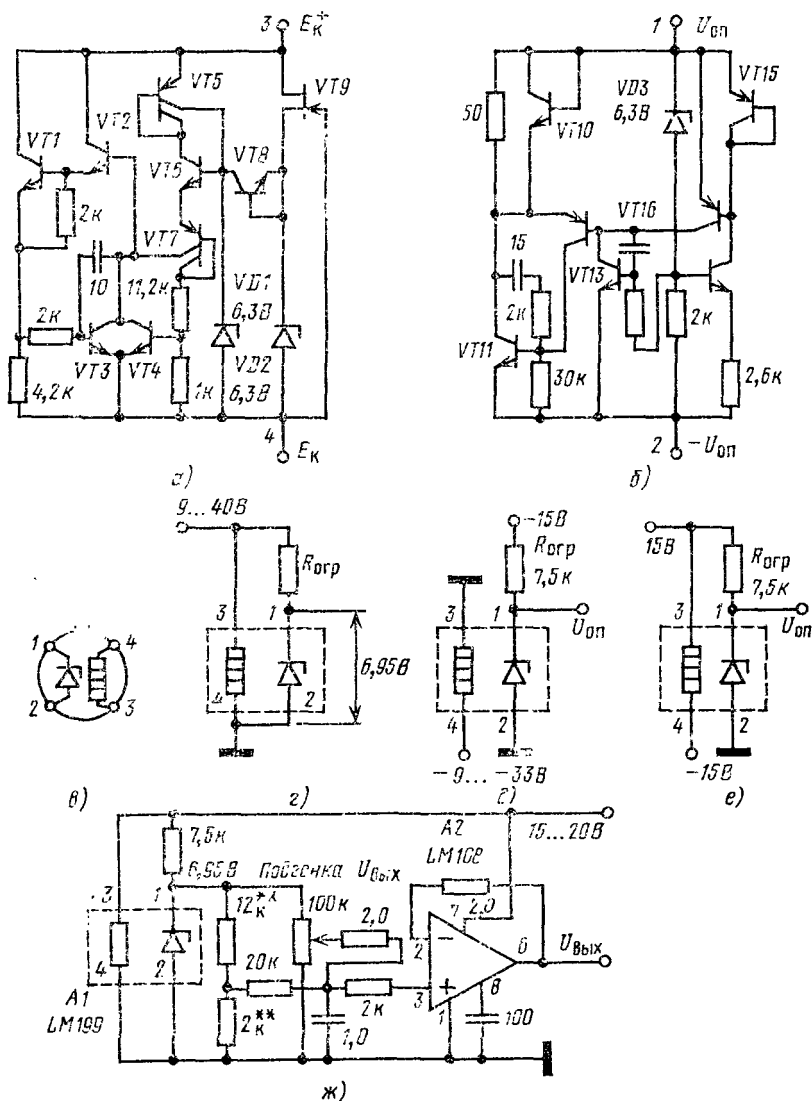


Рис. 6.3. Прецизионный терморегулируемый опорный элемент (ИС типа LM199):

а — принципиальная схема терморегулирующей части ИС; б — принципиальная схема опорного элемента; в — эквивалентная схема; г — подключение опорного элемента и терморегулятора к общему источнику; д, е — варианты подключения частей ИС к разнополярным источникам; ж — принципиальная схема источника опорного напряжения заменяющего стандартный опорный элемент (резисторы, обозначенные **, имеют точность номинала 0,1%)

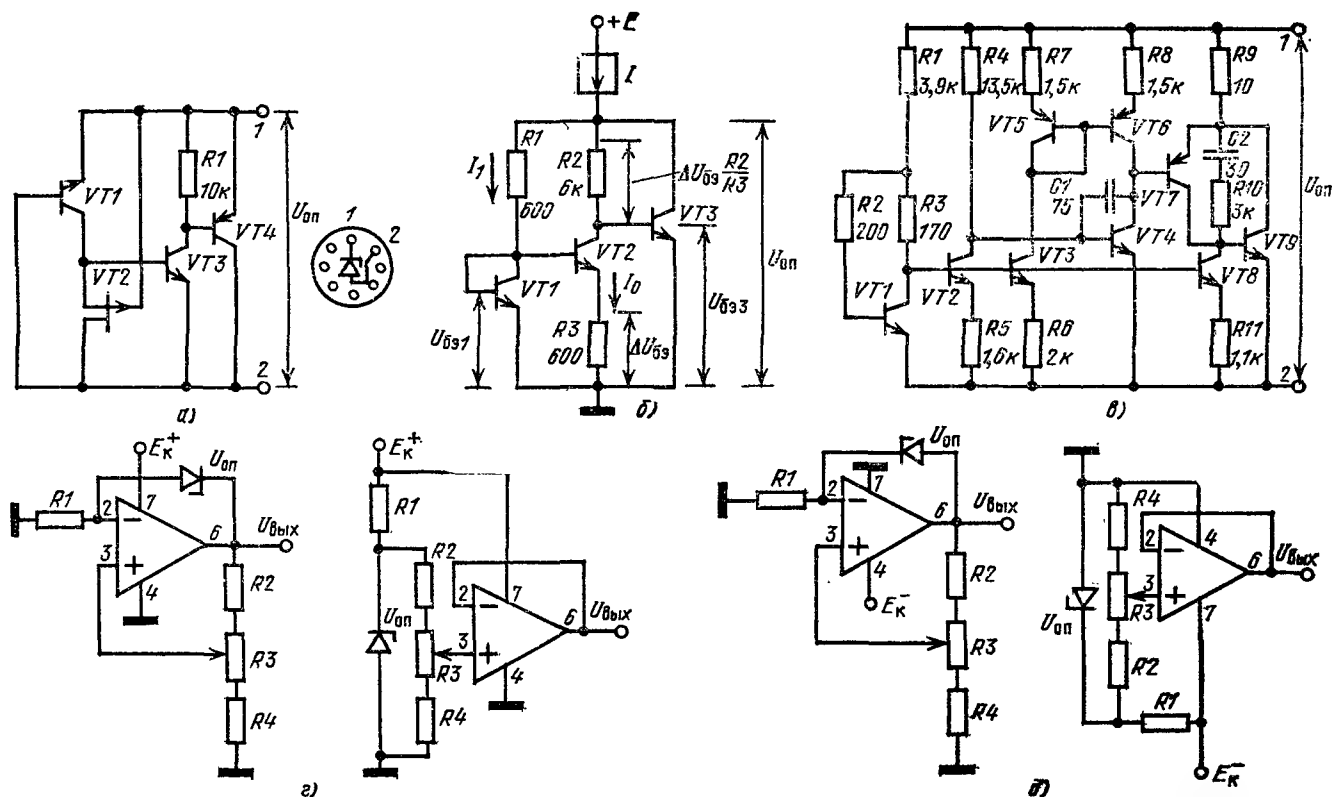


Рис. 6.4 Интегральные схемы — опорные элементы:

а — принципиальная схема ИС типа LM103; б — принцип действия источника опорного напряжения без пробивных диодов; в — принципиальная схема ИС типа LM113; г — источники положительных опорных напряжений; д — отрицательных

Параметр	LM103		LM113	
	Значение параметра	Условие измерения	Значение параметра	Условие измерения
Опорное напряжение $U_{оп}$, В	1,8...5,6		1,160...1,280	
Изменение опорного напряжения $\Delta U_{оп}$ в зависимости от тока $I_{ст}$, мВ	≤ 50	$0,1 \text{ мА} \leq I_{ст} \leq 1 \text{ мА}$	—	$0,5 \text{ мА} \leq I_{ст} \leq 20 \text{ мА}$
Динамическое сопротивление R_D , Ом	≤ 25	$I_{ст} = 3 \text{ мА}$	1	$I_{ст} = 1 \text{ мА}$
Температурный коэффициент ТК $U_{оп}$, мВ/°С	—5	$0,1 \text{ мА} \leq I_{ст} \leq 1 \text{ мА}$	0,01	$1 \text{ мА} \leq I_{ст} \leq 10 \text{ мА}$

разность потенциалов эмиттеров $\Delta U_{бэ} = 26 \ln 10 = 60$ мВ, которая выделяется на резисторе R_3 . Если базовым током транзистора $VT2$ можно пренебречь, то падение напряжения на его коллекторном резисторе подсчитывается по соотношению $(\Delta U_{бэ}/R_3)R_2 = 600$ мВ. Это напряжение имеет положительный температурный коэффициент. Полное опорное напряжение схемы $U_{оп} = U_{бэз} + \Delta U_{бэ}R_2/R_3$, причем $U_{бэз}$ имеет отрицательный температурный коэффициент, а сам транзистор $VT3$ выполняет функцию буферного элемента, поясненную схемой рис. 6.2, в.

Используя уравнение (1.3) можно вывести условие нулевого температурного изменения $U_{оп}$ в данной схеме. Записав значение напряжения база — эмиттер

$$U_{бэз} \approx \Delta \mathcal{E}_0 (1 - T/T_0) + U_{бэ0} (T/T_0) \quad (6.1)$$

и суммируя его с напряжением, на резисторе R_2 :

$$\Delta U_{бэ}R_2/R_3 = (kT/q) \ln (I_1/I_0) (R_2/R_3), \quad (6.2)$$

получаем

$$U_{оп} = \Delta \mathcal{E}_0 (1 - T/T_0) + U_{бэ0} (T/T_0) + (kT/q) \ln (I_1/I_0) (R_2/R_3). \quad (6.3)$$

Дифференцируя (6.3) по T , находим условие термокомпенсации

$$\partial U_{оп}/\partial T = -\Delta \mathcal{E}_0/T_0 + U_{бэ0}/T_0 + (k/q) \ln (I_1/I_0) (R_2/R_3) = 0. \quad (6.4)$$

Из формулы (6.4) можно заключить, что термокомпенсация будет достигнута, если выбрать параметры схемы так, чтобы выполнялось равенство

$$\Delta \mathcal{E}_0 = U_{бэ0} + kT_0/q (R_2/R_3) \ln (I_1/I_0) = 1,205 \text{ В} \quad (6.5)$$

Одна из практических реализаций источника опорного напряжения данного типа показана на рис. 6.4, в, где приведена схема интегрального опорного элемента типа LM113. Параметры этой схемы указаны в табл. 6.1 [4].

Таблица 6.1

LM199	
Значение параметра	Условие измерения
6,8...7,1	$0,5 \text{ мА} \leq I_{\text{ст}} < \leq 10 \text{ мА}$
≤ 9	
0,5...1	$I_{\text{ст}} = 1 \text{ мА}$
0,007	

Регулируемые источники опорных напряжений можно выполнить на основе прецизионных стабилизаторов и ОУ. На рис. 6.4, *а* показаны две схемы источников положительного опорного напряжения, а на рис. 6.4, *б* — две аналогичные схемы для отрицательного напряжения. Отличительная особенность этих схем в том, что ОУ питаются от одного источника. Наиболее пригодны ОУ типа 153УД6 (LM101A).

6.3. Некоторые варианты схем стабилизации и их параметры

На рис. 6.5, *а* представлена обобщенная схема последовательного интегрального стабилизатора напряжения [6, 7]. Эта схема содержит: источник опорного напряжения $U_{\text{оп}}$,

ОУ сигнала рассогласования, проходной транзистор — эмиттерный повторитель $VT1$, ток через который управляется усилителем рассогласования. Резистор $R1$ и транзистор $VT2$ образуют цепь защиты стабилизатора в режиме к. з. нагрузки, т. е. схему ограничения тока к. з. Делитель цепи отрицательной обратной связи $R2$ — $R3$ позволяет точно установить выходное напряжение стабилизатора на заданном уровне независимо от разброса абсолютных значений опорных напряжений $U_{\text{оп}}$.

Данный стабилизатор имеет выходное напряжение $U_{\text{ст}}$ большее, чем $U_{\text{оп}}$. Если считать, что для высококачественного ОУ управляющее напряжение между входами равно нулю, то напряжение, выделяющееся на резисторе $R3$ равно $U_{\text{оп}}$, поэтому ток делителя $R2$ — $R3$

$$I_d = U_{\text{оп}}/R_3, \quad (6.6)$$

причем считается, что в ОУ входные токи не втекают.

Напряжение на выходе стабилизатора

$$U_{\text{ст}} = I_d (R_2 + R_3) = U_{\text{оп}} (R_2 + R_3)/R_3. \quad (6.7)$$

Если номинал резистора $R_2 = 0$, то $U_{\text{ст min}} = U_{\text{оп}}$. Максимальное выходное стабилизированное напряжение $U_{\text{ст max}}$ можно получить, если увеличить номинал резистора $R2$. Обычно $U_{\text{ст max}}$ может быть меньше входного нестабилизированного напряжения $U_{\text{вст}}$ на 3...5 В. Это минимальное напряжение превышения $U_{\text{вст}} - U_{\text{ст}}$, необходимое для нормальной работы усилителя рассогласования.

В интегральных схемах, построенных на кремниевых структурах, $(U_{\text{нст}} - U_{\text{ст}})_{\text{min}} \geq 2,5 \dots 3,5 \text{ В}$, причем данное превышение определяется падением напряжения на трех-четырех $p-n$ -переходах усилительных и регулирующих транзисторов, образующих схему стабилизатора. Максимальное превышение напряжения $U_{\text{нст}} - U_{\text{ст}}$

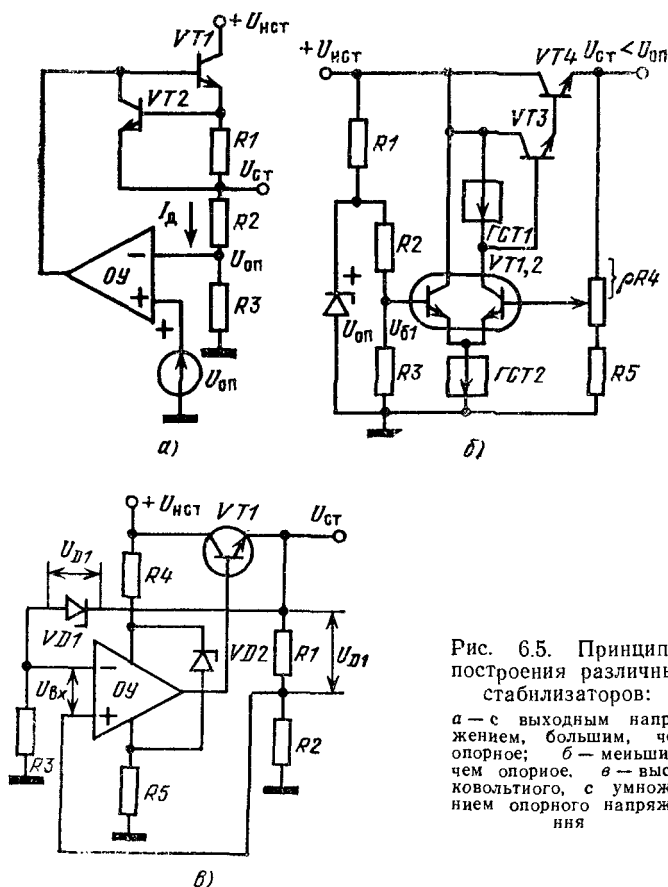


Рис. 6.5. Принципы построения различных стабилизаторов:

а — с выходным напряжением, большим, чем опорное; б — меньшим, чем опорное, в — высоковольтного, с умножением опорного напряжения

зависит от тока нагрузки $I_{\text{н}}$ и допустимой рассеиваемой корпусом интегральной схемы или проходного транзистора мощностью $P_{\text{расс доп}}$.

Для построения низковольтных стабилизаторов, выходное напряжение которых меньше, чем $U_{\text{оп}}$, используется либо схема с делителем опорного напряжения, либо схема с низковольтным опорным элементом. На рис. 6.5, б показана схема с делителем (резисторы $R2$ и $R3$). В качестве усилителя рассогласования в этой схеме используется простейший ОУ, состоящий из дифференциальной входной пары транзисторов $VT1, VT2$, генераторов стабильного тока ГСТ1

и ГСТ2 и склочного транзистора VT3. Проходным (регулирующим) служит транзистор VT4.

Для сбалансированного ОУ напряжение между входами (базы транзисторов VT1 и VT2) должно быть равно нулю, поэтому напряжения на базах этих транзисторов можно подсчитать по формуле

$$U_{c1} = U_{оп} R_3 / (R_2 + R_3) = U_{c2}. \quad (6.8)$$

Исходя из данного уравнения, можем определить стабилизированное напряжение

$$\begin{aligned} U_{ст} &= U_{c2} (R_4 + R_5) / R_5 + (1 - \rho) R_4 = \\ &= U_{оп} [R_3 / (R_2 + R_3)] (R_4 + R_5) / [R_5 + (1 - \rho) R_4], \end{aligned} \quad (6.9)$$

где ρ — коэффициент пропорциональности, соответствующий углу поворота движка потенциометра R_4 .

Для построения высоковольтных (свыше 100 В) стабилизаторов напряжения питания могут применяться обычные ОУ, имеющие $E_k \leq \pm 15$ В. В этом случае чаще всего используется принцип умножения напряжения, выделяющегося на стабилитроне, включаемом в цепь отрицательной обратной связи ОУ (см. рис. 6.5, в). Напряжение между входами усилителя в данной схеме $U_{вх} \approx 0$, причем инвертирующий вход его заземлен через резистор R_3 . Можно считать, что падения напряжения на резисторах R_2 и R_3 равны, следовательно, $U_{R1} = U_{D1}$. Если в схеме использован стабилитрон с напряжением 30 В, то для достижения $U_{ст} = 120$ В необходимо установить в схему резисторы с соотношением номиналов $R_2 = R_3 = 3R_1$. В этом случае на резисторах R_2 и R_3 выделяется напряжение 90 В. Сам ОУ необходимо защитить от пробоя по цепи питания в режиме умножения напряжения, поэтому ни одна точка ОУ непосредственно с землей или положительным полюсом питания не соединяется. Напряжение питания ОУ фиксируется стабилитроном в безопасных для усилителя пределах (обычно не более 30 В). Токи питания ОУ ограничиваются резисторами R_4 и R_5 . В таком включении ОУ имеет так называемый «плавающий» режим подачи питания и съема сигналов.

Интегральный стабилизатор имеет меньшее число параметров, чем ОУ, но часто для стабилизаторов труднее составить параметрическую модель. Эта особенность происходит от того, что ОУ работает при стандартных напряжениях и нагрузках, а для стабилизатора наиболее важные параметры формируются при больших скачках и изменениях тока нагрузки и входного напряжения.

Допустимый ток нагрузки стабилизатора определяется с учетом границ регулирования выходного напряжения $U_{ст \min}$ и $U_{ст \max}$, предельного значения нестабилизированного входного напряжения $U_{нст \max}$, а также допустимой рассеиваемой корпусом мощности $P_{расс \text{ доп}}$. Допустимый ток нагрузки будет разным для различной температуры окружающей среды. В качестве предельного следует выбрать уровень тока нагрузки

$$I_{н \max} = P_{расс \text{ доп}} (t_{\max}^{\circ\text{C}}) / (U_{нст \max} - U_{ст \min}). \quad (6.10)$$

где $P_{расс \text{ доп}} (t_{\max}^{\circ\text{C}})$ — допустимая рассеиваемая корпусом мощность при максимальной рабочей температуре $t_{\max}^{\circ\text{C}}$

При нормальной температуре допустимая рассеиваемая мощность не сколько увеличивается, поэтому и значение $I_{н\max}$ пропорционально можно увеличить [8]. Цепь защиты выхода в режиме к. з. должна ограничивать ток на уровне $I_{кз}$. Номинал резистора R_I (см. схему, рис. 6.5, а) удобно подсчитать сначала для нормальной температуры

$$R_I = U_{бэ} / I_{кз\max} \quad (6.11)$$

а затем проверить работоспособность схемы защиты в режиме к. з. при максимальной рабочей температуре (при которой $U_{бэ}$ уменьшается и схема защиты срабатывает при меньшем токе) и при минимальной температуре (при которой $U_{бэ}$ увеличивается и ток $I_{н\max}$ может быть превышен). Зависимость порога срабатывания электрической схемы защиты от температуры является ее существенным недостатком. В интегральных стабилизаторах имеет место эффект тепловой защиты, за счет которого ограничивается возрастание тока I_n в тот момент, когда температура подложки превысит некоторый опасный предел.

Для монолитных ИС время срабатывания тепловой защиты (постоянная времени тепловой ОС, п. 3.3.3) составляет единицы миллисекунд. Если этот принцип защиты применяется в обычных схемах стабилизаторов, он окажется малоэффективным из-за большой тепловой инерции радиаторов: проходной элемент может выйти из строя раньше, чем тепловой импульс достигнет датчика, укрепленного на теплоотводе.

Основным параметром, характеризующим стабильность выходного напряжения при изменении уровня нестабилизированного входного напряжения, является коэффициент стабилизации по напряжению

$$K_{ст} = (U_{ст1} - U_{ст2}) / (U_{нст1} - U_{нст2}) \text{ при } I_n = \text{const}. \quad (6.12)$$

При измерениях данного параметра должна оговариваться разность нестабилизированных напряжений. Значение $K_{ст}$ соответствует имеющемуся в схеме стабилизатора усилению по замкнутой петле ООС $\sim \beta K_0$, причем K_0 — коэффициент усиления по напряжению усилителя регулирования, β — коэффициент ООС от нагрузки на вход регулирования напряжения. Для схемы, представленной на рис. 6.5, а, $\beta = R_3 / (R_2 + R_3)$, поэтому чем большим устанавливается выходное напряжение, тем слабее ООС и меньше $K_{ст}$. Если выходное напряжение увеличивается изменением номинала резистора R_2 в три раза, то значение $K_{ст}$ уменьшается в три раза.

Выходное сопротивление стабилизатора $R_{вых0}$ определяется как отношение $\Delta U_{ст} / \Delta I_n$ при постоянном уровне $U_{нст}$:

$$R_{вых0} = (U_{ст1} - U_{ст2}) / (I_{н1} - I_{н2}) \text{ при } U_{нст} = \text{const}. \quad (6.13)$$

Применительно к схеме рис. 6.5, а выходное сопротивление стабилизатора пропорционально выходному сопротивлению эмиттерного повторителя (транзистор V_{T1}) деленному на βK_0 . Для снижения $R_{вых0}$ необходимо уменьшать в качестве эмиттерных повторителей составные транзисторы, а также увеличивать запас K_0 . При измерении $R_{вых0}$ приращение тока нагрузки $(I_{н1} - I_{н2})$ должно быть малым.

Коэффициент стабилизации при скачках тока нагрузки от режима холостого хода до номинального тока можно определить следующим образом:

$$K_H = (U_{ст0} - U_{ст}) / U_{ст0} \text{ при } U_{нст} = \text{const}. \quad (6.14)$$

В формуле (6.14) $U_{ст0}$ — выходное напряжение стабилизатора без нагрузки; $U_{ст}$ — выходное напряжение при номинальной нагрузке R_H (т. е. при номинальном токе нагрузки $I_n = U_{ст} / R_H$). Фактически разность $U_{ст0} - U_{ст}$ является падением напряжения на динамическом выходном сопротивлении схемы стабилизатора, поэтому и K_H пропорционален запасу βK_0 .

Уровень пульсаций выходного стабилизированного напряжения — это параметр, характеризующий полную схему стабилизатора напряжения вместе с внешними фильтровыми конденсаторами, которые осуществляют режим короткого замыкания для переменной составляющей напряжения $U_{нст}$ на

входе и выходе стабилизатора. Постоянная времени выходного контура стабилизатора зависит от R_H . Таким образом, паспортный уровень допустимых выходных пульсаций необходимо устанавливать при номинальном токе нагрузки I_H . Обычно уровень пульсаций измеряется от пика до пика с помощью милливольтметра.

Уровень быстрых высокочастотных пульсаций зависит от скорости отклика усилителя регулирования (по-другому, выходное сопротивление стабилизатора растет при повышении частоты пульсаций входного напряжения). Для оптимизации быстродействия и одновременно для устранения опасности самовозбуждения в схеме стабилизатора предусматривается возможность коррекции его частотных свойств, аналогично тому, как это делается в схемах ОУ. Фильтрующие конденсаторы должны иметь хорошие частотные свойства.

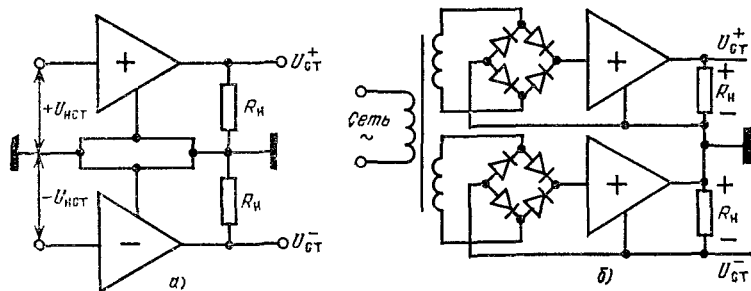


Рис. 6.6. Схемы генерации двухполярного стабилизированного напряжения: а — на разнополярных стабилизаторах; б — на одинаковых стабилизаторах

Уровень собственных шумов стабилизатора существенно зависит от типа интегрального опорного элемента. Наибольший уровень шума имеют ИС, содержащие пробивные стабилитроны. Уровень шума существенно уменьшается, если используются синтезированные стабилитроны, аналогичные схеме, показанной на рис. 6.4, в.

В аппаратуре требуются стабилизированные напряжения разной полярности. Для генерации отрицательных напряжений можно воспользоваться двумя способами. Если в наличии имеются две ИС, предназначенные для стабилизации отрицательных и положительных напряжений, то их можно соединить по схеме, показанной на рис. 6.6, а. В этой схеме входная и выходная цепи имеют общую шину. Если имеются только однополярные стабилизаторы (обычно положительные), то для генерации двухполярного напряжения чаще всего пользуются схемой рис. 6.6, б, в которой оба канала по входным цепям гальванически развязаны, чтобы можно было заземлить положительный полюс нижнего (по схеме) стабилизатора.

6.4. Многофункциональный интегральный стабилизатор типа $\mu A723$

Монолитные ИС — стабилизаторы питания — обладают определенными преимуществами в аппаратуре по сравнению со стабилизаторами, выполненными на дискретных элементах [6].

Стабилизатор на дискретных элементах выгодно выполнить централизованным, что позволяет получить выигрыш в габаритах прибора и к. п. д. стабилизатора. Но от единого стабилизатора напряжение передается к обслуживаемым узлам часто по длинным

проводам, причем к одной шине питания подключаются различные схемы, что может стать причиной взаимных помех и сбоев в приборе. Применение малых по размерам монолитных или гибридных интегральных стабилизаторов позволяет разводить по блокам нестабилизированное питание и формировать на месте требуемые высокостабильные напряжения, что принципиально уменьшает помехи по питанию, фиксирует электрические параметры и улучшает развязку по этой цепи как отдельных узлов, так и приборов системы.

К особым достоинствам интегральных стабилизаторов можно отнести повышенную стабильность выходного напряжения при изменениях окружающей температуры, нагрузки и входного напряжения, поскольку схемы этих ИС имеют запас K_0 . Как и в случае применения в аппаратуре стандартных ОУ, построение источника питания на основе многофункциональной ИС-стабилизатора значительно упрощается, так как обычно достаточно лишь подсчитать пределы изменения внешних напряжений и токов, чтобы выбрать экономичный и безопасный режим работы ИС в данном устройстве.

Для реализации базовой схемы включения интегрального стабилизатора требуется применить три-пять внешних элементов: транзисторов, резисторов и конденсаторов. В специальных схемах включения удастся достичь выходных напряжений сотни вольт при токах нагрузки единицы ампер. Обычно эти ИС пригодны для работы в режиме ключевого стабилизатора, а также в качестве стабилизаторов положительных и отрицательных напряжений.

ИС типа $\mu A723$ — один из наиболее известных и широко распространенных интегральных стабилизаторов. Принципиальная схема ИС типа $\mu A723$ (рис. 6.7, а) состоит из трех основных узлов: термокомпенсированного источника опорного напряжения, дифференциального усилителя сигнала рассогласования, выходного буферного эмиттерного повторителя [4, 7, 9]. Источник опорного напряжения и оба входа ДУ имеют независимые внешние выводы, что позволяет использовать ИС в схемах низковольтных, высоковольтных положительных и отрицательных стабилизаторов. Кроме обычных интегральных $n-p-n$ -транзисторов на подложке ИС типа $\mu A723$ применяется n -канальный полевой прибор типа JFET ($VT1$), служащий экономичным генератором тока, интегральные пробивные стабилитроны $VD1$, $VD2$ с напряжением 6,2 В при температурном коэффициенте $TKU_{on} = 2,1 \text{ мВ/}^\circ\text{C}$, а также занимающие на подложке малую площадь пинч-резисторы, МОП-конденсаторы и высококачественные $p-n-p$ -транзисторы.

Упрощенная функциональная схема ИС типа $\mu A723$ приведена на рис. 6.7, б. Источник опорного напряжения U_{on} в этой ИС основан на интегральном стабилитроне $VD2$, ток на который подается от ГСТ1. Транзистор $VT6$ образует демпферную нагрузку ГСТ1, поэтому температурный коэффициент изменения уровня тока этого ГСТ может быть сведен к нулю. Компенсация происходит из-за того, что при изменениях тока ГСТ1 (коллекторного тока транзис-

тора VT3) меняется напряжение $U_{бз}$ транзистора VT6. Транзистор VT5 образует низкоомный выход для питания током диода VD2 и инвертирующего входа усилителя рассогласования. На полной схеме ИС (рис. 6.7, а) в цепь делителя смещения для транзистора VT3 введен термокомпенсирующий диод (транзистор VT2), который ис-

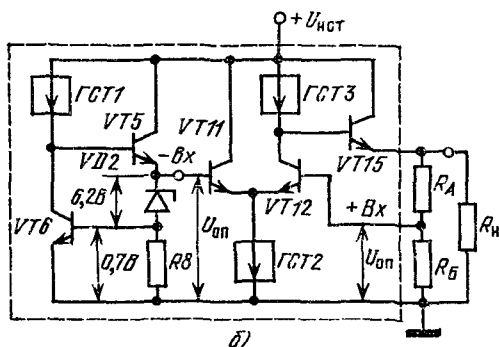
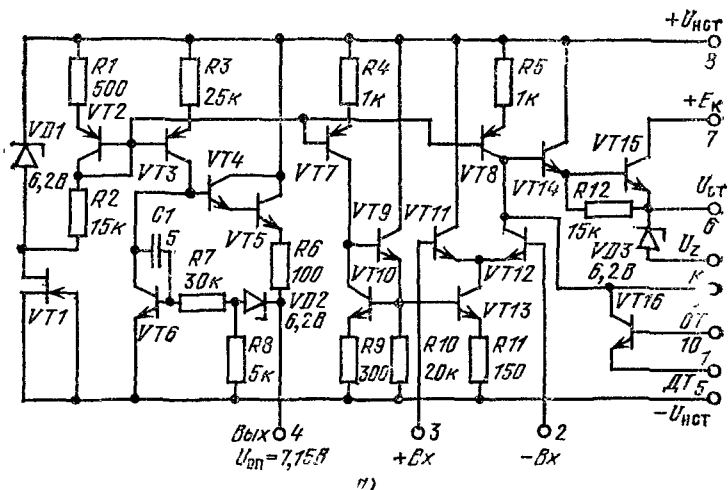


Рис. 6.7 ИС типа $\mu A723$:

а — принципиальная схема (К — вывод для коррекции частотной характеристики; ОТ — вывод ограничения тока; ДТ — вывод для подключения резистора — датчика тока); б — упрощенная принципиальная схема

пользуется также и для нормирования с помощью резисторов токов других вспомогательных ГСТ из данной ИС (VT3, VT7, VT8).

Однокаскадный ДУ рассогласования предназначен для сравнения опорного напряжения $U_{оп}$ с выходным напряжением стабилизатора $U_{ст}$, разделенным пропорционально номиналам внешних резисторов установки $U_{ст}$ (R_A и R_B на рис. 6.7, б). Усиленные свойства ДУ формируются нагрузочным ГСТ3 (транзистор VT8), а хорошее значение ослабления синфазного сигнала и стабильность передаваемых постоянных уровней фиксируются с помощью ГСТ2. Уровни токов двух ГСТ (транзисторы VT7 и VT8) установлены

по 200 мкА, а для ГСТ2 (транзистор $VT13$) выбран уровень тока в два раза больший, т. е. 400 мкА, поэтому коллекторные токи транзисторов $VT11$ и $VT12$ равны. Вспомогательный транзистор $VT10$ должен работать при малом напряжении коллектор—база, которое фиксируется на уровне 0,7 В с помощью транзистора $VT9$. Этот транзистор удерживает транзистор $VT10$ от перехода в состояние насыщения, которое могло бы наступить при малых значениях нестабилизированного входного напряжения $U_{\text{ист min}}$.

Транзисторы $VT14$ и $VT15$ образуют выходную цепь стабилизированного напряжения $U_{\text{ст}}$, причем коллектор транзистора $VT15$ может питаться и от другой линии нестабилизированного напряжения (для этого сделан специальный вывод E_K^+). С эмиттерного выхода транзистора $VT15$ (вывод $U_{\text{ст}}$) можно непосредственно снять стабилизированное напряжение либо использовать это напряжение как управляющее для внешнего мощного проходного транзистора, при этом ток в нагрузке может составлять единицы ампер.

Стабилитрон $VD3$ (вывод U_z , который имеется только у ИС, смонтированных в 14-контактных корпусах) применяется как элемент сдвига уровня в некоторых специальных схемах включения ИС типа $\mu A723$, а транзистор $VT16$ является элементом защиты выхода ИС в режиме к. з. нагрузки. Коллекторный вывод этого транзистора служит для присоединения внешнего конденсатора коррекции частотной характеристики однокаскадного ДУ. Коррекция частотной характеристики необходима в тех случаях, когда стабилизатор должен иметь максимальную скорость отклика на изменение тока нагрузки. Второй вывод конденсатора коррекции присоединяется к неинвертирующему входу. Если ИС используется без внешнего транзистора, то номинал этого конденсатора равен примерно 100 пФ. Когда ИС обслуживает мощный проходной транзистор, номинал корректирующей емкости следует увеличить до 500 пФ.

Таблица 6.2

Параметры интегрального стабилизатора типа $\mu A723$

Параметр	Типовое значение
Диапазон входного напряжения $DU_{\text{ист}}$, В	9,5...40
Диапазон выходного напряжения $DU_{\text{ст}}$, В	2,0...37
Разность входного и выходного напряжений $U_{\text{ист}} - U_{\text{ст}}$, В	3,0...38
Коэффициент стабилизации при скачке тока нагрузки K_n , %	0,02
Коэффициент стабилизации при изменениях входного напряжения $K_{\text{ст}}$, %/В	0,01
Средний температурный коэффициент стабилизированного напряжения ТК $U_{\text{ст}}$, %	0,3
($-55 \leq T_A \leq +125^\circ \text{C}$)	2·10 ⁻⁴
Уровень шумов на выходе УШ, %	0,1
Долговременная стабильность выходного напряжения ДС, % (за 1000 ч)	1,3
Потребление тока без нагрузки I_{xx} , мА	

Между базой и эмиттером транзистора $VT16$ включается внешний резистор—датчик тока, на котором выделяется сигнал превышения допустимого тока к. з. Кроме того, на базу транзистора $VT16$ можно подавать сигнал выключения стабилизатора в нерабочем режиме. Уровень выключающего сигнала соответствует выходному напряжению цифровых ИС. Сводка параметров ИС типа $\mu A723$ приведена в табл. 6.2.

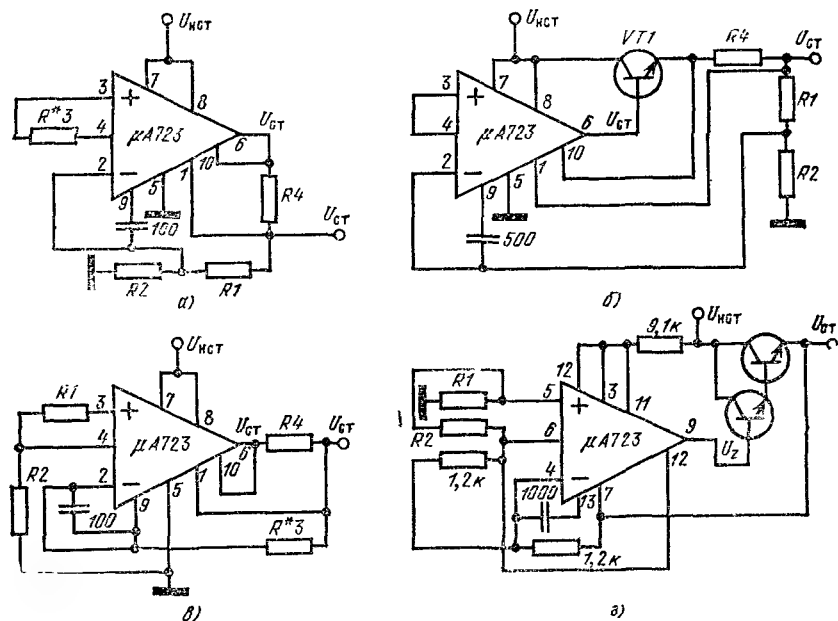


Рис. 68. Некоторые схемы источников стабилизированного напряжения, основанных на ИС типа $\mu A723$:

а — стандартная схема включения ($U_{ст} = U_{оп}(R_1 + R_2)/R_2$, $R_3 = R_1 \parallel R_2$); б — для питания низкоомных нагрузок; в — для питания высоковольтных устройств ($U_{ист} = 9,5 \dots 40$ В, $U_{ст} = U_{оп}R_1/(R_1 + R_2) = 2 \dots 7$ В, $R_3 = R_1 \parallel R_2$); г — для питания высоковольтных устройств ($U_{ист} = 130 \dots 180$ В, $U_{ст} = 3,5(R_1 + R_2)/R_1 = 20 \dots 100$ В)

На рис. 6.8, а представлена стандартная схема включения ИС типа $\mu A723$ в режиме $U_{ст} > U_{оп}$. В этой схеме с помощью резисторов $R1$ и $R2$ выходное напряжение устанавливается на требуемом уровне. Резистор $R4$ служит для защиты выхода ИС в режиме к. з., а R^*3 компенсирует разбаланс ДУ, возникающий при изменении температуры из-за разности входных токов. Диапазон выходных напряжений $U_{ст}$ этой схемы включения может составлять $7 \dots 37$ В при входном напряжении $U_{ист} = 9,5 \dots 40$ В. На схеме рис. 6.8, б показано подключение мощного транзистора. В этом режиме ток нагрузки может достигать 2 А. На рис. 6.8, в показана принципиальная схема стабилизатора, выходное напряжение которого меньше опорного $U_{ст} < U_{оп}$. Опорное напряжение (7,15 В) делится про-

порционально номиналам резисторов $R1$ и $R2$, с помощью которых стабилизированное напряжение можно регулировать в пределах 2 ... 7 В при нестабилизированном напряжении $U_{\text{ист}} = 9,5 \dots 40$ В.

ИС типа $\mu A723$ совместно с высоковольтными транзисторами можно использовать в схеме высоковольтного стабилизатора, где ИС включается в «плавающем» режиме (рис. 6.8, а) [10]. В этом режиме для ИС не требуется специального незаземленного источника питания, так как напряжение питания формируется из собственного опорного напряжения на стабилитроне $VD3$ ($6,2 \text{ В} + U_{\text{бэ}}$ транзистора $VT16$, см. рис. 6.7, а). Входное напряжение этого стабилизатора имеет пределы 130 ... 180 В, выходное 20 ... 100 В.

6.5. Трехвыводные интегральные стабилизаторы

Универсальные интегральные стабилизаторы позволяют с помощью нескольких добавочных элементов строить различные источники питания: низковольтные, высоковольтные, регулируемые, программируемые и многие другие. В то же время существует несколько стандартных номиналов питающих напряжений, например $+5$ В для цифровых ИС и ± 15 В для ОУ, для которых применяются источники фиксированных напряжений, имеющие лишь три вывода: вход для подключения к нестабилизированной линии питания $U_{\text{ист}}$, выход стабильного напряжения $U_{\text{ст}}$ и общий вывод — корпус.

В настоящее время выпускается несколько серий ИС-стабилизаторов с тремя выводами. Такие стабилизаторы могут монтироваться как в корпусе типа ТО-5, имеющем среднее значение мощности $P_{\text{расс}} \leq 2$ Вт, так и в мощном транзисторном корпусе типа ТО-3 ($P_{\text{расс}} = 20$ Вт). Стабилизаторы с выходным напряжением 5 В монтируются непосредственно на цифровых платах вычислительных устройств, тем самым значительно улучшая помехоустойчивость этих приборов, потребляющих от централизованных источников питания токи с силой единицы ампер. Стабилизаторы с фиксированными выходными напряжениями, составляющими возрастающий ряд (например, 6, 8, 12, 15, 18, 24 В) можно использовать для питания любых других электронных и электромеханических блоков (как в специальных, так и в бытовых устройствах). Сводка параметров некоторых трехвыводных интегральных стабилизаторов приведена в табл. 6.3.

Один из первых трехвыводных стабилизаторов ИС типа LM109 проектировался специально для питания ТТЛ-схем, при работе которых в шинах питания появляются броски тока, во много раз превышающие стационарные уровни [4, 13]. Такие броски очень трудно сгладить обычными фильтрами. Эта ИС, имеющая малое внутреннее сопротивление, обеспечивает в нагрузке ток свыше 1 А и имеет полную внутреннюю схему защиты как самой ИС, так и нагрузки.

Упрощенная схема ИС типа LM109 представлена на рис. 6.9. Концепция стабилизатора базируется на том, что за счет размещения на одной подложке малосигнальной и мощной структур удалось ввести в ИС

Таблица 6.3
Параметры трехвыводных интегральных стабилизаторов

Параметр	Типовые значения параметров для ИС типов		
	LM109	LM123	LM340XX
Выходное напряжение $U_{\text{ст}}$, В	5,05 (+0,29, -0,35)	$5 \pm 0,3$	$5 \pm 0,2$ $6 \pm 0,25$ $8 \pm 0,3$ $12 \pm 0,5$ $15 \pm 0,6$ $12 \pm 0,7$ 24 ± 1
Коэффициент стабилизации при изменении входного напряжения $K_{\text{ст}}$, % ($7 \text{ В} \leq U_{\text{вх ст}} \leq 15 \text{ В}$)	0,08	0,1	0,1
Коэффициент стабилизации при скачке тока нагрузки $K_{\text{н}}$, % ($5 \text{ мА} \leq I_{\text{н}} \leq 0,5 \text{ А}$)	0,2	0,5	0,2
Относительное изменение выходного напряжения, % ($7 \text{ В} \leq U_{\text{вх ст}} \leq 15 \text{ В}$)	± 8	± 8	± 5
Потребляемый ток без нагрузки $I_{\text{хх}}$, мА	5,2	12	7
Уровень шумов на выходе УШ, %	$8 \cdot 10^{-4}$	$8 \cdot 10^{-4}$	$8 \cdot 10^{-4}$
Долговременная стабильность выходного напряжения ДС, %	0,2	0,7	0,4
Ток короткого замыкания $I_{\text{кз}}$, А	1	3	1

очень эффективную схему термозащиты. Напомним, что совмещение мощных и малосигнальных структур создает сильную тепловую связь, в данном случае несколько ухудшающую коэффициенты стабилизации (см. также п. 3.3.3).

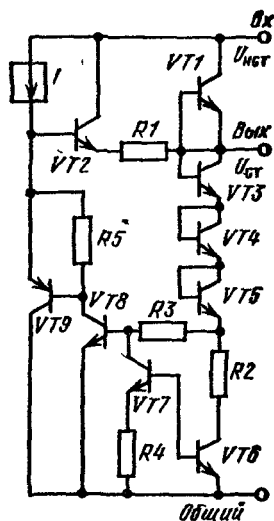


Рис. 6.9. Упрощенная схема низковольтного стабилизатора типа LM109

В ИС LM109 опорный элемент с напряжением 1,2 В не имеет пробивного диода и основан на схеме, показанной на рис. 6.4, 6 [5, 14]. Выходное напряжение этой ИС примерно в 4 раза превышает опорное. Выходное напряжение схемы рис. 6.9 имеет две составляющих: с отрицательным ТК (сумма напряжений база—эмиттер транзисторов VT3, VT4, VT5, VT8) и с положительным ТК (падение

напряжения, возникающее на резисторе $R3$). Плотность тока транзистора $VT6$ выбрана существенно большей, чем плотность тока транзистора $VT7$, поэтому на резисторе $R4$ создается падение напряжения, пропорциональное разности напряжений база—эмиттер этих двух транзисторов, и напряжение на резисторе $R3$ имеет тре-

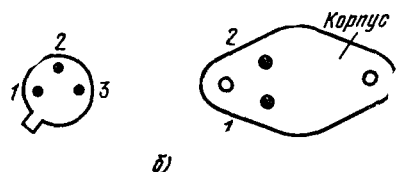
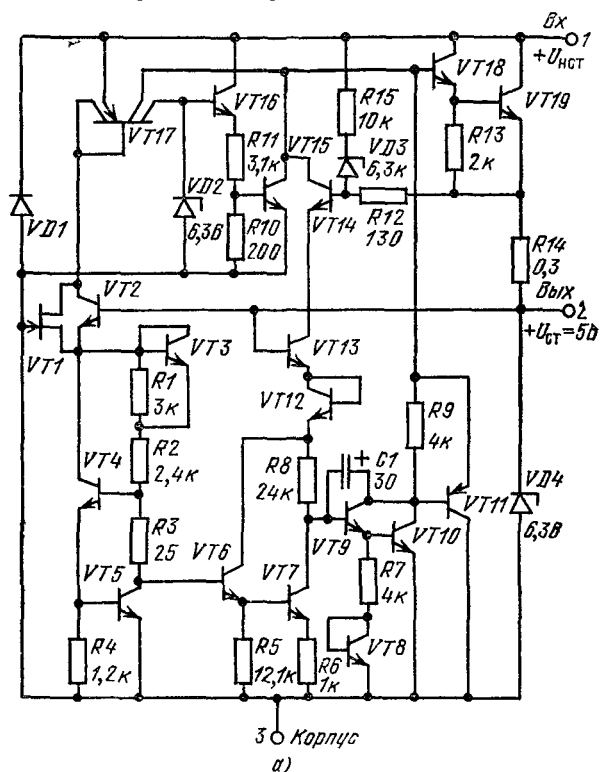


Рис. 6.10. Полная принципиальная схема ИС типа LM109 (а) и цоколевки ее конструктивных вариантов (б)

буемый положительный температурный коэффициент. Усилительный каскад стабилизатора образуют транзистор $VT8$, буферный транзистор $VT9$ и нагрузка — генератор стабильного тока I . Транзисторы $VT1$ — $VT2$ образуют проходной элемент. Малое опорное напряжение в схеме позволяет свести к минимуму значение нестабилизированного входного напряжения (оно определяется стабилизированным напряжением и падением напряжения только

на проходном транзисторе), тем самым увеличивается допустимый выходной ток ИС при фиксированном для корпуса значении рассеиваемой мощности.

Полная схема ИС типа LM109 и цоколевки ее двух вариантов (LM109H — корпус ТО-5, выходной ток 0,2 А и LM109K — корпус мощного транзистора типа ТО-3, выходной ток 1 А) представлены на рис. 6.10 [4].

На резисторе R8 от коллекторного тока транзистора VT7 возникает падение напряжения, пропорциональное разности напря-

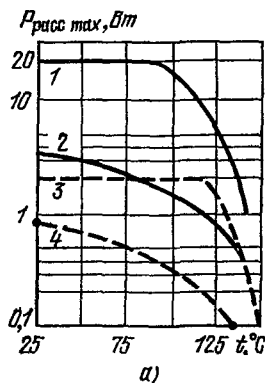
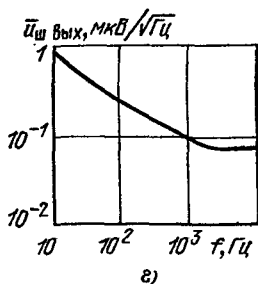
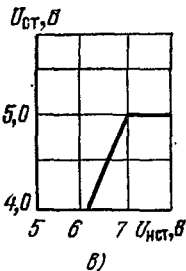
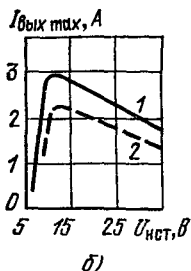


Рис. 6.11. Некоторые параметры ИС типа LM109:

а — максимальная рассеиваемая мощность как функция температуры (идеальный теплоотвод): 1 — корпус типа ТО-3, 2 — корпус типа ТО-5; без теплоотвода, 3 — корпус типа ТО-3, 4 — корпус типа ТО-5; б — импульсный выходной ток как функция входного нестабилизированного напряжения (при 25°С, 1 — корпус типа ТО-3; 2 — типа ТО-5); в — начальный участок характеристики стабилизации при токе нагрузки 1 А; г — частотная диаграмма выходного шумового напряжения при $S_H=0$



жений, база—эмиттер транзисторов VT4—VT5, работающих с большой плотностью тока, и транзисторов VT6—VT7, имеющих малую плотность тока. Добавлением в схему опорного элемента транзисторов VT4 и VT6 удастся повысить уровень разности напряжений $U_{бэ}$.

Транзистор VT10, снабженный входным и выходным буферными каскадами (транзисторы VT9 и VT11), имеет в качестве нагрузки цепь первого коллектора транзистора VT17 и образует усилитель рассогласования. К напряжению, выделяющемуся на резисторе R8, добавляются напряжения база—эмиттер транзисторов VT13, VT12, VT9 и VT10. Эти составляющие формируют выходное напряжение схемы +5 В. Конденсатор коррекции частотной характе-

ристики $C1$ обеспечивает стабильность схемы без применения шунтирующего конденсатора на выходе ИС.

В схеме стабилизатора имеется несколько вспомогательных цепей. Элементы $R1$ — $VT1$ задают начальный ток запуска схемы стабилизатора. Падение напряжения, возникающее на резисторе—датчике тока $R14$ при коротком замыкании выходной цепи, открывает

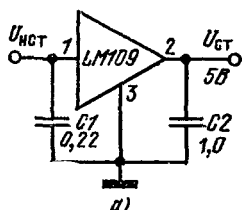
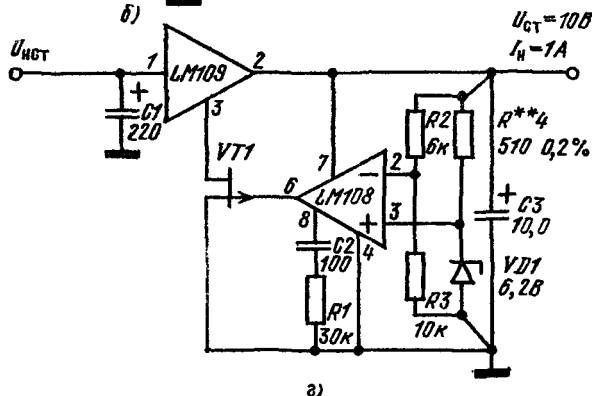
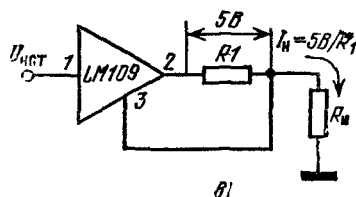
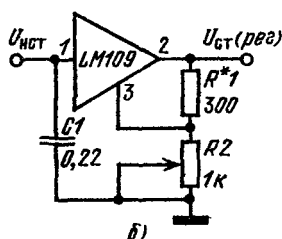


Рис. 6.12. Схемы включения стабилизатора типа LM109:

a — основная схема включения; b — схема с регулируемым выходным напряжением; $в$ — схема генератора стабильного тока в нагрузку; $г$ — схема источника, обладающего высокой стабильностью (резисторы, обозначенные *) имеют точность номинала 1% **) — 0,2%)



транзистор $VT14$. Тем самым ограничивается входной ток проходного составного транзистора $VT18$ — $VT19$. Проходной транзистор защищен и от превышения напряжения свыше 7 В. В этом случае через резистор $R15$ пробивается стабилитрон $VD3$ и включается транзистор $VT14$).

Кроме электрической защиты в стабилизаторе имеется схема тепловой защиты, срабатывающая при перегреве выходного транзистора. В обычных условиях эта схема не работает, так как ее опорное напряжение, выделяющееся на резисторе $R10$, как часть напряжения стабилитрона $VD2$, составляет 300 мВ. Но при температуре

подложки $+175^{\circ}\text{C}$ Этим напряжением открывается транзистор $VT15$ и при дальнейшем нарастании температуры его коллекторный ток быстро возрастает, а входной ток оконечных транзисторов $VT18$ — $VT19$ ограничивается. Эта цепь защиты срабатывает в течение единиц миллисекунд.

Стабилитрон $VD4$ предназначен для защиты нагрузки от мгновенного перенапряжения. На рис. 6.11, *а—г* показаны зависимости некоторых параметров ИС типа LM109, иллюстрирующие рассмотренные решения принципиальной схемы. Схемы включения этой ИС очень просты. На рис. 6.12, *а* показана базовая схема включения, в которой стабилизатор снабжен конденсаторами $C1$ (для нейтрализации влияния длинных входных проводов) и $C2$ (для выходной фильтрации).

Схема рис. 6.12, *б* позволяет повысить выходное напряжение стабилизатора:

$$U_{\text{сг}} = U_{2-3} (R_1 + R_2)/R_1, \quad (6.15)$$

где $U_{2-3} = 5\text{ В}$ выходное стабильное напряжение ИС типа LM109.

На рис. 6.12, *в* показана схема стабилизатора тока нагрузки:

$$I_{\text{н}} = U_{2-3}/R_1. \quad (6.16)$$

На рис. 6.12, *г* приведена схема источника с очень высокой стабильностью выходного напряжения (лучше $10^{-3}\%$), в которой ИС типа LM109 использована как проходной транзистор, так как она имеет очень надежную схему защиты от перегрева. На базе ИС типа LM109 выпускается значительное число модификаций трехвыводных стабилизаторов. В табл. 6.3 приведены параметры ИС типов LM123 (с выходным током 3 А) и LM340XX. Последняя схема имеет семь вариантов, формирующих ряд напряжений от 5 до 24 В.

6.6. Ключевые стабилизаторы напряжения

Проходной элемент в обычных последовательных линейных стабилизаторах (ЛС) работает в режиме переменного сопротивления. На нем падает часть нестабилизированного входного напряжения, а на нагрузке остается фиксированное выходное напряжение. Регулирующий элемент (биполярный транзистор) должен рассеивать мощность, значение которой пропорционально перепаду напряжения между входом и выходом стабилизатора, а также току нагрузки. Рассеиваемая мощность особенно велика при большом перепаде напряжений вход—выход.

Ключевой стабилизатор (КС) позволяет реализовать высокий к. п. д. даже при большой разности напряжений вход—выход. Разность напряжений вход—выход мало влияет на к. п. д., так как КС работает в режиме непрерывно изменяющейся мощности потребления. КС удобны для батарейной аппаратуры, особенно, когда требуется выходное напряжение, много меньшее, чем напряжение батареи. Ключевые стабилизаторы большой мощности часто исполь-

зуются в коммерческой и промышленной аппаратуре, что позволяет применить более дешевые с меньшей мощностью транзисторы с простым теплоотводом. Одним из недостатков КС по сравнению с ЛС является увеличенная сложность схемы и конструкции. Принципиальным недостатком КС является наличие больших выходных пульсаций. Уровень пульсаций можно свести к минимуму (порядка 10 мВ), если перейти с целью их эффективной фильтра-

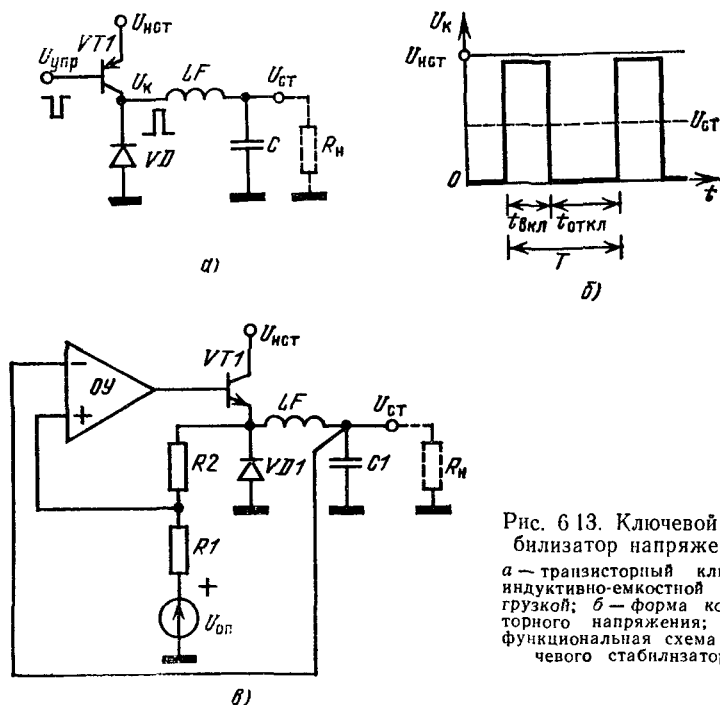


Рис. 6.13. Ключевой стабилизатор напряжения:
а — транзисторный ключ с индуктивно-емкостной нагрузкой; б — форма коллекторного напряжения; в — функциональная схема ключевого стабилизатора

ции на повышенную частоту. Кроме того, у КС по сравнению с ЛС ограничена скорость отработки выходного напряжения при сбросе тока нагрузки. Ослабление низкочастотных пульсаций входного нестабилизированного напряжения в КС может быть даже лучшим, чем в схемах ЛС [15—17].

На рис. 6.13, а показана схема транзисторного ключа с индуктивно-емкостной нагрузкой, а на рис. 6.13, б — форма коллекторного напряжения в этой схеме. Назначение LC -фильтра усреднить уровень выходного прямоугольного напряжения. Если подать на транзистор $VT1$ открывающие импульсы с периодом следования T и длительностью $t_{вкл}$, то средний уровень выходного напряжения можно определить по уравнению

$$U_{СТ} = U_{НСТ} (t_{вкл}/T). \quad (6.17)$$

Если изменять длительность импульсов $t_{\text{вкл}}$, оставив частоту следования постоянной, можно в больших пределах менять $U_{\text{ст}}$ при постоянном $U_{\text{ист}}$.

КС могут быть автогенерирующими и синхронизированными. В первом случае автоматически меняется как время $t_{\text{вкл}}$, так и период T (в зависимости от тока нагрузки, входного напряжения и других факторов), во втором — параметры импульсов навязываются внешним источником.

На рис. 6.13, в представлена упрощенная схема автогенерирующего ключевого стабилизатора напряжения. При соответствующем подборе проходного транзистора и пассивных элементов такой стабилизатор может отдавать в нагрузку ток до 2 А при к. п. д. 85%. В качестве усилителя управления в схеме можно использовать компаратор, ОУ или стандартную ИС-стабилизатор. Усилитель управления в КС включается по схеме детектора уровня с гистерезисной характеристикой. На один его вход подается опорное напряжение, поэтому усилитель будет включать выходной сигнал (открывать транзистор $VT1$) в тот момент, когда потенциал инвертирующего входа станет немного меньшим, чем потенциал неинвертирующего (опорного) входа. В этот момент напряжение на нагрузке падает немного ниже заданного уровня стабилизации.

После включения транзистора $VT1$ ток через дроссель LF нарастает, индуктивность LF и конденсатор $C1$ накапливают энергию. Потенциал инвертирующего входа повышается, из-за чего усилитель выключается и прекращается дальнейшее протекание тока через транзистор $VT1$ в нагрузку. Далее следует период, когда фильтр $LC1$ отдает некоторую часть запасенной энергии в нагрузку. Как только напряжение на конденсаторе $C1$ станет ниже опорного на величину гистерезиса, вновь включаются усилитель и транзистор $VT1$, поэтому конденсатор $C1$ подзаряжается через дроссель LF . Далее циклы включения и выключения усилителя повторяются периодически. Скорость этих процессов определяется номиналами LF , $C1$ и нагрузкой. Диод $VD1$ в схеме служит для защиты полупроводниковых элементов от выбросов напряжения самоиндукции U_{LF} , возникающих при быстром отключении транзистора $VT1$.

На рис. 6.14, а представлена принципиальная схема КС, построенного на базе интегрального компаратора типа К521СА2 (его можно заменить компаратором типа $\mu A710$) [18]. В данной схеме компаратор работает от одного питающего напряжения +18 В, разделенного на две части (+6 В и +12 В), поэтому относительно вывода 1 сочетание питающих напряжений (−6 В и +12 В) обычное. Напряжение +6 В выделяется на стабилитроне $VD6$, а напряжение +18 В — на эмиттере транзисторов $VT1$. Опорное напряжение в схеме равно +4,5 В. Оно формируется диодным столбиком $VD3—VD5$.

Ключевой элемент схемы состоит из двух транзисторов $VT6$ и $VT4$. Этот составной транзистор пропускает в нагрузку ток до

2 А. Особое внимание следует обратить на выбор материала сердечника дросселя (наилучший — молибденовый пермаллой) и типа демпфирующего диода (диод должен быть быстродействующим с большим допустимым импульсным током). От этих элементов сильно за-

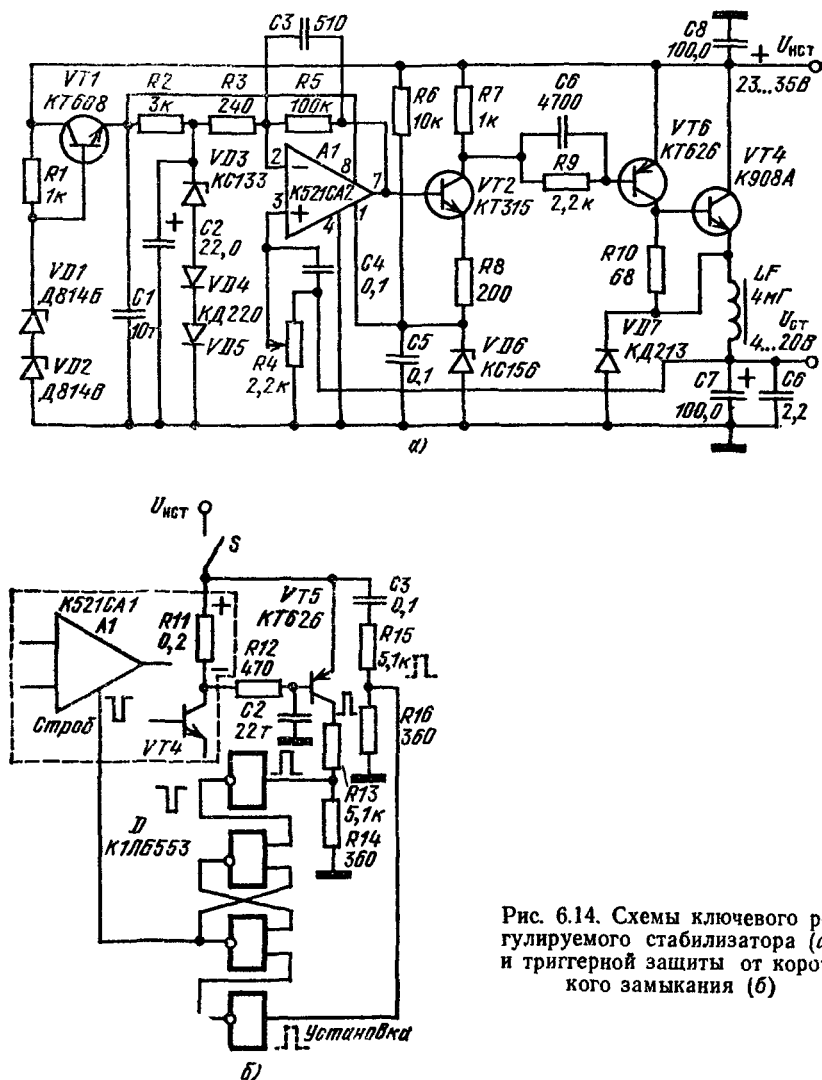


Рис. 6.14. Схемы ключевого регулируемого стабилизатора (а) и триггерной защиты от короткого замыкания (б)

висит к. п. д. схемы, так как на низкокачественных дросселе и диоде выделяется чрезмерная мощность. Частота автогенерации, когда стабилизатор работает с лучшим к. п. д., составляет 40 ... 60 кГц.

Конденсатор $C7$ следует выбрать более высоковольтным, так как он работает при значительном уровне высокочастотных пульсаций. Этот конденсатор шунтируется керамическим конденсатором $C6$ с целью улучшения фильтрации высокочастотных пульсаций. Выходное напряжение схемы можно регулировать резистором $R4$ в пределах 4 ... 20 В при минимальном нестабилизированном напряжении +23 В и максимальном — до +60 В, поэтому такой стабилизатор пригоден для питания как цифровых, так и линейных ИС.

На рис. 6.14, б показана схема триггерной защиты вышерассмотренного КС и нагрузки от превышения тока в режиме короткого замыкания. Здесь в RS-триггер (ТТЛ-ключи) после включения тумблера входной сети импульсом, поступающим по цепи $C3-R15-R16$ записывается 1. В основную схему стабилизатора вводится резистор — датчик тока $R_{11} = 0,2$ Ом (безындукционный, здесь пригоден виток нихромовой проволоки). Когда на этом резисторе падение напряжения превысит 0,6 В (т. е. ток в цепи станет больше 3 А), вспомогательный транзистор $VT5$ включится и передаст импульс запуска (от резистора $R14$) на триггер, на выходе которого появится нулевой сигнал. В схеме стабилизатора с защитой необходимо применить компаратор, имеющий вход стробирования (например 521CA1). В режиме к. з. компаратор выключается по этому входу низким уровнем сигнала триггера и выходное напряжение уменьшается до нуля. Если тумблером S выключить источник нестабилизированного напряжения, устранить причину к. з. в нагрузке и вновь включить питание, триггер получит импульс установки в 1 и появится выходное напряжение.

Ключевой стабилизатор лучше всего сконструировать как экранированный модуль, расположив плату с элементами непосредственно на теплоотводе транзистора $VT4$ (у него должны быть очень короткие соединительные проводники). Такая конструкция даст минимальные помехи. Устранить «пролезание» высокочастотных помех в нестабилизированный источник и нагрузку можно с помощью последовательных радиочастотных дросселей, рассчитанных на постоянный ток до 3 А. Несмотря на сложность схемы за счет экономии в размерах теплоотвода транзистора стабилизатор по схеме рис. 6.14, а позволяет уменьшить размеры регулируемого мощного источника питания в 2 ... 3 раза (кроме того, его к. п. д. всегда высокий).

ЛИНЕЙНЫЕ СХЕМЫ НА УНИПОЛЯРНЫХ ПРИБОРАХ

Планарные униполярные (полевые) приборы получили за последние годы широкое распространение в усилительных и линейно-цифровых схемах. С точки зрения разработчика аппаратуры это можно объяснить особыми свойствами полевых приборов, которые имеют сверхвысокие входные сопротивления (до $10^8 \dots 10^{14}$ Ом) и, как следствие, могут давать наибольший среди всех усилительных приборов коэффициент усиления по мощности в одном каскаде. Полевые приборы имеют высокую степень гальванической развязки сигнальной цепи и цепи управления полевым прибором, а также квадратичные вольт-амперные характеристики управления.

Схемотехника усилительных каскадов на униполярных приборах также имеет ряд особенностей. Например, в канале включенного прибора отсутствует сдвиг нуля шкалы напряжения. Для ряда типов полевых приборов можно строить схемы с непосредственной связью без специальных сложных каскадов сдвига уровня, полевые приборы могут иметь характеристики управления на открывание (как у биполярных транзисторов) и на запираание (как у электронных ламп).

На униполярных приборах могут строиться как самостоятельные каскады в приемно-усилительных устройствах, диапазон частот которых приближается к 1000 МГц, так и вспомогательные цепи согласования, подачи смещения, нагрузок, аттенюаторов АРУ, аналоговых ключей, коммутаторов. В настоящее время ряд типов полевых приборов занял прочное место в биполярных ЛИС в качестве интегральных пассивных и усилительных элементов наряду с биполярными структурами. Следует отметить, что в последние годы большой интерес проявляется к ОУ, построенным либо полностью на полевых, либо на комбинированных структурах. Как показывает опыт, применение радиочастотных биполярных интегральных схем по ряду причин не дает существенного улучшения характеристик радиоприемных устройств. Большого прогресса следует ожидать от внедрения в радиочастотный диапазон стандартных и специальных полевых приборов.

7.1. Виды униполярных приборов и их конструктивные особенности

Ток в канале проводимости униполярного прибора (выходной сигнал) регулируется потенциалом управления (входной сигнал), создающим вблизи этого канала электрическое поле. Следовательно, по принципу действия полевые приборы являются трансформаторами проводимости. Ток в канале проводимости формируется зарядами одной полярности (отсюда название униполярный прибор), а уровень его ограничивается пространственным зарядом, образующимся в области инжекции носителей. С этой точки зрения электронная лампа является униполярным прибором с каналом n -типа проводимости, так как основными носителями в электронной лампе являются электроны, поступающие на анод из катодного облака. Ток канала проводимости анод—катод регулируется потенциалом отрицательной сетки. Лампа имеет так называемые «левые» управляющие характеристики: при подаче отрицательного запирающего напряжения на управляющий электрод — сетку ток в промежутке катод—анод уменьшается, канал проводимости обедняется носителями вплоть до полной отсечки анодного тока (режим отсечки канала проводимости). Управляющий электрод в лампе конструктивно изолирован от канала вакуумным промежутком.

Полупроводниковые полевые приборы могут иметь канал проводимости как n -, так и p -типа. В настоящее время известны два метода изоляции управляющего электрода: слоем диэлектрика и запирающими p — n -переходами. В каждом из этих главных направлений конструирования приборов сейчас имеется много вариантов исполнения, позволяющих получать структуры с улучшенными и специальными свойствами. На рис. 7.1 изображена классификация распространенных в настоящее время полевых структур, которые используются в аналоговых устройствах.

На рис. 7.1 показано, что имеется около двух десятков типов полевых приборов, отличающихся по конструкции и электрическим параметрам [1—4]. Основная масса полевых приборов сейчас выполняется на основе кремния, но для СВЧ диапазона считаются перспективными приборы, изготовленные на основе арсенида галлия [3, 4]. Если изоляция затвора выполняется в виде запирающих p — n -переходов, то прибор носит название junction field effect transistor (JFET). Для структур, в которых затвор изолирован от канала слоем диэлектрика, существует обобщенное обозначение металл—диэлектрик—полупроводник (МДП). Чаще всего по технологическим причинам в качестве изоляции используется слой оксида кремния, поэтому такие приборы более конкретно обозначаются МОП (metall—oxide—semiconductor field effect transistor—MOSFET).

Полевые приборы можно классифицировать и по способу управления проводимостью канала: на обеднение канала носителями или на обогащение (что определяется легированием зоны канала).

Рассмотрим действие прибора, упрощенная конструкция которого показана на рис. 7.2, а. Данный прибор изготовлен из кремния с собственной проводимостью n -типа (избыток электронов). По верхней и нижней плоскостям подложки типа проводимости кремния изменен на p^+ . Эти области высокого легирования образуют с основным объемом кремния p — n -переходы. Торцы прибора металлизированы и образуют два электрода: исток и сток. Исток (аналог катода) эмиттирует основные носители, сток (аналог анода) их собирает. Верхняя и нижняя p^+ -области замыкаются между собой и образуют третий, управляющий электрод—затвор.

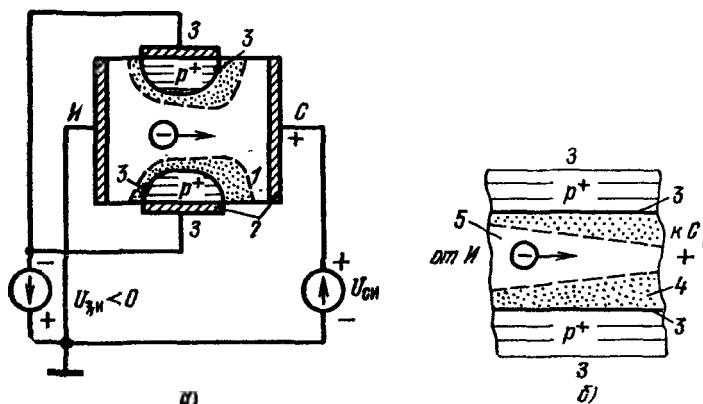


Рис. 7.2 Полевой прибор JFET-типа:

а — эскиз конструкции; б — распределение зарядов в зоне стока

Если к затвору относительно истока прикладывается отрицательное напряжение (напряжение $U_{зп}$ на рис. 7.2, а), то вблизи p^+ -областей образуются зоны, обедненные электронами. Толщина зоны зависит от абсолютного значения напряжения $U_{зп}$: при приближении этого напряжения к нулю толщина обедненного слоя уменьшается. На рис. 7.2, а показано формирование канала проводимости при подключении к стоку положительного напряжения $U_{си} > 0$. Сечение канала проводимости и, следовательно, внутреннее сопротивление полевого прибора, зависят от толщины обедненной основными носителями зоны, т. е. от напряжения $U_{зп}$ (см. рис. 7.2, б). Увеличивая отрицательное смещение $-U_{зп}$, можно добиться смыкания обедненной зоны, т. е. отсечки тока в канале. Данный потенциал можно обозначить $U_{отс}$ (по-другому, $V_{pinch-off}$).

Таким образом, с ростом модуля управляющего сигнала уровень тока в канале проводимости исток—сток уменьшается, так как сечение канала сужается. Во всех режимах, когда напряжение $U_{зп}$ для n -канального прибора отрицательное или равняется нулю, p — n -переходы, изолирующие затвор, заперты и прибор может усиливать сигнал.

Если подать на затвор положительный потенциал $+U_{зи}$, изолирующие переходы откроются, прибор становится неуправляемым и может выйти из строя. Здесь имеет место некоторое соответствие режиму с положительной сеткой, в который попала электронная лампа с «левым» семейством управляющих характеристик.

Изготовив прибор JFET-типа из кремния с основной p -проводимостью, а области изолирующих затвор переходов с n^+ -проводимостью получим p -канальный полевой прибор с затвором, образованным изолирующими p — n -переходами. Его принцип действия аналогичен n -канальному. В этом приборе основными являются p -носители (дырки), поэтому все полярности питающих и управляющих напряжений должны быть изменены на противоположные ($-U_{си}$, $+U_{зи}$) по сравнению со схемой включения n -канального прибора. Приборы JFET-типа с p -каналом встречаются гораздо реже, чем с n -каналом (аналогично кремниевым p — n — p -транзисторам, менее распространенным, чем n — p — n -транзисторы).

Входное сопротивление прибора JFET-типа определяется конструкцией его затвора, выполненного в виде запертых переходов. Импеданс входа можно оценить по уровню обратных токов планарного p — n -перехода (см. рис. 1.8, б) и емкости этого перехода в режиме запираания. Входное сопротивление зависит от площади переходов и качества исполнения их приповерхностных областей. Оно имеет порядок тысяч мегом, причем нелинейно зависит от управляющего напряжения $U_{зи}$ и температуры. Прибор с n -каналом обладает лучшими частотными свойствами, чем прибор с p -каналом, так как подвижность электронов выше, чем дырок. Передаточная проводимость (крутизна усиления) n -канального прибора по той же причине больше.

Полевые приборы JFET-типа применяются для маломощных и высокоомных усилителей видеосигналов в полосе частот до 100 МГц и более, в качестве аналоговых ключей, дифференциальных предусилителей к стандартным ОУ. Радиочастотные приборы этого типа используются для построения резонансных усилителей на частоты до 1 ГГц.

На рис. 7.3, а показана схема включения прибора JFET-типа с общим истоком (ОИ), которая соответствует схеме включения электронной лампы. Для выбора рабочей точки используется резистор автоматического смещения $R_{и}$. Следует заметить, что разброс параметров для этих приборов очень велик, поэтому перед макетированием схем необходимо измерить основные параметры управляющей характеристики: напряжение отсечки $U_{отс}$ (когда ток стока $I_c = 0$) и ток полностью открытого канала I_{c0} (когда управляющее напряжение $U_{зи} = 0$). На рис. 7.3, б показана схема простейшего испытательного прибора для снятия входных и выходных характеристик. Здесь ток стока измеряется миллиамперметром с двумя пределами 0 ... 5 мА и 0 ... 25 мА, напряжение затвор—исток $U_{зи}$ регулируется резистором $R3$ (этот резистор — линейный, движковый, типа С5-23, а на нем нанесены две шкалы напря-

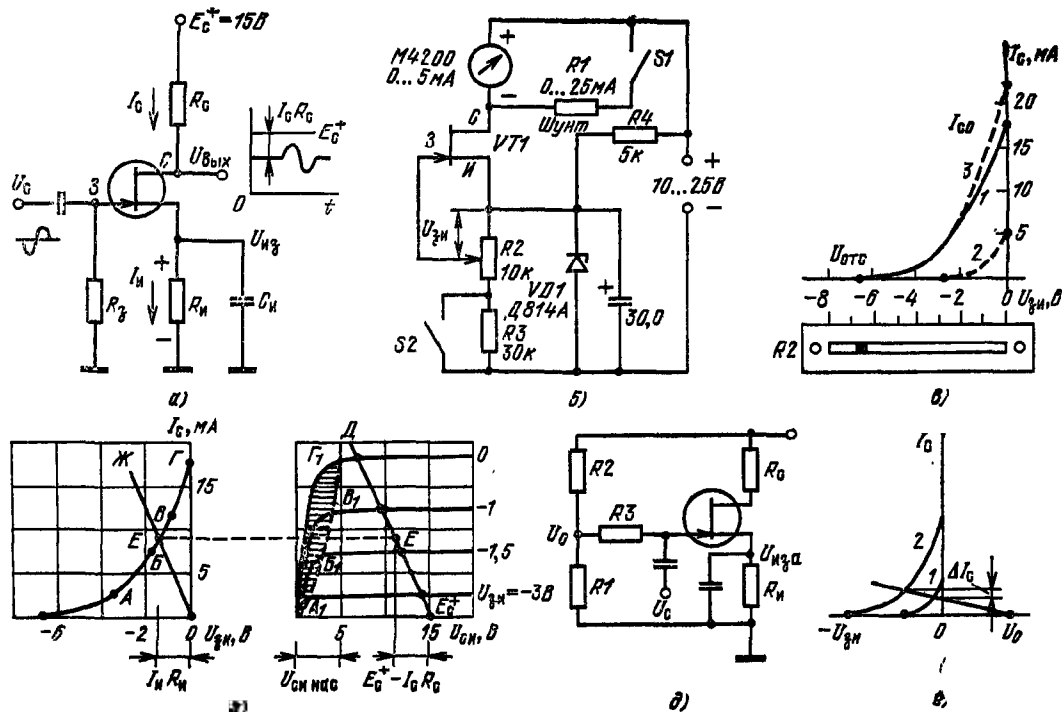


Рис. 7.3. Включение n -канального прибора JFET-типа:

a — принципиальная схема каскада с автоматическим смещением; b — схема прибора для снятия параметров управляющей характеристики; c — примеры управляющих характеристик (1 — прибор с большими значениями I_{c0} и U_{0TC} ; 2 — прибор с малыми значениями этих параметров; 3 — суммарная характеристика для их параллельного соединения); d — семейство выходных и управляющих характеристики, построенные для расчета элементов схемы рис. 7.3, a ; e — схема подачи комбинированного смещения (принудительного U_0 и автоматического $U_{авт}$); f — графики, иллюстрирующие работу предыдущей схемы (1 — прибор с худшей, 2 — прибор с лучшей управляющей характеристикой)

жений смещения: 0 ... 8 В и 0 ... 2 В, переключение шкал осуществляется тумблером S2). Напряжение питания прибора можно менять, тем самым можно снимать и выходные характеристики.

На рис. 7.3, в показан способ измерения напряжения отсечки (в данном случае $U_{зи} = U_{отс} = -6,25$ В) по нулевому отсчету тока стока I_c . Если перевести движок на отметку $U_{зи} = 0$, то прибор покажет полный ток канала ($I_{c0} = 18$ мА). Если крутизна характеристики транзистора окажется недостаточной, то ее можно увеличить, присоединив параллельно второй транзистор (кривая 3 на рис. 7.3, в, напряжение отсечки практически не смещается). На рис. 7.3, г показано семейство выходных характеристик экземпляра полевого n -канального транзистора, снятое с помощью прибора (рис. 7.3, б).

Выходные характеристики полевого транзистора (рис. 7.3, а) имеют две основные области: омическую (триодный режим, эта область заштрихована) и насыщения (пентодный режим, область горизонтальных выходных характеристик, расположенная справа от штриховой линии). Штриховая линия, разделяющая эти области, является границей режима насыщения тока стока. В омической области ток I_c возрастает линейно с увеличением напряжения между стоком и истоком (при постоянном напряжении затвор—исток), что свидетельствует о постоянном сопротивлении канала в этом режиме. Сопротивление канала здесь мало $r_{кан} = U_{си\text{ нас}}/I_{c0}$. В области насыщения ток I_c очень слабо зависит от напряжения сток—исток, а зависит лишь от напряжения затвор—исток, т. е. от площади сечения канала на стоковом конце (рис. 7.2, б). На рис. 7.3, г точка Г (ток стока насыщения $I_{c0} = 18$ мА) соответствует предельному режиму сигнала управления $U_{зи} = 0$. Площадь сечения канала в этом случае максимальна. При любом другом отрицательном напряжении управления справедливо уравнение для тока стока

$$I_c = I_{c0}(1 - U_{зи}/U_{отс})^2 \text{ при } U_{си} = \text{const}, \quad (7.1)$$

где $U_{отс}$ — напряжение отсечки канала, при котором ток стока с определенной точностью можно считать равным нулю (например, предположить, что $I_{c\text{ отс}} \leq 10$ мкА).

На выходных характеристиках строится нагрузочная прямая (она проходит через точки с координатами $I_c = 0$, $U_{си} = E_c^+$ и $U_{си} = 0$, $I_c = E_c^+/R_c$ и пересекает область горизонтальных выходных характеристик), которой соответствует управляющая характеристика, проходящая через точки А, Б, В, Г. Если рабочая точка выбирается в середине линейного участка (точка Е), то номинал резистора автоматического смещения (см. рис. 7.3, а) рассчитывается по уравнению $R_{и} = U_{си}(E)/I_c(E)$. С целью экономии тока стока рабочую точку можно выбирать в режиме минимальной крутизны (точка А). На участке между точками В и Г крутизна усиления транзистора наибольшая (здесь реализуются максимальная полоса и лучшее отношение сигнал/шум).

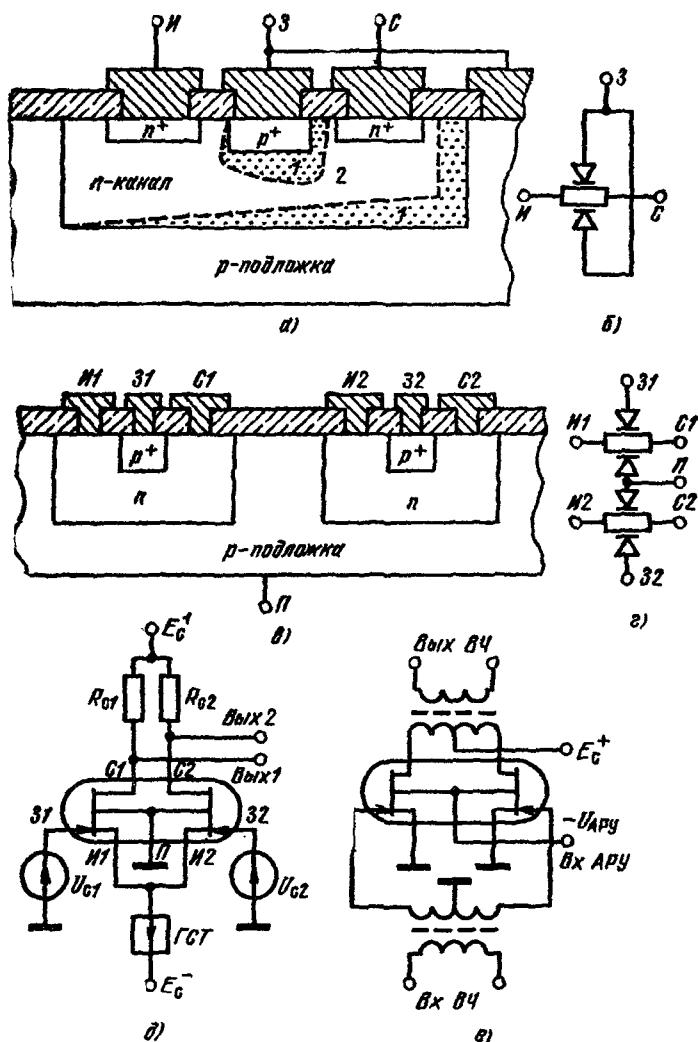


Рис. 7.4. Структурные схемы интегральных приборов JFET-типа:

а — одиночный прибор, развернутый по плоскости (1 — области обеднения, 2 — область канала); б — эквивалентная схема p-n-переходов; в — интегральная пара, развернутая по плоскости; г — эквивалентная схема p-n-переходов; д — дифференциальный предусилитель на интегральной паре; е — схема усилителя высокой частоты со входом АРУ

На рис. 7.3, д показана схема каскада со сложной цепью смещения (подается напряжение сдвига U_0 от делителя $R1-R2$ и напряжение автоматического смещения $U_{из а} = I_n R_w$). Такая схема позволяет уменьшить разброс значений токов стоков в одном и том же каскаде, куда без отбора устанавливаются полевые приборы с отличающимися характеристиками. Разброс ΔI_c уменьшается в число раз, соответствующее отношению $U_0/U_{из а}$.

На полупроводниковой подложке интегральной схемы полевой прибор JFET-типа должен быть развернут по плоскости. В таком варианте нижней частью затвора служит полупроводниковая подложка. На рис. 7.4, а показано поперечное сечение простейшей n -канальной структуры. Верхняя часть затвора создана p^+ -зоной легирования, а зона n -канала образована во время коллекторной диффузии в виде «кармана». Под истоковым и стоковым контактами для снижения внутреннего сопротивления расположены низкоомные n^+ -области. На рис. 7.4, б в виде резистора и двух диодов показана эквивалентная схема этой структуры. Если на затвор относительно истока ошибочно подать положительный уровень более 0,7 В, то p — n -переходы будут открыты и прибор перестанет управляться.

Пара JFET-приборов, пригодных для построения дифференциальных каскадов, может быть изготовлена двумя способами: тщательным подбором двух кристаллов либо в виде однокристалльной конструкции. При первом способе для подбора кристаллов их параметры должны быть измерены с точностью, лучшей, чем 1%. Подбор пар при серийном производстве осуществляется с помощью вычислительной машины. Этим технологическим приемом можно получить пары с напряжением смещения нуля до 5 мВ и уровнем дрейфа 5 мкВ/°С. При производстве полевых однокристалльных пар не удастся достигнуть напряжений смещения нуля, характерных для биполярных транзисторных пар (порядка 1 мВ). При напряжении затвор—исток $U_{зи} = -2$ В напряжение смещения нуля 1 мВ соответствовало бы согласованию напряжений $U_{зи}$ с точностью 0,05%. Для интегральных пар приборов JFET-типа напряжение смещения нуля 10 мВ при дрейфе 10 мкВ/°С. На рис. 7.4, в показано поперечное сечение интегральной пары n -канальных приборов, а на рис. 7.4, г — эквивалентная схема p — n -переходов. Структура ИС имеет седьмой вывод от подложки, который теперь нельзя соединить с истоком. При малых входных сигналах подложку можно заземлить (рис. 7.4, д). В радиочастотной схеме дополнительный вход можно использовать для подачи напряжения АРУ, регулирующего токи стоков сразу двух транзисторов (рис. 7.4, е). В других схемах включения надо следить за тем, чтобы потенциал подложки не был более положительным, чем потенциалы истоков.

7.3. Приборы структуры металл — оксид — полупроводник

Прибор с диэлектрической изоляцией металлического затвора слоем оксида SiO_2 , расположенным на полупроводнике, отличается от прибора с изолирующими затвор переходами тем, что канал проводимости образуется вблизи поверхности полупроводника на границе кремний—диоксид кремния. Из-за этого чистота поверхности, высокое качество изолирующего оксида и отсутствие в приповерхностной области ловушек для носителей имеют в данном приборе ре-

шающее значение. МОП-приборы могут быть двух основных конструктивно-технологических типов: с каналом проводимости, индуцируемым внешним сигналом, и с каналом, образуемым легированием в процессе производства (встроенный канал). Оба конструктивных варианта могут иметь каналы проводимости p - или n -типа [6].

Наиболее простыми по конструкции и до сих пор самыми распространенными являются МОП-приборы, у которых нет поверхностного канала проводимости, если не приложены управляющие напряжения. Эскиз сечения данного прибора приведен на рис. 7.5, а, б, где показано подключение питающих напряжений и потенциала управления. Когда напряжение $U_{зи} = 0$, конденсатор затвор — подложка не заряжен, ток исток—сток не течет (рис. 7.5, а). Схема подачи положительного напряжения на затвор относительно подложки показана на рис. 7.5, б. Для того чтобы возник канал проводимости, напряжение должно превышать пороговое (U_n , рис. 7.5, в). Уровень порогового напряжения зависит от конструкции прибора. Поскольку подложка заряжается отрицательно, то ток отрицательных зарядов по цепи исток—сток замыкается через положительный источник питания $U_{си}$. Выходные характеристики данного прибора, как и у прибора JFET-типа, имеют омическую область и область насыщения. В области насыщения ток стока имеет достаточно точную квадратичную зависимость от напряжения $U_{зи}$:

$$I_c = \beta_1(U_{зи} - U_n)^2, \quad (7.2)$$

где β_1 — конструктивный коэффициент, нормирующий скорость роста параболы.

Таким образом, проводимость канала тем больше, чем больше управляющее напряжение $U_{зи}$. Это соответствует режиму обогащения канала носителями. В омической области характеристик ток стока аппроксимируется следующим соотношением:

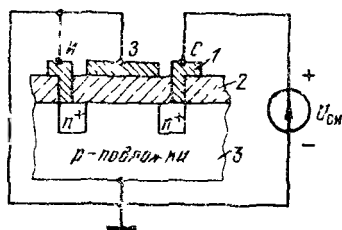
$$I_c = \beta_2(U_{зи} - U_n - U_{си}/2). \quad (7.3)$$

В переходной области управляющей характеристики между квадратичным и омическим режимами справедливо соотношение

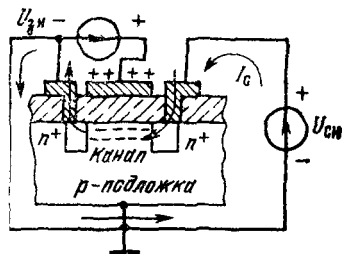
$$U_{си} = U_{зи} - U_n. \quad (7.4)$$

Крутизна усиления, т. е. передаточная проводимость МОП-прибора, является функцией β и U_n .

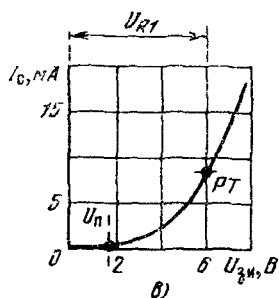
МОП-приборы имеют четвертый электрод — подложку. Этот электрод обычно заземляется, чтобы мог индуцироваться канал проводимости. На семействах выходных характеристик МОП-прибора, включаемого по схеме с общим истоком (рис. 7.5, г) имеется три области: омическая (триодный режим, область I), насыщения, соответствующая определенной степени смыкания канала проводимости (пентодный режим, область II), область лавинного пробоя промежутка сток—исток (область III). Так как управляющие характеристики МОП-приборов с обогащением канала являются «правыми», открывающими, как у биполярных транзисторов, то на затвор



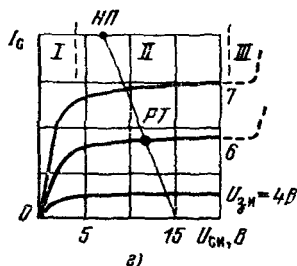
а)



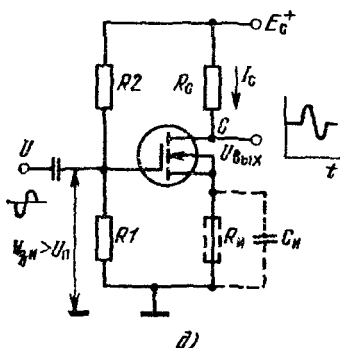
б)



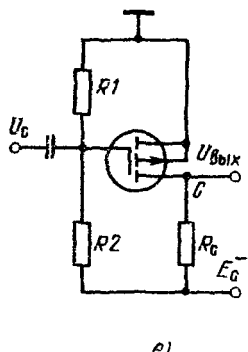
а)



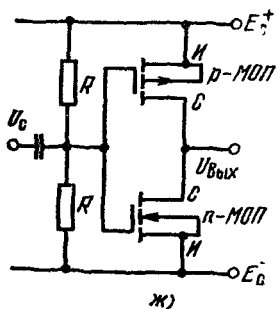
б)



а)



б)



ж)

Тис. 7.5 Включение полевых приборов с МОП-структурой:

а — сигнал обогащения канала (смещение) $U_{зм}$ не подан (1 — металлизация затвора и выводов, 2 — изоляция SiO_2 , 3 — кремниевая подложка); б — путь тока канала, когда поданы открывающее смещение $U_{зм}$ и напряжение стока $U_{сж}$; в, г — выбор рабочей точки (РТ) с помощью нагрузочной прямой (НП) на выходной и управляющей характеристиках; д — схема каскада с ОИ на n -канальном приборе, е — то же на p -канальном приборе, ж — совмещение предыдущих схем — усилительный КМОП-каскад

можно подавать требуемое открывающее смещение непосредственно от стокового источника питания через высокоомный делитель потенциала.

На рис. 7.5, *д* показана схема включения *n*-канального МОП-транзистора в каскаде с ОИ. Рабочая точка выбирается с помощью выходных и входных характеристик (точка *РТ* на рис. 7.5, *в*, *е*). По координатам этой точки рассчитываются номиналы резисторов нагрузки R_c и делителя $R1-R2$.

На рис. 7.5, *е* показана схема каскада с ОИ для *p*-канального МОП-транзистора. В настоящее время распространены цифровые и линейные ИС, построенные на так называемых комплементарных МОП-структурах (КМОП). Базовый усилительный каскад этой структуры показан на рис. 7.5, *ж* (здесь совмещены каскады, показанные на рис. 7.5, *д*, *е*). Каскад выведен в линейный режим делителем $R-R$ (этот делитель отсутствует в цифровом КМОП-инверторе). Заметим, что такой каскад работает как генератор тока, поскольку имеет большое выходное сопротивление.

У полевых транзисторов значение крутизны усиления S (или $y_{21} = y_{fs} = g_m$) обратно пропорционально сопротивлению включенного канала $r_{вкл} = 1/S$, которое, в свою очередь, определяется объемом канала: его длиной L , шириной W , толщиной T и объемным сопротивлением полупроводника.

Для МОП-прибора с обогащением толщина канала зависит от напряженности поля управления и обратно пропорциональна толщине изоляции. Очень тонкий слой SiO_2 , однако, делать не всегда целесообразно, так как не только снижается допустимое пробивное напряжение, но и возрастает входная емкость прибора.

Абсолютное значение крутизны характеристики и, следовательно, достоверность этого параметра зависят от точности фотолитографического процесса, формирующего контуры интегральной структуры. Значительный разброс геометрических размеров при изготовлении полевых приборов, вызывает и разброс их усилительных параметров: крутизны и напряжения отсечки для приборов JFET-типа.

Частотные свойства униполярного прибора, как и биполярного и электронной лампы, принято характеризовать произведением коэффициента усиления на полосу частот (так называемая добротность каскада).

Добротность каскада определяется его минимальной постоянной времени: произведением внутреннего сопротивления (обратно пропорционально крутизне усиления) на входную емкость. С другой стороны, и крутизна, и паразитные емкости связаны с геометрическими размерами канала, поэтому считается, что

$$D = S/(2\pi C_{вх}) \approx \mu U_{зи}/(2\pi L^2), \quad (7.5)$$

где D — добротность каскада, МГц; S — крутизна характеристики (измеряется в единицах $mA/V = mCm$); $C_{вх}$ — минимальная входная емкость прибора, пФ (дополнительные емкости монтажа и внеш-

них элементов не учитываются); μ — подвижность n - или p -носителей; L — длина канала; $U_{\text{зп}}$ — управляющее напряжение.

Анализ этого соотношения показывает, что для изготовления полевых приборов необходимо выбирать материал с наибольшим значением μ , увеличивать управляющее напряжение $U_{\text{зп}}$ (в этом требовании есть противоречие: внутренняя проводимость канала увеличится, но возрастут и потери при перезаряде паразитных емкостей, а также потребуется большая толщина изоляции). Поэтому наилучшим путем расширения D считается сокращение до минимума длины канала L , которую проходят носители от истока до стока. Сопротивление включенного канала $r_{\text{кан вкл}} = 1/S$ определяется соотношением

$$r_{\text{кан вкл}} = r_0 L / (WT), \quad (7.6)$$

где r_0 — объемное сопротивление полупроводника в канале.

Для уменьшения сопротивления $r_{\text{кан вкл}}$ с целью пропорционального расширения частотных свойств необходимо увеличивать ширину W и толщину T канала, но укорачивать его длину L . Поэтому часто линейные полевые приборы имеют всевозможные гребенчатые и звездообразные структуры, аналогично мощным радиочастотным биполярным транзисторам.

Полезно сравнить свойства n - и p -канальных полевых приборов. Подвижность основных носителей у n -канального прибора в 2—3 раза больше, чем у p -канального [6], что зависит от ориентации исходного кристалла и степени легирования кремния. Для n -канальных МОП-приборов легче конструктивными способами снижать пороговые напряжения проводимости канала и уменьшать паразитные емкости переходов. Это дает возможность пропорционально расширить для n -канальных приборов частотный диапазон и увеличить уровень управляемых мощностей.

В заключение сравним полевые приборы разных типов между собой и с биполярными структурами. Главным преимуществом униполярных усилительных приборов считается сверхвысокое входное сопротивление, причем МОП-прибор может иметь практически чисто емкостный вход. МОП-прибор, в отличие от прибора JFET-типа, весьма технологичен для интегральной конструкции, так как расположен всегда по одной плоскости.

В составе полупроводниковой ИС МОП-прибор имеет как существенные преимущества перед биполярной структурой, так и недостатки, ограничивающие применение униполярных ИС. Основным преимуществом считается значительное сокращение площади кристалла, занимаемой полевым прибором, которому не нужны разделительные диффузии. Для биполярных структур области разделительной диффузии образуют запертые p — n -переходы, препятствующие утечке коллекторных токов. Для МОП-структур такие запертые переходы присутствуют на подложке автоматически, поэтому возможно разместить до 100 ... 150 элементарных каскадов на площади, занимаемой одним биполярным.

Длина канала проводимости исток—сток для МОП-прибора может приближаться к 1 ... 2 мкм или даже быть субмикронной, поэтому МОП-приборы с n -каналом пригодны для усиления сигналов в гигагерцовом диапазоне частот. Стандартные радиочастотные МОП- и JFET-приборы усиливают сигналы на частотах свыше 500 МГц. Особо необходимо упомянуть о том, что наибольшей степени интеграции в настоящее время достигли линейно-цифровые ИС на интегральных МОП-структурах: многоканальные коммутаторы аналоговых сигналов и схемы управления опорными уровнями для преобразователей код—аналог и аналог—код. Приборы JFET-типа пока чаще используются в виде одиночных транзисторов.

7.4. Сложные униполярные и комбинированные структуры

Простейшие (в основном p -канальные) МОП-приборы, принцип действия которых был рассмотрен в предыдущем параграфе, оказались малопригодными для линейного режима и получили большое распространение лишь в многоканальных коммутаторах (см. п. 8.4.2).

Более удобными и лучше совместимыми с биполярными оказались так называемые КМОП-структуры, содержащие комплементарные, взаимно дополняющие друг друга по проводимости полевые приборы: p - и n -канальные [7]. На рис. 7.6, *а* показано поперечное сечение простейшей комплементарной МОП-структуры с p - n -изоляцией. Канал n -проводимости выполнен здесь в p -области (1), изготовленной в объеме эпитаксиального слоя (3) n -подложки (5). Транзистор с p -каналом (2) выполнен без специального «кармана». Металлизированными дорожками, расположенными на поверхности кристалла, оба МОП-транзистора соединяются в схему усилительного каскада, показанную на рис. 7.5, *ж*.

В структуре рис. 7.6, *а* имеется большое количество p — n -переходов и поэтому присутствует несколько паразитных транзисторов. Для подавления триггерного эффекта, сопутствующего КМОП-структурам данного типа, в p -область введен низкоомный подслей (6). Образование триггера, эквивалентного четырехслойному диоду, пояснено с помощью рис. 7.6, *б*, *в*, где приведены упрощенный эскиз поперечного сечения и соответствующая электрическая схема паразитной биполярной структуры (на этих рисунках критичные узлы обозначены одинаковыми буквами).

Паразитный триггер может сработать, а полевая структура сгореть, если падение напряжений между точками D — Γ_2 или B — V превысят 0,7 В и управляющие переходы паразитных биполярных транзисторов будут открыты. Особенно трудно исключить опасность пробоя при больших питающих напряжениях (например, ± 15 В, необходимых для создания хороших ЛИС). Разработано три основных вида КМОП-структур, пригодных для проектирования ЛИС: рассмотренная выше с низкоомным подслоем, с диэлектрической изоляцией и с «плавающей» p -областью.

КМОП- и p -канальные структуры JFET-типа высокого качества удается теперь располагать на одной кремниевой подложке вместе с биполярными транзисторами.

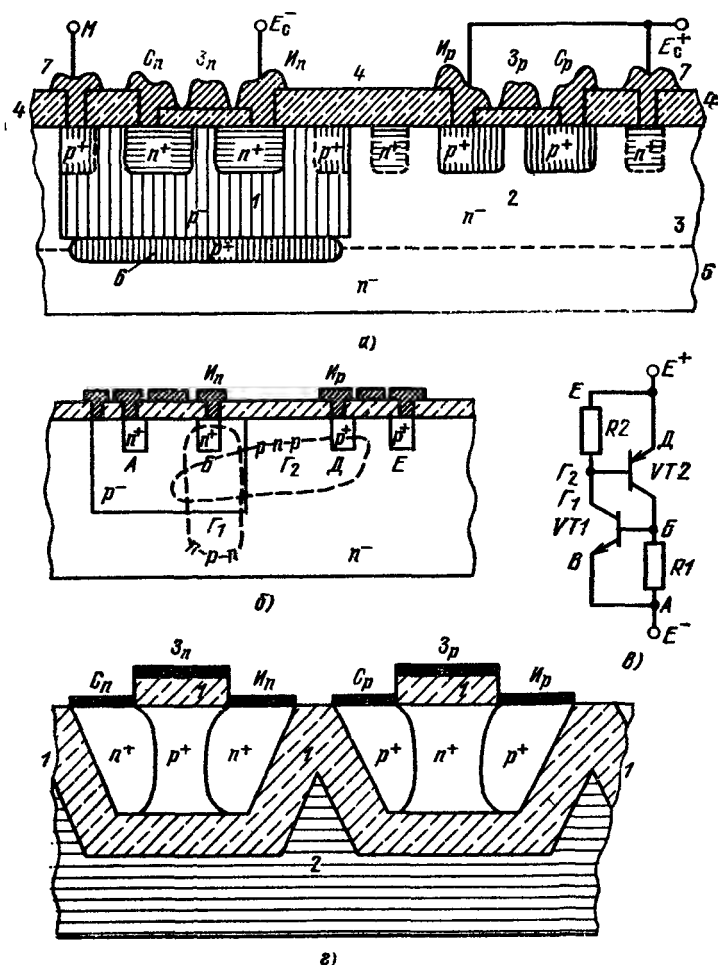


Рис 7.6. КМОП-структуры:

а — поперечное сечение структуры с p - n -изоляцией (1 — область n -канального МОП-прибора, 2 — область p -канального МОП-прибора, 3 — эпитаксиальный слой, 4 — изоляция SiO_2 , 5 — n -подложка, 6 — p^+ -подслой, 7 — металлизация); *б* — области формирования паразитных транзисторов; *в* — электрическая схема паразитной структуры; *г* — поперечное сечение КМОП-структуры с диэлектрической изоляцией (1 — изоляция SiO_2 , 2 — поликристаллический кремний — подложка)

Структура с диэлектрической изоляцией (рис. 7.6, *г*) позволяет получить внутреннее сопротивление канала 2 кОм, однако применять этот сложный процесс целесообразно для массовой продукции в тех случаях, когда требуется уменьшить размер подложки и обес-

печить радиационную стойкость ИС. Приборы с диэлектрической изоляцией позволяют строить более скоростные приборы (в структуре нет изолирующих запертых $p-n$ -переходов). Этим приборам не свойственна склонность к триггерному режиму.

Структура с «плавающей» (не присоединенной к питанию) p -областью, хотя и относительно низковольтная (напряжения не могут выходить за предел 30 В), имеет во много раз меньшие токи утечки и автоматически без внешних элементов защищается от перенапряжения. В отличие от структуры, показанной на рис. 7.6, *а*, в такой структуре область *1* не имеет выхода и не присоединяется к выводу питания.

После внедрения процесса ионной имплантации [8] примесей в полупроводники появилась возможность изготавливать непосредственно на подложке биполярного ОУ КМОП-структуры или высококачественные p -канальные полевые структуры. Метод ионной имплантации по сравнению с процессом диффузии позволяет точнее и равномернее дозировать примеси. Этим способом создаются локальные области повышенного легирования, позволяющие снизить пороговые напряжения обогащения каналов КМОП-транзисторов до 1 В или создать низкоомные p -каналы [9]. Метод ионной имплантации применяется для введения в полупроводники примесей материалов, непригодных для диффузионного процесса. Таким способом делают СВЧ приборы JFET-типа на основе арсенида галлия.

КМОП-структуру удастся совместить на одной подложке с биполярной. На рис. 7.7, *а* показано с помощью сечения по вертикали расположение областей p -канального МОП-прибора (I), $n-p-n$ -транзистора (II) и n -канального МОП-прибора (III). Это сочетание позволяет строить схемы интегральных коммутаторов и ключей их управления, совместимые с сигналами низковольтных цифровых ИС. Особую часть схемотехники представляют ОУ, построенные на базе КМОП- и биполярных структур, а также другие аналоговые ИС с повышенным уровнем интеграции, в которых выполняются линейные и цифровые функции. Области I и II (рис. 7.7, *а*) выполняются по обычному процессу изготовления биполярных транзисторов. Для создания области III в коллекторной n -области методом ионной имплантации выделяется так называемый p -карман. От точности задания удельного сопротивления материала этой области зависит пороговое напряжение открывания n -канального МОП-прибора. Для подавления паразитных структур и защиты изоляции от пробоя промежутков металл-полупроводник в структуру введено несколько низкоомных n^+ -областей. Глубина p -области в структуре III, создаваемой методом ионной имплантации, выбирается такой, чтобы пробивное напряжение этой структуры было не менее 18 ... 25 В. Биполярно-полевую структуру (рис. 7.7, *а*) иногда сокращенно называют *bimos* [10, 11].

На рис. 7.7, *б* показано поперечное сечение фрагмента полупроводниковой подложки с полевым p -канальным прибором типа JFET (1) и биполярным $n-p-n$ -транзистором (2). Канал 4 полево-

го прибора здесь выполнен методом ионной имплантации, в результате чего получена так называемая *bifet*-структура [10, 11]. Остальные элементы этой структуры соответствуют обычной биполярной.

Как было показано ранее, с уменьшением длины канала проводимости между истоком и стоком удается расширить частотные свойства МОП-транзистора. Получить каналы длиной порядка 1 мкм и менее (субмикронные каналы) методом непосредственного сближения истока и стока технически очень трудно. На рис. 7.7, в изображено поперечное сечение *n*-канального МОП-прибора, выполненного по методу двойной диффузии (ДМОП-структура) [12].

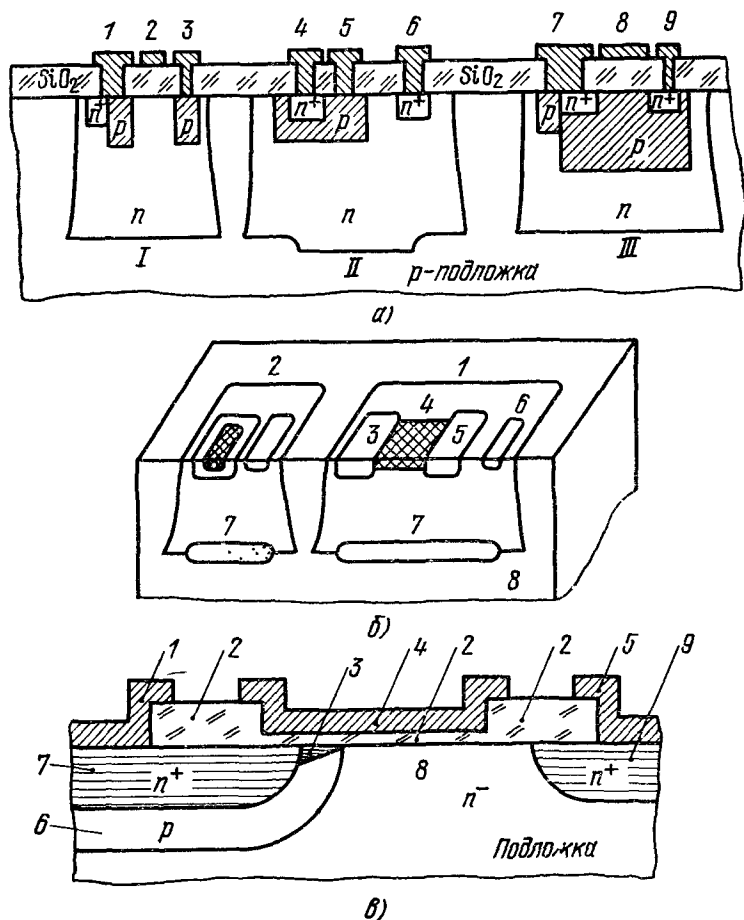


Рис. 7.7. Сложные

а — схема поперечного сечения структуры, где совмещены КМОП и биполярные структуры. МОП прибор, 1, 7 — истоки, 2, 8 — затворы, 3, 9 — стоки, 4 — эмиттер, 5 — база, 6 — коллектор (3 — исток, 4 — область канала, выполненная методом ионной имплантации, 6 — сток, вод истока, 2 — изоляция, 3 — субмикронная часть канала проводимости, 4 — электрод области канала, 9 — область стока); б — поперечное сечение VMOS транзистора (1 —

6 — вод

тями 4 и 5 образуется канал проводимости. Ширина этого канала определяется приложенным потенциалом $U_{\text{зи}}$, длина канала постоянна и равна толщине диффузионной p -области (3). Структура VMOS-типа имеет 4 диффузионных слоя, причем их толщину можно выдержать с большой точностью. Относительно V-канавки этот транзистор имеет по два истока и канала проводимости, нижнее расположение общего стока позволяет получить малое контактное сопротивление. Обе эти особенности структуры гарантируют работу с очень большими плотностями токов.

Кроме того, паразитная емкость затвор—канал у этого мощного транзистора существенно меньше, чем емкость коллектор—база у эквивалентного по мощности биполярного транзистора. Учитывая сверхвысокое входное сопротивление, можно утверждать, что VMOS-транзистор при хорошем электрическом согласовании цепей пригоден для построения радиочастотных каскадов, перекрывающих по полосе декаду частот (например, от 10 до 100 МГц). Приборы структуры VMOS-типа отличаются тем, что могут хорошо работать как в малосигнальном режиме, так и с амперными токами. В режиме переключения они могут коммутировать токи 1 А со скоростью до 5 нс, внутреннее сопротивление такого ключа приближается к 2 Ом. В режиме усиления мощности транзистор со структурой VMOS-типа (в отличие от биполярных) устойчив к саморазогреву. Несколько таких транзисторов можно соединить параллельно, причем коэффициент шума у этих радиочастотных транзисторов меньше, чем у других МОП-структур.

Недостатки VMOS-транзисторов сходны с недостатками мощных ламп: повышенное напряжение насыщения (в ключевом режиме), для «раскачки» требуется большая амплитуда входного напряжения. Например, при требуемом импульсе тока стока $I_c = 1$ А и крутизне усиления $S = 100$ мА/В на вход необходимо подать управляющий импульс напряжения $U_{\text{зи}} = I_c/S = 10$ В. Пробивные напряжения у VMOS-транзисторов находятся на уровне 30 ... 100 В, они могут отдавать мощность 10 Вт на частоте 100 МГц (транзистор типа КП901А).

7.5. Особенности усилительных каскадов на полевых структурах

Возможны три схемы включения униполярного прибора в усилительном каскаде: с общим истоком (ОИ), с общим стоком (ОС), с общим затвором (ОЗ).

Основная усилительная схема включения—каскад с ОИ—ближе всего по общей характеристике к схеме включения электронной лампы с общим катодом. На рис. 7.8, а показана эквивалентная схема каскада (см. принципиальные схемы рис. 7.3, а и рис. 7.5, д—е). Элементы эквивалентной схемы соответствуют физическим сопротивлениям и емкостям конструкции полевого прибора. Усилительные свойства схемы отображаются генератором тока, управляемым входным потенциалом. На рис. 7.8, а введены следующие обозначения: $R_{\text{вх}}$ — входное сопротивление; $C_{\text{вх}}$ — входная емкость прибора; $C_{\text{зи}}$, $C_{\text{зс}}$ — эквивалентные емкости затвор—исток и затвор—сток, определяемые площадью поверхности прибора; $r_{\text{и}}$, $r_{\text{с}}$ — объемные омические

сопротивления областей истока в стока; $SU_{\text{вн}}$ — генератор тока характеризующий усиленные свойства прибора

Схема включения ОИ имеет ряд особенностей. На эквивалентной схеме рис. 7.8, а цепь обратной передачи сигнала с выхода на вход формируется емкостью $C_{\text{ас}}$ и малым сопротивлением стоковой области $r_{\text{с}}$. В пентодной области выходных характеристик коэффициент усиления по напряжению $K_U = SR_{\text{ст}}$.

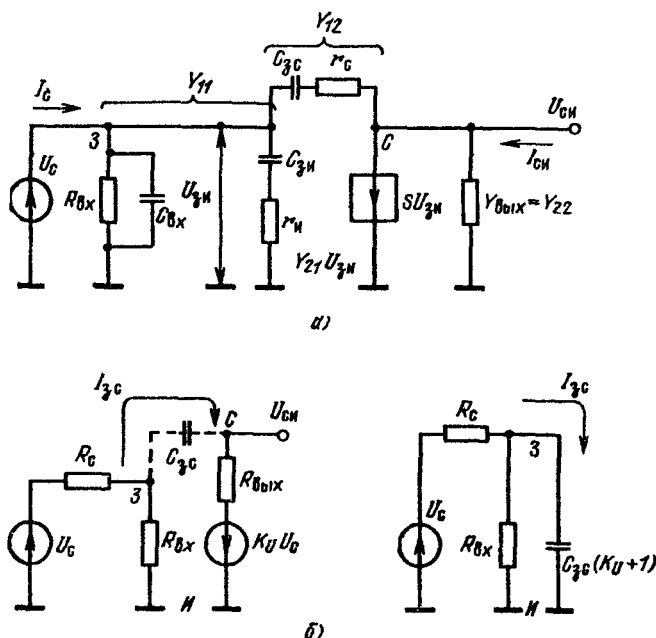


Рис. 7.8. Эквивалентные схемы для каскада с общим истоком: а — для усилительных параметров; б — для формирования входной емкости

Каскад с ОИ из-за сверхвысокого входного сопротивления обладает наибольшим из всех усилительных приборов коэффициентом усиления по мощности

$$K_P = P_{\text{вых}} / P_{\text{вх}} = (U_{\text{вых}}^2 / R_{\text{вых}}) / (U_{\text{вх}}^2 / R_{\text{вх}}) = K_U^2 R_{\text{вх}} / R_{\text{вых}}. \quad (7.7)$$

Например, при $K_U = 1$, $R_{\text{вх}} = 200 \text{ МОм}$, $R_{\text{вых}} = 2 \text{ кОм}$, K_P может достигнуть 10^3 на один каскад. Существенным для каскада с ОИ, как и для схемы с общим катодом, является эффект Миллера (рис. 7.8, б), выражающийся в увеличении кажущейся входной емкости каскада за счет влияния усиленного выходного сигнала на цепь генератора входного сигнала (в основном через емкость $C_{\text{ас}}$). Выходной сигнал каскада с ОИ представляет собой инвертированный и усиленный в $-K_U$ раз входной сигнал, поэтому емкостный ток, получаемый от генератора сигнала, из-за паразитной емкости увеличивается в $K_U + 1$ раз, что фактически эквивалентно кажущемуся увеличению входной емкости каскада:

$$C_{\text{вх экв}} = C_{\text{вн}} + C_{\text{ас}} (1 + K_U). \quad (7.8)$$

При большом входном сопротивлении $R_{вх}$ и большой амплитуде управляющего напряжения из-за этого эффекта ухудшаются частотные свойства каскада, который может оказаться склонным к самовозбуждению. Выходом является применение генератора сигнала с минимальным внутренним сопротивлением R_c , чтобы эквивалентная постоянная времени входной цепи оставалась малой:

$$\tau_{вх} = (R_c \parallel R_{вх}) C_{вх экв}. \quad (7.9)$$

Приведенная на рис. 7.9, а схема каскада с общим стоком (ОС), обладает малым выходным сопротивлением $R_{вых} = 1/S$. Усиление этой схемы по напряжению $K_U \approx SR_i / (1 + SR_i) < 1$, а входная емкость

$$C_{вх} = C_{зв} + C_{зс} (1 - K_U) \quad (7.10)$$

мала из-за полной последовательной ООС по напряжению. Как правило, истоковый повторитель применяется для согласования источников потенциала с относительно низкоомными нагрузками либо для расширения частотных свойств каскада с ОИ за счет уменьшения его выходного сопротивления.

Третья элементарная схема включения — каскад с общим затвором (рис. 7.9, б) аналогична схеме с общей сеткой. В данном каскаде наблюдается полная параллельная внутренняя ООС по току, что дает малое эквивалентное входное сопротивление и синтезирует выходную цепь — генератор тока. Поэтому каскад с ОЗ повторяет в нагрузке входной ток сигнала и усиливает напряжение на высокоомной нагрузке (в частности, на колебательном контуре). Поскольку в этой схеме включения затвор заземлен, то поле стоковой (выходной) области практически не влияет на поле истоковой (входной) об-

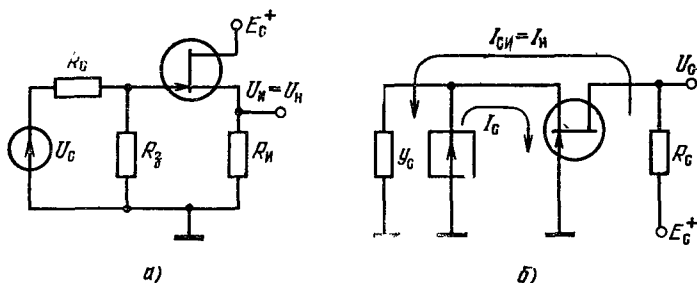


Рис. 7.9. Каскады с общим стоком (а) и с общим затвором (б)

ласти. В схеме с ОЗ проводимость $y_{12} \approx 0$, поэтому каскад сохраняет устойчивость, даже если в цепи стока включается резонансный контур с большой амплитудой сигнала.

Таким образом как и схема с общей сеткой, каскад с ОЗ обеспечивает высокочастотную развязку цепей нагрузки и генератора сигнала, а также малый уровень шума. На радиочастотах этот каскад применяется либо самостоятельно, либо в составе сложного каскада — каскода (каскад с ОИ — ОЗ).

Чтобы получить максимальный коэффициент усиления каскада с ОИ, номинал резистора нагрузки стока R_c необходимо выбрать большим, но при этом снизится эффективное напряжение стока — исток. Поэтому в сложных каскадах достаточно широко применяются динамические нагрузки: ГСТ, построенные на биполярных или униполярных приборах, у которых выходная характеристика в области насыщения представляет пологую прямую. Однако прямое падение напряжения на нагрузочном ГСТ относительно невелико. На рис. 7.10, а показан принцип построения каскада с ОИ, нагруженного на ГСТ. Графическое решение нелинейных уравнений данной системы иллюстрируется на рис. 7.10, б. Искомый режим, соответствующий точке I

пересечения характеристик, будет стабильным при использовании одинаковых (например, подобранных в пары) приборов в качестве усилительного и нагрузочного. В этой схеме достигается коэффициент усиления несколько сотен раз в одном каскаде. Схему рис. 7.10, а удобно применять в активной ветви так называемого последовательно-балансного каскада, известного из ламповой схемотехники.

На рис. 7.10, в представлена схема истокового повторителя (каскада с ОС), имеющего активную нагрузку. Повторитель может применяться как выход-

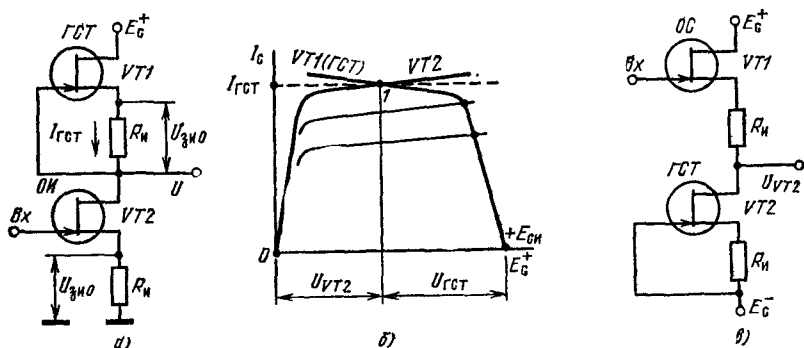


Рис. 7.10. Каскады с активной нагрузкой:

а — принципиальная схема каскада с ОИ; б — графическое решение нелинейных уравнений для каскада с ОИ; в — истоковый повторитель

ной для ДУ. При точном равенстве параметров усилительного VT1 и нагрузочного VT2 приборов, а также номиналов резисторов в цепях истоков R_H выходное напряжение соответствует полусумме питающих напряжений, т. е. равно нулю при $E_G^+ = E_G^-$.

7.6. Шумы полевых приборов

Полевые приборы имеют значительно меньшие уровни шумов, чем биполярные, прежде всего из-за малого уровня входной токовой шумовой составляющей $\bar{i}_{ш}$ [13].

Для полевых структур отмечено несколько физических механизмов генерации шумовой мощности. Прежде всего, в выходной цепи полевого транзистора, выведенного в область насыщения тока стока, имеется действие термических шумов. Источником шумового тока в этом случае является внутреннее сопротивление канала. Термический ток шума пропорционален крутизне S управляющей характеристики полевого прибора

$$\bar{i}_{шт}^2 = 4kTR_T \Delta f (S')^2. \quad (7.11)$$

здесь $R_T = 0,7/S$ — эквивалентное сопротивление шумов; $S' = S/(1 + S r_H)$ — эквивалентная крутизна управляющей характеристики с учетом влияния внутреннего сопротивления r_H истоковой области.

Из-за нерегулярности потока в канале при прохождении носителями потенциального барьера возникают дробовые шумы. Дробовая составляющая входного шумового тока

$$\bar{i}_{шд}^2 = 2qI_{з ут} \Delta f \quad (7.12)$$

пропорциональна уровню тока утечки затвора и полосе усиления Δf . Дробовая часть шумовой мощности уменьшается, если уменьшается напряжение сток—затвор, в этом случае уменьшается входной ток утечки затвора $I_{з ут}$.

Во входной цепи через емкость затвора может наводиться шумовой ток $i_{шн}$ из-за нестабильностей, вызванных термическими шумами в канале. Уровень наведенных шумов становится существенным вблизи отсечки.

В полевых приборах, как и в биполярных, генерируются мерцающие шумы вида $1/f$. Этот вид шумов вызывается возмущениями потока носителей, возникающими вблизи раздела поверхностей полупроводника и изолятора. Уровень мерцающих шумов возрастает, если полупроводник и изоляция имеют примеси и загрязнения. Уровень шумов вида $1/f$ для приборов JFET-

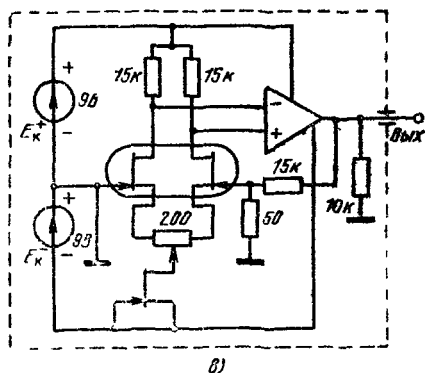
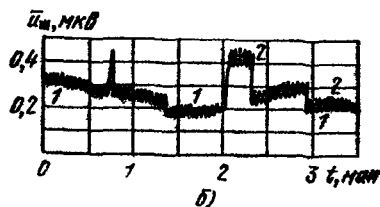
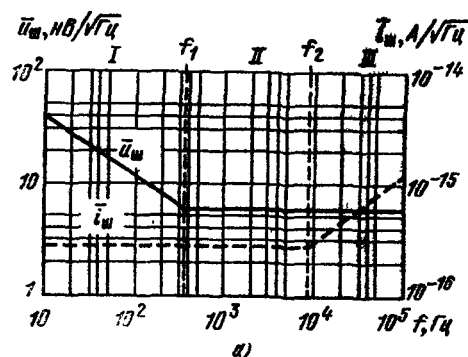


Рис. 7.11. Шумовые характеристики приборов JFET-типа:

а — области шумовых характеристик;
б — пример низкочастотного шумового процесса для образца полевого прибора (1 — шум вида $1/f$, 2 — взрывной шум);
в — схема измерения взрывных шумов

типа мал. Для МОП-приборов, имеющих канал вблизи поверхности, этими шумами нельзя пренебрегать. Приборы JFET-типа самые малошумящие в низкочастотной области. Следует отметить, что шумы вида $1/f$ у биполярных приборов имеют токовый характер, а у полевых они проявляются в виде шумового напряжения. В канале возникают рекомбинационные шумы, уровень которых зависит от плотности потока носителей.

Результирующие шумовые диаграммы по току и напряжению для полевого прибора JFET-типа (рис. 7.11, а) имеют три области: I — область, где преобладают шумы вида $1/f$, II — область дробовых и термических шумов, III — область высокочастотных шумов. При большом времени наблюдения на выходе прибора можно зафиксировать так называемые «взрывные» шумы.

Пример временной диаграммы одной из реализаций этого напряжения показан на рис. 7.11, б. Эти шумы не связаны с шумами вида $1/f$, проявляются на частотах ниже 10 Гц и имеют почти постоянную амплитуду.

Взрывные шумы, происхождение которых связывают со взаимодействием материалов интегральной структуры (например, кремния и алюминия),

можно исследовать в схеме, показанной на рис. 7.11, а. На уровень полной шумовой мощности полевого прибора оказывает определенное влияние температура окружающей среды (кроме изменения энергии шумового процесса kT). С ростом температуры ток утечки затвора увеличивается, а крутизна S уменьшается (рис. 7.12, а). Уровень шумового напряжения $\bar{u}_{ш}$ уменьшается, если крутизна S увеличивается. На рис. 7.12, б показано температурное изменение управляющей характеристики прибора JFET-типа. Если выбрать режим каскада в точке 4, то крутизна прибора и шумовое напряжение будут слабо зависеть от температуры. Обычно в точке 4 крутизна S невелика.

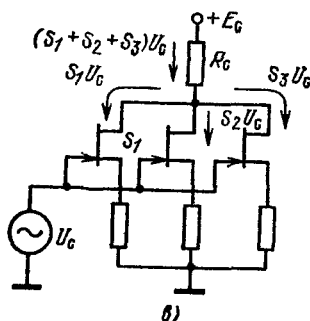
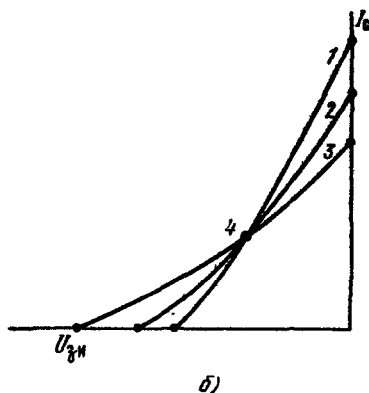
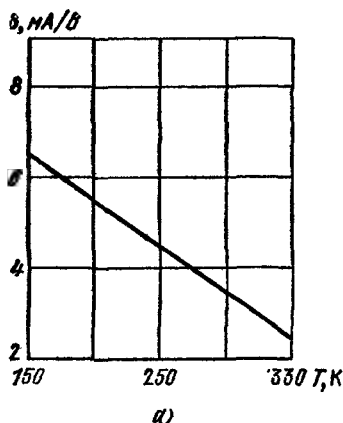


Рис. 7.12 Крутизна полевых приборов:
а — зависимость крутизны от температуры;
б — изменение крутизны и напряжения отсечки от температуры (1, 2, 3 — низкая, средняя и высокая температуры, 4 — точка относительной термокомпенсации); в — способ увеличения крутизны усиления каскада

Увеличить крутизну усиления в N раз можно, если соединить N приборов параллельно. В этом случае одним управляющим напряжением $U_{зв}$ изменяются N выходных токов стока, а мощности шумов от некоррелированных источников суммируются и увеличиваются в $\sqrt{N}$ раз (см. рис. 7.12, в). Таким способом удается повысить отношение сигнал/шум. Реально N невыгодно выбирать больше 3, так как значительно увеличивается входная емкость сложного каскада $C_{вх}$ и падает его добротность D .

7.7. Применение униполярных приборов в предусилителях

Полевые приборы существенно совершенствуют и расширяют элементную базу электронной аппаратуры. В настоящее время они являются основой построения безламповых усилителей со сверхвы-

сокими входными сопротивлениями и с низкими уровнями шумов, причем в этих устройствах обязательно используются и биполярные интегральные структуры. Постепенное совершенствование интегральных униполярных структур выводит их в радиочастотную область сотен мегагерц, где они имеют не только малые уровни шумов, но и низкие кросс-модуляционные искажения.

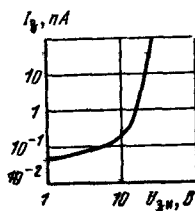
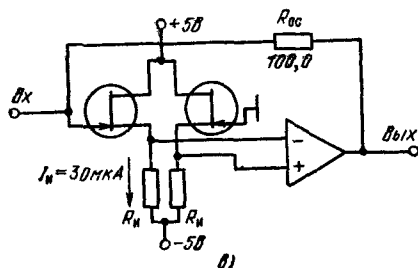
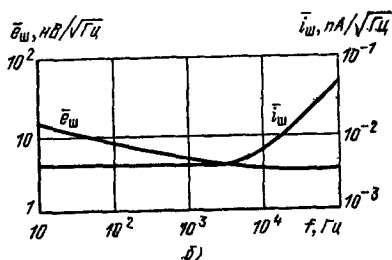
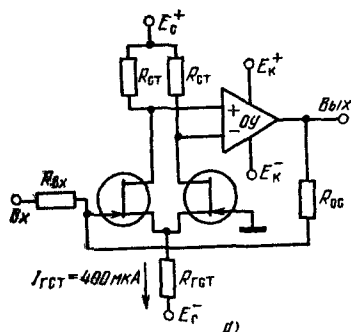


Рис. 7.13. Подключение входных каскадов — предусилителей — к ОУ:
 а — принципиальная схема ДУ; б — зависимость шумового тока и напряжения от частоты; в — принципиальная схема усилителя со сверхвысоким входным сопротивлением; г — зависимость входного тока от управляющего напряжения

Малозумящие входные каскады — предусилители — строятся обычно на специальных приборах, подобранных в пару не только по статическим параметрам, но и по минимальному уровню шумов [14, 15].

На рис. 7.13, а показано подключение такого предусилителя к стандартному ОУ, например, соответствующего по классу ОУ типа LM101. Резисторы $R_{ст}$ и $R_{гст}$ должны юстироваться, чтобы вывести каждый полевой прибор в требуемый режим смещения. Так как затворы транзисторов ДУ заземляются, должно выполняться условие подачи смещения

$$U_{зи\text{ отс}} < (U_{зи} = E_5^- - I_{гст} R_{гст}) < 0. \quad (7.13)$$

Наиболее удобно использовать приборы с минимальным значением напряжения отсечки $U_{зи\text{ отс}}$. Крутизна усиления при этом может быть небольшой $S = 100 \dots 1000$ мкСм. Напряжение смеще-

ния нуля для такого ДУ может составить 5 мВ при дрейфе 5 мкВ/°С. Однако из-за того, что приборы JFET-типа работают на пологой обратной ветви вольт-амперной характеристики $p-n$ -перехода, добиться в этом случае для пары приборов малой разности начальных напряжений существенно сложнее, чем для биполярной пары, работающей на крутой прямой ветви вольт-амперной характеристики (см. рис. 1.8, б). На рис. 7.13, б показаны примеры графиков шумового напряжения и шумового тока, которые имеют место в высококачественной схеме данного типа.

Сверхвысокое входное сопротивление можно получить в схеме, приведенной на рис. 7.13, в, в которой требования к активным и пассивным элементам соответствуют предыдущей схеме. Входное сопротивление линейно в достаточно широком диапазоне сигналов (примерно до 10 В). На рис. 7.13, г показана характерная для этого случая зависимость $I_a = (U_{вв})$.

7.8. ОУ на базе комбинированных структур

Внедрение метода ионной имплантации, позволившее ввести высококачественные полевые структуры в биполярную схему, оказалось хорошим стимулом для совершенствования схемотехники ОУ [15—17]. Появилась возможность придать стандартным биполярно-полевым ОУ комплекс параметров, почти не уступающий прецизионным или высокоскоростным схемам. Первыми в этом классе оказались ОУ типов LF156 и CA3130. Сравнение параметров этих ИС, а также параметров стандартного ОУ типа $\mu A741$ и прецизионного ОУ типа LM108 приведено в табл. 7.1 [10, 16]. Биполярно-полевые ОУ выпускаются на базе двух интегральных структур *bimos* и *bifet* (см. рис. 7.7).

Комплектную серию *bifet* усилителей выпускает фирма Texas Instruments. В табл. 7.2 приведен ряд параметров этих ИС. Следует заметить, что ОУ типа TL081 имеет малошумящий (TL071) и микромощный варианты (TL061). Усилители типа TL071 удобны для применения в высококачественной звуковой аппаратуре, поскольку имеют малые гармонические искажения (на уровне сотых долей процента).

Усилитель типа LF156, а также его варианты LF155 (микромощный) и LF157 (скоростной) выпускаются фирмой National Semiconductor. Эта серия усилителей основана на структуре типа *bifet*, показанной на рис. 7.7, б. Принципиальная схема ОУ типа LF156 (рис. 7.14) имеет два усилительных каскада. Первый каскад (транзисторы VT1—VT2 с обедняемым p -каналом) имеет динамические нагрузки (транзисторы VT3—VT4). Второй каскад ОУ — биполярный, эмиттерно-связанный (транзисторы VT9—VT10). Этот каскад получает на входы дифференциальный сигнал, но имеет одиночный выход. Каскад имеет динамическую нагрузку (ГСТ2) и емкость коррекции частотной характеристики C_K . От этого каскада с целью улучшения ослабления синфазного сигнала через

Таблица 7.1

Сравнительные параметры ОУ с полевыми и биполярными приборами

Параметр	μA741A	LM108	CA3130B	LF156	TL061	TL071	TL081
$I_{вх}^*$, нА (при $t = 25^\circ\text{C}$)	$8 \cdot 10^4$	$2 \cdot 10^3$	20	50	400	200	400
$I_{вх}^*$, нА (при $t = 125^\circ\text{C}$)	$21 \cdot 10^4$	$3 \cdot 10^3$	—	$25 \cdot 10^3$	—	—	10^3
$\Delta I_{вх}^*$, нА (при $t = 25^\circ\text{C}$)	$3 \cdot 10^4$	$2 \cdot 10^3$	10	10	—	—	0,2
$R_{вх}^{**}$, МОм	6	70	$1,5 \cdot 10^6$	10^6	10^6	10^6	10^6
$U_{см0}$, мВ	3	0,5	2	2	15	10	15
$TKU_{см0}$ мКВ/°C	15	5	15	5	—	—	10
ρ^{**} , В/мкс	0,7	0,2	10	12	3,5	13	12
I_T^{**} , МГц	1,5	1	4	4,5	1	3	3
$\bar{u}_{ш}^{**}$, нВ/√Гц (на частоте 100 Гц)	20	50	50	15	—	18	47
$U_{вхд}^*$, В	30	$\pm 13,5$	8	30	—	—	—
$I_{п}^{**}$, мА (на один ОУ)	2,8	0,6	5	5	0,25	2,5	2,8

Примечание * — максимальное значение, ** — типовое значение.

Таблица 7.2

ИС серии TL080

Тип ИС	Корпус	Число ОУ в ИС	Элемент коррекции частотной характеристики	Выводы для балансировки	Выводы питания		Непосредственно заменяет ИС типов
					E_K^+	E_K^-	
TL080	8 контактов, пластмассовый или круглый, типа TO-99	1	Внешний конденсатор (выводы 1 и 8)	1 и 5	7	4	μA748, LM301A, LM308
TL081	То же	1	Внутренний конденсатор	1 и 5	8	4	μA741, LF13741, CA3140, LF355, LM358, LM358, μA747
TL082	»	2	То же	Нет	8	4	LM358
TL083	14 контактов, пластмассовый	2	»	3 и 14, 5 и 8	9 и 13	4	μA747
TL084	То же	4	»	Нет	4	1'	LM324

транзистор $VT8$ передается соответствующий сигнал обратной связи. За счет этой петли и конденсатора C_k на высоких частотах происходит удвоение коэффициента усиления второго каскада.

Выходной каскад ОУ — двухполярный. «Верхний» эмиттерный повторитель (транзисторы $VT11$ — $VT12$) обычного типа. Чтобы оконечный каскад не ограничивал частотные свойства ОУ, в этом усилителе не используется традиционный вертикальный p — n — p -транзистор, обладающий плохими частотными свойствами. Вместо него в «нижнем» эмиттерном повторителе включен p -канальный поле-

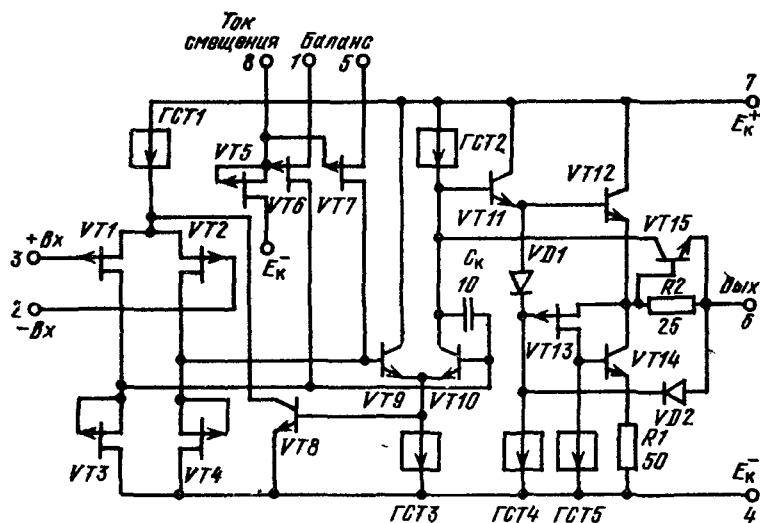


Рис. 7.14. Принципиальная схема ОУ типа LF156.

вой транзистор $VT13$, уменьшающий выходной импеданс схемы. Выходной каскад ОУ типа LF156 низкоомный, работающий в режиме класса АВ. Выходная цепь ОУ снабжена схемой защиты от короткого замыкания и может отдавать в нагрузку ток до 25 мА. Замена p — n — p -транзистора в выходном каскаде позволила значительно повысить нагрузочную способность ОУ: на выход ОУ можно подключать конденсатор нагрузки с номиналом до 10 тыс. пФ без последовательного ограничивающего ток резистора. Коэффициент усиления по напряжению для ОУ типа LF156 превышает 50 тыс. (типовое значение $K_u = 200$ тыс.).

Статические параметры ОУ типа LF156 (кроме входного сопротивления) примерно соответствуют параметрам усилителя типа LM108 (см. табл. 7.1), однако быстродействие повышено почти в 5 раз при токе питания 5 мА. Основной шумовой составляющей для ОУ типа LF156 является дробовая.

На рис. 7.15, а представлена принципиальная схема ОУ типа CA3130, имеющего структуру $bimos$ (рис. 7.7, а). Усилитель имеет

напряжение смещения нуля у дифференциальных МОП-структур больше, чем у структур JFET-типа. Первый усилительный каскад имеет малый коэффициент усиления $K_{U1} = 5$.

Основную долю усиления ($K_U = 6000$) дает второй каскад — биполярный транзистор $VT11$, нагруженный на полевой генератор тока, имеющий для обеспечения устойчивости каскодную схему (транзисторы $VT5$ и $VT3$). Полную коррекцию частотной характеристики ОУ при единичном усилении можно получить, если подключить между выводами 1 и 8 конденсатор в номиналом 47 пФ. Для балансировки потенциометр с номиналом 100 кОм подключается между выводами 1—5 (движок следует присоединить к выводу 4).

Выходной каскад усилителя (КМОП-транзисторы $VT8$ и $VT12$) имеет схему с общим истоком, поэтому его коэффициент усиления находится на уровне 30 и зависит от номинала нагрузки. Этот выходной каскад высокоомный, он работает в режиме класса А и является генератором тока в нагрузке.

Верхняя часть схемы ОУ, начинающаяся со стабилитрона $VD9$, образует схему смещения каскадных ГСТ. Транзисторы $VT2$ и $VT4$ обслуживают первый каскад и задают его ток $I_0 = 200$ мкА, а транзисторы $VT3$ и $VT5$ образуют нагрузку второго каскада. Если напряжение питания ОУ превышает 8,3 В, стабилитрон пробивается, в точке А появляется потенциал ($E_A^+ - 4,5$) В, поэтому на затворе транзистора $VT1$ относительно его истока оказывается открывающее напряжение примерно 2,1 В (из потенциала точки А вычитается напряжение $4 \times 0,6$ В, равное падению напряжения на диодном столбике). Транзистор $VT1$ имеет диодное включение, ток через него равен 100 мкА, а открывающее напряжение с полевого диода подается на затворы транзисторов $VT2$ и $VT3$. Площади этих транзисторов в два раза больше, поэтому их токи равны по 200 мкА. Смещение транзисторов $VT4$ и $VT5$ — «плавающее», оно зависит от напряжения E_A^+ . Вариант этого усилителя с внутренним конденсатором коррекции имеет обозначение СА3160.

Стоимость усилителя типа СА3130 примерно в 3 раза меньше, чем ОУ типа LF156. В настоящее время многие фирмы приступают к выпуску биполярно-полевых усилителей. На рис. 7.16 в качестве примера показаны цоколевки bifer-усилителей, выпускаемых фирмой Texas Instruments.

Обе конструкции (bifer и bimos) имеют достоинства и недостатки. Например, оба типа ОУ имеют сравнимые статические входные характеристики, однако у ОУ типа LF156 значение дрейфа

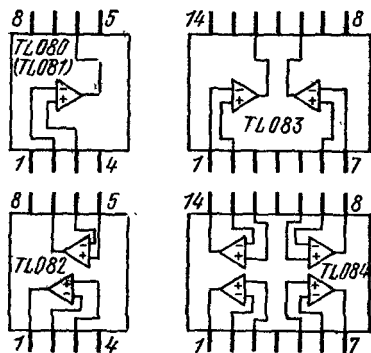


Рис. 7.16. Серия ИС TL080

(5 мкВ/°С) меньше в три раза. Общее питающее напряжение схемы структуры *bifet* можно довести до 44 В, у усилителя типа СА3130 оно не более 18 В. Нагрузочная способность биполярного выходного каскада значительно больше.

С другой стороны выходной КМОП-каскад не имеет переходных искажений, а амплитуда его выходного сигнала при больших номиналах нагрузок отличается от питающих напряжений лишь на 10 мВ. Входной сигнал у ОУ типа СА3130 может быть на 0,5 В меньше, чем потенциал шины отрицательного питания. Оба эти свойства очень удобны, когда усилитель используется с одним источником питания [18].

На рис. 7.15, б показано несколько графиков, позволяющих сравнить шумовые и дрейфовые параметры ОУ типов μ A741, LF156 и СА3130 (СА3160). В настоящее время схемотехника усилителей со структурами *bifet* и *bimos* совершенствуется, свойства ИС улучшаются, а номенклатура расширяется. Ожидается, что к 1980 г. такие ОУ смогут составить до 50% продукции всех интегральных усилителей.

7.9. Полевые приборы для радиочастотных устройств

Практически квадратичные характеристики управления позволяют строить на полевых приборах преобразователи сигналов с малыми кросс-модуляционными искажениями. Если подать на прибор с квадратичной характеристикой управления два гармонических сигнала $U_1 \sin \omega_1 t + U_2 \sin \omega_2 t$, то в выходной цепи возникают дополнительно разностная и суммарная частоты, а также только вторые гармоники исходных частот. Напомним, что для преобразователей частоты на биполярных приборах и электронных лампах образуется широкий спектр гармоник, проявляющихся в виде помех приему, так как управляющая характеристика биполярного прибора аппроксимируется экспонентой, а электронной лампы — функцией со степенью 3/2.

Другое положительное свойство, обуславливающее применение полевых приборов в радиочастотных устройствах, заключается в практическом отсутствии у них рекомбинационной составляющей шума, так как их усилительные параметры формируются лишь основными носителями. Поскольку полевые приборы могут обеспечить наибольшее усиление по мощности и генерируют ток в нагрузке, появляется возможность лучшего согласования колебательных контуров. Если входная емкость полевого прибора в режиме с ОИ соответствует по характеру входной емкости вакуумного триода в режиме с общим катодом (в этом режиме значительно влияние эффекта Миллера), то выходная характеристика аналогична пентоду (высокоомный генератор тока в нагрузке). Это позволяет использовать полное включение колебательного контура [19].

В качестве примера на рис. 7.17, а показана схема резонансного каскада с нейтрализацией, выполненного на МОП-приборе [20]

Цепь смещения n -канального прибора в обогащении образуется отдельным источником смещения — 14 В и истоковым резистором с номиналом 3 кОм, элементы $L1$ и $C1$ образуют входной резонансный контур, а $L2$ и $C2$ — выходной. Напряжение обратной связи, компенсирующее обратную передачу сигнала через емкость $C_{зп}$, подается во входной контур с помощью конденсатора $C_{н}$. Схемы с нейтрализацией очень чувствительны к изменению частоты, пита-

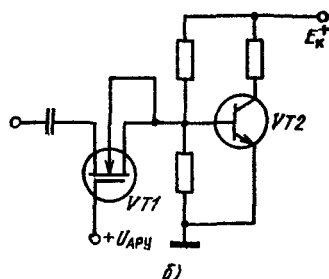
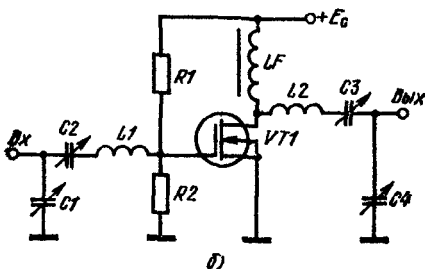
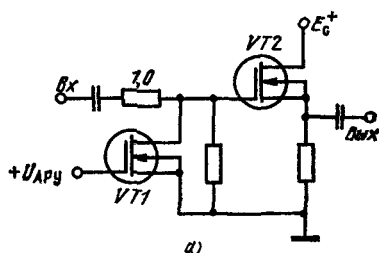
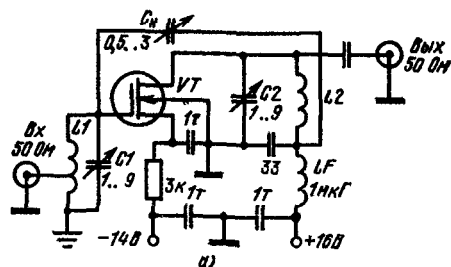


Рис. 7.17 Резонансные каскады на МОП — транзисторах:

а — с нейтрализацией ($f=200$ МГц); б — с широкополосным согласованием ($Z_{вх}=Z_{вых}=50$ Ом)

Рис 7.18 Атенуаторы АРУ:

а — параллельный, б — последовательный

ния и температуры и других внешних факторов, поэтому гораздо чаще применяются каскодные схемы включения, которые будут рассмотрены далее. На рис. 7.17, б показана схема радиочастотного усилителя с последовательными колебательными контурами, для которой проще осуществить широкополосные согласование.

В качестве каскада АРУ наиболее удобно применить последовательный или параллельный аттенуаторы — делители потенциала, упрощенные схемы которых представлены на рис. 7.18 [21, 22]. На рис. 7.19 приведены схемы регулировки усиления в каскадах, построенных на ОУ. Схема рис. 7.19, а поясняет принцип регулирования коэффициента усиления неинвертирующего включения ОУ с помощью n -канального полевого прибора. Под действием сигнала АРУ внутреннее сопротивление транзистора может изменяться на два-три порядка. На рис. 7.19, б показана практическая схема, а также регулировочный график для усилителя с регулировкой усиления примерно в 800 раз.

В схеме рис. 7.19, *а* цепь регулировки замкнута, поэтому сжатие диапазона выходного сигнала за счет уменьшения K_U происходит автоматически. Амплитуда входного сигнала может находиться в пределах 30 ... 400 мВ. Нижняя граничная частота усиления для сигнала составляет 0,1 Гц.

На полевых транзисторах достаточно просто строятся схемы гетеродинов для приемных устройств. На рис. 7.20, *а* приведены

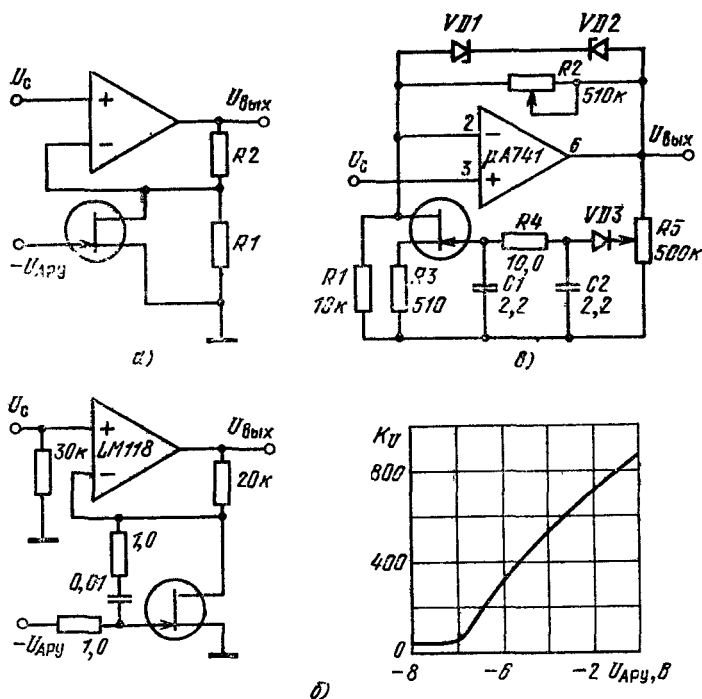


Рис 7.19 Каскад на ОУ со входами регулировки усиления.

а — базовая схема; *б* — принципиальная схема и ее регулировочный график; *в* — принципиальная схема усилителя с АРУ

схемы индуктивных, а на рис. 7.20, *б* — емкостных трехточечных генераторов. Квадратичные управляющие характеристики полевых приборов весьма благоприятны и для построения кварцованных генераторов синусоидальных колебаний, причем может быть достигнута строгая монохроматичность колебания, а соответственно отсутствие гармоник и большая стабильность частоты при достаточно простой схеме генератора [23, 24]. На рис. 7.21 приведены три примера соответствующих принципиальных схем, в которых использованы n -канальные приборы JFET-типа. Данные генераторы можно использовать в диапазоне частот единицы мегагерц.

Наиболее высокочастотными схемами на полевых приборах являются схемы, построенные на n -канальных МОП-приборах по

каскадной конфигурации (каскад с ОИ—ОЗ, рис. 7.22, а), в которой снижается до минимума обратная проводимость y_{12} . Предельное быстроедействие каскадной схемы определяется так называемой «центральной емкостью» $C_{\text{ц}}$, если заземление затвора по высокой частоте идеальное. Большое выходное сопротивление каскадной схемы позволяет подключать непосредственно на ее выход высокочастотные резонаторы.

На рис. 7.22, б показано поперечное сечение интегральной каскадной схемы двухзатворного МОП-прибора — кристаллического

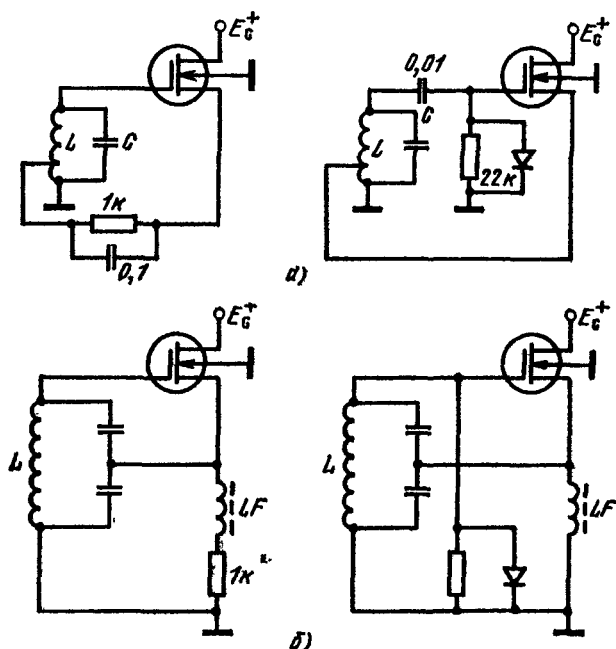


Рис. 7.20. Схема гетеродинов на МОП-приборах:
а — индуктивные трехточки; б — емкостные трехточки

аналога тетрода. Между истоком и стоком этого прибора, имеющего n -канал, помещаются два электрода: затвор 31 и затвор 32. В центре канала, который может быть обогащаемого типа или управляться как обеднением, так и обогащением, помещается узкая низкоомная область — экран, который отсекает влияние поля стока на затвор 31, что эквивалентно действию экранирующей сетки тетрода. На эквивалентной схеме эта область моделируется резистором $R_{\text{ц}}$ малого номинала, назначение которого — нейтрализовать действие значительной паразитной емкости $C_{\text{ц}}$, т. е. обеспечить на любой частоте режим токового входа части с ОЗ ($Z_{\text{вх ОЗ}} \rightarrow 0$).

Двухзатворные МОП-приборы весьма удачно используются в бытовой и специальной аппаратуре. Шумовые параметры полевого прибора примерно соответствуют шумам лампового триода, однако

выходные свойства характерны для тетродного режима. Учитывая эти и ранее изложенные обстоятельства, можно утверждать, что двухзатворный МОП-прибор имеет существенные преимущества перед ламповой или биполярной каскодной схемой не только с точки зрения лучшего качества обработки сигнала, но и экономичности, а также малых габаритов. На рис. 7.22, в приведена принципиальная схема включения двухзатворного МОП-прибора предваритель-

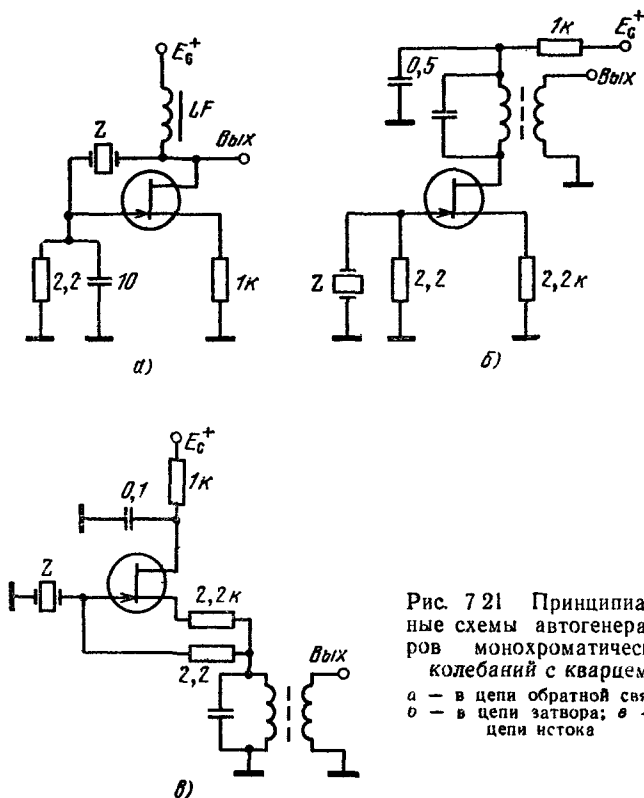


Рис. 7.21 Принципиальные схемы автогенераторов монохроматических колебаний с кварцем:
а — в цепи обратной связи;
б — в цепи затвора; в — в цепи истока

ным усилителем радиочастоты. Для этого усилителя особенно важны минимальные уровни собственных шумов. Схема радиочастотного усилителя (рис. 7.23, а) отличается хорошим диапазоном АРУ (40 дБ, см. рис. 7.23, б). На рис. 7.23, в показана схема смесителя радиосигналов на двухзатворном МОП-приборе [12, 21]. В этой схеме проводимость канала прибора модулируется напряжением гетеродина, поэтому происходит перемножение гармонических сигналов. Нужная спектральная составляющая выделяется выходным колебательным контуром $L3C6$.

На полевых транзисторах можно строить интересные схемы радиолюбительских конструкций. На рис. 7.24, а показана схема око-

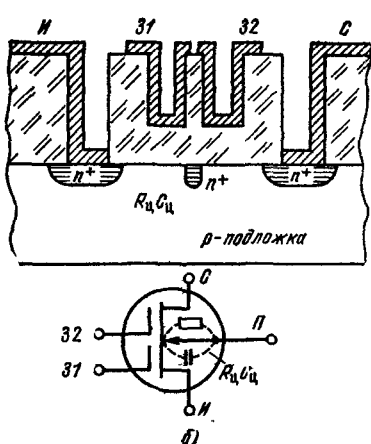
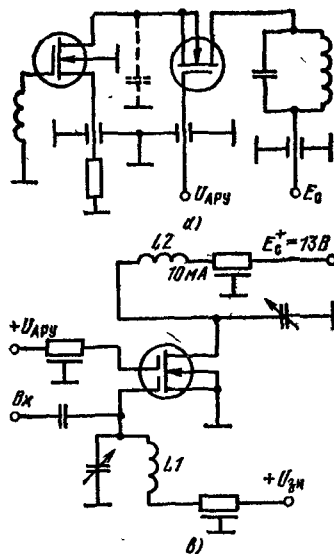


Рис. 7.22. Каскодные схемы на полевых приборах:

а — принципиальная схема каскодного включения; б — конструкция и эквивалентная схема двухзатворного МОП-прибора; в — принципиальная схема усилителя радиочастоты диапазона 800 МГц на двухзатворном МОП-приборе

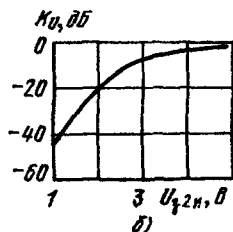
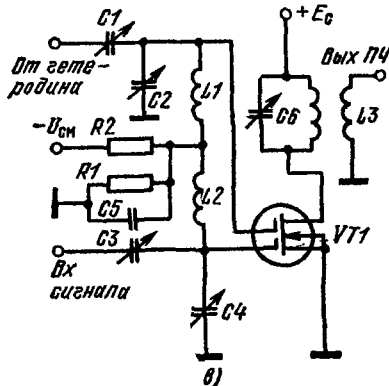
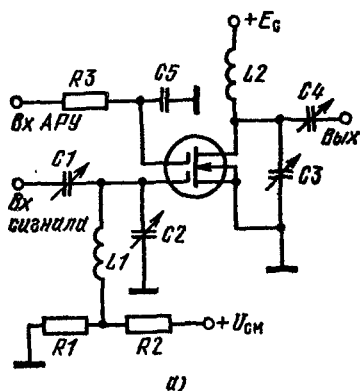


Рис. 7.23. Радиочастотные схемы на двухзатворных ДМОП-приборах:

а — принципиальная схема усилителя с диапазоном АРУ 60 дБ; б — зависимость коэффициента усиления от напряжения на втором затворе; в — принципиальная схема смесителя

нечного усилителя низкой частоты, выходной каскад которого выполнен на мощных комплементарных МОП-транзисторах. Выходная мощность этого усилителя может достигать 30 ... 50 Вт. Амплитуда напряжения сигнала формируется в этой схеме двухкаскадным биполярным дифференциальным услителем с обратной связью (делитель 24 кОм — 100 мкФ — 1 кОм). Поскольку коэффициент

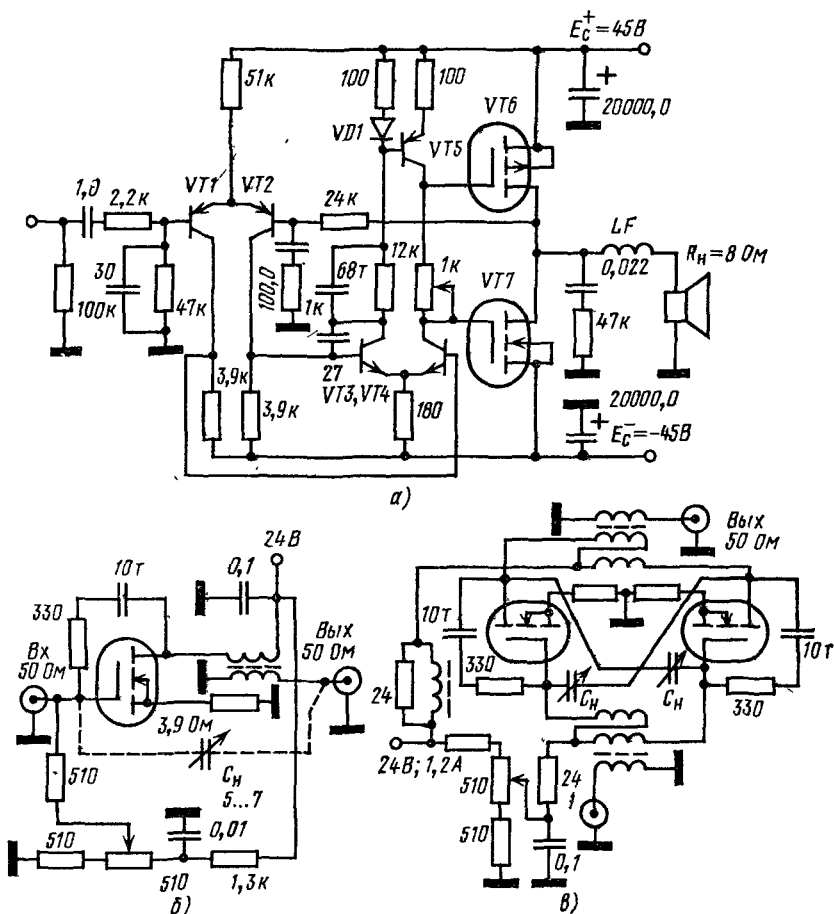


Рис 7.24. Усилители мощности на МОП-транзисторах:

а — усилитель низкой частоты (мощность 50 Вт) на комплементарной паре; б — одно-
тактный усилитель радиочастоты (мощность 4 ... 5 Вт) на VMOS-транзисторе типа
VMPI; в — двухтактный вариант предыдущей схемы (мощность 8 Вт)

передачи этого делителя $1/(24 + 1)$, то коэффициент усиления УНЧ равен 25. Если амплитуда напряжения на выходе второго каскада превышает 25 В, то и после истоковых повторителей на нагрузке амплитуда сигнала должна приближаться к 25 В (это соответству-

ет мощности $P = U_m^2 / (2R_H) \approx 39$ Вт). Для генерации в нагрузке амплитуды тока $I_H = U_m / R_H = 3$ А потребуются полевые транзисторы с крутизной $S \geq (I_H / U_m) = 120$ мА/В. Такой крутизной обладают VMOS-транзисторы. На реостате (1 кОм) воздаются пороговые напряжения открывания МОП-транзисторов.

VMOS-транзисторы пригодны для построения радиочастотных усилителей мощности. На рис. 7.24, б показана одноконтная, а на

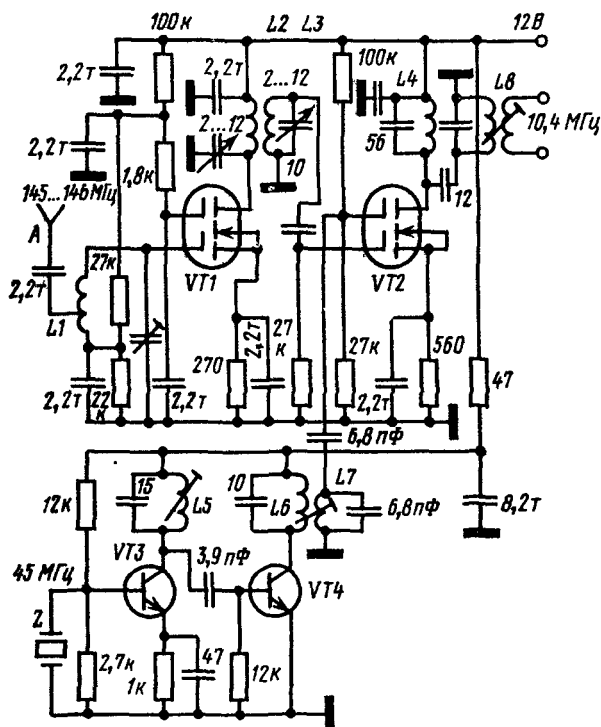


Рис. 7.25. Усилитель радиочастоты и первый смеситель для приемника диапазона 2 м, выполненный на двухзатворных МОП-транзисторах

рис. 7.24, в — двухконтная схемы УРЧ. Обе схемы имеют вспомогательные делители подачи открывающего смещения на затворы транзисторов, причем потенциометрами можно регулировать угол отсечки выходного сигнала. Двухконтная схема построена на транзисторах одной проводимости, поэтому для инверсии входного сигнала и создания низкоомного входа используется трансформатор, обмотки которого намотаны в три провода на ферритовом кольце. Аналогичный по конструкции трансформатор используется для суммирования сигнала в выходной цепи и передачи его в согласованную нагрузку. Индуктивность радиочастотного дросселя примерно 7 мкГ. Одноконтный усилитель может отдавать в нагрузку радиочастотную

мощность до 4 ... 5 Вт. Двухтактный УРЧ отдает мощность 8 Вт при усилении 15 дБ на частотах свыше 150 МГц.

Полевые транзисторы (особенно двухзатворные) перспективны для построения приемных устройств. На рис. 7.25 показана входная часть (УРЧ, смеситель и первый гетеродин) любительского радиоприемника с двойным преобразованием частоты, работающего в диапазоне частот 145 ... 146 МГц (диапазон 2 м).

Транзистором *VT1* (каскад с резонансной нагрузкой) усиливается сигнал, поступающий от антенны. Второй двухзатворный МОП-транзистор используется как смеситель (на верхний затвор его подается не только потенциал смещения, но и через конденсатор 6,8 пФ сигнал от гетеродина (частота 135 МГц). В стоковой цепи этого транзистора колебательный контур настраивается на первую промежуточную частоту (10,4 МГц). Гетеродинный сигнал поступает от двухкаскадного биполярного кварцованного автогенератора. Выбором угла отсечки тока в транзисторе *VT4* удастся получить наибольшую амплитуду напряжения третьей гармоники исходной частоты (контур на индуктивности *L5*, частота 45 МГц) на выходном резонансном трансформаторе *L6—L7* (частота 135 МГц) [25].

ЛИНЕЙНО-ЦИФРОВЫЕ ИС ДЛЯ ПОСТРОЕНИЯ ПРЕОБРАЗОВАТЕЛЕЙ КОД — АНАЛОГ И АНАЛОГ — КОД

Широкое распространение вычислительных устройств и их применение для обработки аналоговых сигналов привели к созданию широкой номенклатуры ИС и интегральных устройств, используемых для взаимного перехода от аналоговой информации к цифровой. Особенно большое количество таких ИС требуется для обслуживания систем обработки данных, построенных на основе микропроцессоров [1—5].

Устройства преобразования аналог—код и код—аналог применяются: для ввода в ЦВМ аналоговых данных; для вывода информации из ЦВМ и передачи ее на исполнительные устройства; для измерения аналоговых сигналов; для перехода к цифровым сигналам в цепях автоматического регулирования (например, в контурах АРУ или ФАП радиоприемного устройства), что позволяет замкнуть эти контуры регулирования, снабженные запоминающими устройствами, аналого-цифровым вычислителем, в который удобно вводить требуемые начальные условия, вид функции регулирования, задержки, пороговые уровни. Устройства преобразования аналог — код необходимы для систем цифровой обработки сигналов и цифрового управления приемопередающими устройствами, для телеметрических систем, для систем цифрового моделирования аналоговых функций, для устройств наглядного отображения на электронно-лучевой трубке процессов, происходящих в вычислительной машине, и информации, находящейся в ее памяти.

На рис. 8.1 показана структурная схема включения преобразователя аналог-код и сопутствующих ему устройств в микропроцессорную систему обработки данных, поступающих от нескольких источников сигналов. Система работает в реальном масштабе времени, для чего с определенным тактом (например, через 1 μ) проводится запуск ее программы, сбор исходной информации, обработка и вывод данных [1].

Число аналоговых входов системы может быть различным (например, 16). Перед анализом данных по команде микропроцессора (МП), передаваемой в данном случае четырехразрядным кодом адреса канала (КА), выбирается один из сигнальных каналов. При этом

замыкается соответствующий электронный ключ канала в многоканальном коммутаторе (МКК). Соответственно номеру канала с помощью поступающего из МП четырехразрядного кода устанавливается коэффициент усиления масштабирующего устройства (МУ) (лимитируется сигнал, соответствующий полной шкале преобразователя). Код масштаба (КМ) зависит от кода (номера) канала, поэтому эти коды связываются между собой программой работы МП. Кроме того, в МП вводятся предварительные кодовые данные для анализа по желаемому признаку структуры сигналов каждого канала. Текущие данные с этими кодами сравниваются. Предварительные данные поступают от вводного устройства (ВУ).

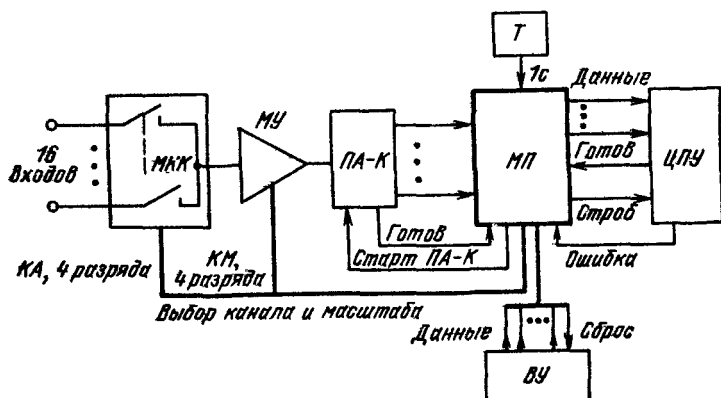


Рис. 81 Микропроцессорная система обработки данных:

МКК — многоканальный коммутатор, МУ — масштабирующий усилитель; ПА-К — преобразователь аналог—код, МП — микропроцессор, ВУ — устройство ввода, например, клавиатура; Т — синхрогенератор, ЦПУ — цифropечатающее устройство

От МУ сигнал поступает на вход преобразователя аналог—код (ПА—К), который запускается очередной командой от МП. С выхода преобразователя кодовый эквивалент входного сигнала поступает в МП, где анализируется по программе, соответствующей предварительному коду, накапливается в памяти или выдается непосредственно к потребителю (например, сигнал тревоги о превышении параметров в каком то режиме), а также на исполнительные устройства и цифropечать (ЦПУ) для последующего анализа.

Поскольку на микропроцессорах сейчас строятся разнообразные промышленные системы управления технологическими процессами, системы измерения параметров и другие устройства обработки данных, а сами МП выполняются как на униполярных, так и на биполярных структурах (от КМОП до ЭСЛ и И²Л), то для их исполнения требуется согласованная номенклатура стандартных преобразователей аналог—код [6, 7]. Кроме того, существует потребность в особо точных (обычно для измерительной техники) и сверхскоростных (для обработки видеосигналов) преобразователях. Для по-

строения всех видов таких устройств наиболее удобно использовать интегральную элементную базу. В этом случае эти сложные приборы удастся разделить на стандартные элементы (отдельные полупроводниковые ИС или микросборки) и освоить их поэлементное производство. Для производства всех видов преобразователей аналог—код нельзя использовать (как, например, для ОУ) один технологический процесс, так как в составе преобразователей имеются разнородные по электрическим свойствам ИС.

Основное отличие интегральных субсистем преобразователей аналог—код и код—аналог от других типов ЛИС, определяющее технологические трудности массового производства любого их варианта конструктивного исполнения, заключается в очень высокой точности изготовления интегральных элементов — порядка десятых или сотых долей процента, причем в процессе производства используются разнообразные технологические приемы юстировки. Все схемы, разработанные для построения преобразователей, должны быть совместимы со стандартными линейными и цифровыми ИС, выпускаемыми серийно.

Для стандартных преобразователей, обладающих средней точностью (8 ... 10 разрядов) и умеренным быстродействием (1 мкс/разряд) наиболее удобна полупроводниковая конструкция на основе биполярных и униполярных (особенно КМОП) структур. Преобразователи повышенной точности и сверхскоростные сейчас можно изготавливать лишь при комплексном схмотехническом, технологическом и конструктивном подходе.

Кроме упомянутых преобразователей общего применения существуют некоторые особые типы, например со сверхвысокой разрешающей способностью (16 бит) и преобразователи, алгебраически умножающие сигналы за счет переменного опорного напряжения [8, 9]. Аналогично микромощным ОУ в настоящее время для батарейного и подвижного оборудования выпускаются преобразователи, обладающие очень малой потребляемой мощностью.

8.1. Состав комплекта ИС для преобразователей аналог — код и код — аналог

Рассмотрим состав комплекта ИС, который необходим для реализации типовой структурной схемы преобразователя код—аналог, представленной на рис. 8.2. Комплект состоит из пяти типов линейных и линейно-импульсных ИС, обеспечивающих преобразование N разрядов кода.

Для связи по уровням входов разрядных ключей, находящихся в преобразователе код—аналог, и выходов стандартных цифровых схем логического устройства (ЛУ) между ними и преобразователем включается интегральная схема (А1) содержащая N каналов буферных ключевых схем согласования уровней. Уровни управления, преобразованные в А1, поступают на входы управления А2, состоящей из N каналов аналоговых ключей. Эти ключи предназна-

чены для подключения опорного напряжения $U_{оп}$ (источник опорного напряжения АЗ) на прецизионную резистивную матрицу А4, производящую операцию нормирования выходного аналогового уровня, пропорционально поступившему коду. Процессом нормирования управляет ЛУ.

Выходной сигнал преобразователя код—аналог формируется усилительным устройством А5, в котором используется ОУ. Если система преобразования токовая (входной сигнал—код преобразуется в выходной сигнал — уровень тока), то ОУ включается по

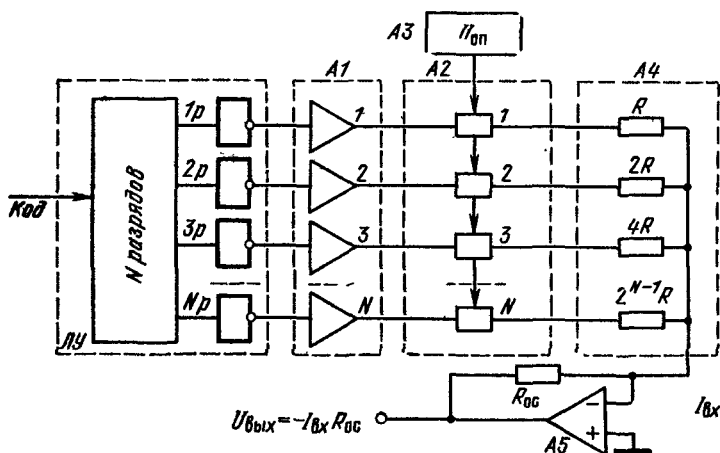


Рис. 8.2. Структурная схема комплекта линейно-цифровых ИС (А1...А5) образующих N -разрядный преобразователь код — аналог

схеме усилителя-трансформатора сопротивления. На выходе ОУ генерируется напряжение, пропорциональное входному коду. Для систем преобразования код—выходное напряжение выходной сигнал имеет вид потенциала, поэтому А5 имеет схему неинвертирующего повторителя. Следует заметить, что А1 и А2 часто объединяют. Это выгодно в том случае, если строго определен тип цифровых ИС, применяемых в логическом устройстве. Интегральные схемы А1, А2 и А4 включают в себя обычно 4 ... 6 одинаковых каналов, если эти ИС размещаются в корпусах с малым числом выводов. Удобнее всего размещать в одном корпусе полный комплект каналов, соответствующих числу разрядов преобразования (обычно 10 ... 12 разрядов). Схемы А3 и А5 имеются в любом преобразователе. На этих местах используются интегральные ОУ и стабилизаторы.

Тот же, что и показанный на рис. 8.2, комплект ИС используется для построения преобразователя аналог—код, структурная схема которого приведена на рис. 8.3. В преобразователе аналог—код преобразователь код — аналог используется как составная часть

*Основные параметры стандартных интегральных преобразователей
аналог — код и код — аналог*

Параметр интегрального преобразователя	Значение параметра или его характеристика
Разрешающая способность преобразователей К — А и А — К	До 10...12 разрядов бит информации
Скорость преобразования код — аналог	1 Мбит/с
Скорость отклика или время установления сигнала преобразователя код — аналог	10 В/мкс
Время восстановления работоспособности преобразователя аналог — код после перегрузки	100 нс
Точность работы преобразователя в диапазоне температур —55...85°С	$\pm 1/2$ значения младшего значащего разряда (МЗР)
Возможность повышения точности с применением терморегулируемых схем и ограничением помех	До 13...15 бит ограничение верхнего предела по шумам и внешним помехам при сохранении разрешающей способности и точности $\pm 1/2$ значения МЗР
Линейность преобразования код — аналог	Не хуже $\pm 1/2$ значения МЗР

ступеньке напряжения примерно 2,5 мВ, которая трудно различима на фоне наводок, помех, собственных шумов элементов.

Если для преобразователя аналог—код уровень входного сигнала установился посредине определенной градации шкалы, то соответствующие выходные коды могут отличаться на одну двоичную единицу, т. е. на один бит информации, по-другому, на единицу младшего значащего разряда (МЗР). Таким образом, ошибка квантования преобразователя должна составлять $\pm 1/2$ значения, соответствующего ступеньке напряжения МЗР. Уровень внутренних ошибок преобразователя должен быть много меньше его выбранной ошибки квантования, в противном случае бессмысленно увеличивать разрешающую способность преобразователя, так как младшие значащие разряды не будут различимыми на фоне собственных помех преобразователя.

Точность работы преобразователя при постоянной температуре и определенном уровне преобразуемого сигнала должна соответствовать ошибке квантования и быть на уровне $\pm 1/2$ значения МЗР. Диапазон преобразуемых аналоговых сигналов (по-другому, полная шкала преобразования) соответствует максимальному уровню выходного сигнала, при котором обеспечиваются заданные разрешающая способность и точность работы преобразователя. Например, если число разрядов равно 10, что соответствует 1023 градациям напряжения, то при выбранном значении градации 10 мВ полная шкала выходного напряжения преобразователя будет составлять

10,23 В. Точность работы преобразователей код—аналог и аналог—код зависит от качества изготовления отдельных ИС комплекта. Можно считать, что точность работы преобразователя в определенном диапазоне температур есть сумма точностей установки передаточных функций отдельных ИС.

Линейность преобразователя — это максимальное отклонение линейно нарастающего выходного напряжения преобразователя код—аналог от прямой линии, соединяющей точки нуля и максимального уровня выходного сигнала (уровня полной шкалы преобразования). Для хороших преобразователей код—аналог это отклонение не должно превышать $\pm 1/2$ значения МЗР. Скорость работы преобразователя — наибольшая тактовая частота, с которой может работать преобразователь при заданном уровне точности. Повышение требуемого уровня точности вызывает обратно пропорциональное степени $1/2$ снижение скорости преобразования. При разрешающей способности преобразователя аналог—код, равной 10 бит, хорошим параметром следует считать скорость преобразования 1 Мбит/с, т. е. 1 бит/мкс. Для выходного напряжения преобразователя код-аналог можно использовать, как и для ОУ, скорость отклика большого сигнала ρ [В/мкс]. Быстродействие преобразователя сильно зависит от времени восстановления чувствительности преобразователя ко входному сигналу после воздействия на него сигнала перегрузки. Следует заметить, что сложность параметрической модели преобразователей связана с разнообразием аппаратных требований, поэтому список этих параметров пока трудно стандартизировать.

8.3. Точность работы интегральных преобразователей и помехи преобразования

Проведем подсчет статической точности работы преобразователей код — аналог, и аналог — код, учитывающий точность установки передаточных функций и приращение окружающей температуры на 50°C , а также определим температурный коэффициент ошибки преобразования

1 Начальная точность подгонки номиналов резисторов матрицы А4 (рис. 8.2 и 8.3) реально может находиться на уровне $10^{-3}\%$ и меняться из-за старения примерно на $2 \cdot 10^{-3}\%$ в год. Относительный взаимный температурный коэффициент резистивных дорожек на одной ИС не может быть существенно выше, чем $10^{-6} 1/^\circ \text{C}$. Таким образом, изменение внешней температуры на 50°C вызывает взаимную ошибку номиналов высококачественных резисторов 0,05%. Заметим, что в общем точность установки абсолютного базового номинала резисторов не имеет существенного значения, так как все резистивные схемы работают на принципе делителей напряжения или токов, поэтому важнейшую роль в их правильном функционировании играет отношение номиналов, а следовательно, взаимная точность их установки.

Приведенные выше цифры показывают, что резистивная матрица — высокоточная и наиболее дорогостоящая часть, определяющая в любом преобразователе значительную долю суммарной ошибки.

2. Точность номинала опорного напряжения $U_{оп}$ (А3 на рис. 8.2 и 8.3) определяется температурным коэффициентом опорного напряжения, генерируемого стабилитроном, и дрейфом усилителя рассогласования. Хорошими можно считать в настоящее время следующие цифры: стабилит-

рои имеет лучший $T KU_{оп} = 5 \cdot 10^{-6} 1/^\circ C$, при $\Delta T = 50^\circ C$ относительная ошибка $\Delta U_{оп}/U_{оп} = 25 \cdot 10^{-6}$, резисторы установки уровня стабильного напряжения $U_{ст}$ имеют $TKR = 5 \cdot 10^{-5} 1/^\circ C$ при $\Delta T = 50^\circ C$ относительная ошибка $\Delta R/R = 25 \cdot 10^{-4}$. Дрейф коэффициента усиления усилителя рассогласования, т. е. ухудшение коэффициента стабилизации, полагаем равным $3 \cdot 10^{-5} 1/^\circ C$, при $\Delta T = 50^\circ C$ относительное ухудшение коэффициента стабилизации выходного напряжения $\Delta K_u/K_u = 15 \cdot 10^{-4}$.

Таким образом, суммарный относительный дрейф стабилизированного напряжения $\Delta U_{ст}/U_{ст} = \Delta U_{оп}/U_{оп} + \Delta R/R + \Delta K_u/K_u = 42,5 \cdot 10^{-4} \approx 0,04\%$.

3. Точность работы аналоговых ключей, переключающих опорное напряжение $U_{оп}$ на резистивную матрицу ($A2$ на рис. 8.2 и 8.3), определяется напряжением смещения нуля на электронном контакте. Преимущество по этому параметру имеют аналоговые ключи на полевых приборах. Однако для коммутации постоянного опорного напряжения в преобразователях аналог — код и код — аналог получающих коды от стандартных биполярных ИС, все же чаще применяются биполярные ключи из-за повышенного быстродействия и лучшей пригодности их к интеграции. Смещение нуля для лучших биполярных ключей можно оценить в 1...2 мВ, что дает относительную ошибку передачи опорного потенциала $U_{оп} = 10$ В на уровне 0,01... 0,02%.

4. Операционный усилитель или компаратор ($A5$ на рис. 8.2. и 8.3) — один из основных источников ошибки преобразователя. Его доли в общей ошибке определяется температурным коэффициентом напряжения смещения нуля на входе $TKU_{см0}$ и ошибкой за счет термозависимой части выходного тока. Если $TKU_{см0} = 10$ мкВ/ $^\circ C$, то для $\Delta T = 50^\circ C$ абсолютная ошибка смещения нуля составляет 0,5 мВ. Для внутреннего сопротивления резистивной матрицы, находящегося на уровне 20 кОм при $TK\Delta I_{вх} = 2$ нА/ $^\circ C$ абсолютная ошибка смещения нуля в усилителе, сбалансированном при начальной температуре, достигает $2 \times 50 \times 20 = 2$ мВ.

Таким образом, относительная ошибка смещения нуля ОУ составит 0,025% при диапазоне выходного сигнала 10 В. Как правило, стандартные ОУ и компараторы первых разработок из-за высоких уровней входных токов непосредственно не обеспечивают хороших разрешающей способности и точности преобразователя. ОУ и компараторы типов LM108 или LM111 вполне пригодны для непосредственного обслуживания 12...15-разрядных высокоомных резистивных матриц. Следует учесть, что источник аналогового сигнала во многих случаях «развязывается» от компаратора дополнительным буферным усилителем-повторителем. Его ошибку также можно считать равной 0,025%. Некоторую ошибку дает рассогласование выходного сопротивления источника сигнала R_c и входного сопротивления ОУ $R_{вх}$. При $R_c = 1$ кОм и $R_{вх} = 10$ МОм ошибка из-за неидеальности генератора напряжения сигнала определяется коэффициентом передачи образующегося делителя потенциала $R_c/(R_c + R_{вх}) = 0,01\%$.

5. Коммутатор аналоговых сигналов ($A7$ на рис. 8.3), присутствующий в системе, когда преобразователь аналог — код используется для обслуживания нескольких источников сигналов, может внести ошибку 0,005... 0,01%. Эта ошибка возникает из-за перекрестных помех и утечек между каналами, конечного значения сопротивления $r_{вкл}$ электронного контакта каждого канала, нелинейности характеристики переключения и из-за смещения нуля в электронном контакте.

6. Часто система преобразования аналог — код снабжается схемой выборки — хранения, отключающей входной сигнал от преобразователя и сохраняющей накопленный за время выборки уровень, чтобы во время хранения с минимальными ошибками его преобразовать либо транслировать. Схема выборки — хранения строится на основе двух трех ОУ и одного трех аналоговых ключей, поэтому общее значение ошибки, вносимой в систему, можно оценить 0,05...0,1%.

7. Систематической ошибкой преобразователя является ошибка квантования, равная половине значения МЗР. Разрешающая способность 12-разрядного преобразователя равна $(1/2)(2^{12} - 1) = 0,013\%$.

8 Важным фактором, определяющим стабильность работы, является ухудшение точности преобразователя из-за временного ухода номиналов элементов. Для хорошей системы величина накапливаемой за три месяца ошибки 0,005%

Подсчитаем суммарную статическую ошибку 12-разрядного преобразователя за счет приращения температуры на $\Delta T = 50^\circ \text{C}$:

Резистивная матрица	0,050%
Источник опорного напряжения	0,040%
Аналоговые ключи коммутации опорного напряжения	0,020%
Компаратор, буферный усилитель (с учетом $R_{вх}$)	0,035%
Коммутатор аналоговых сигналов	0,010%
Схема выборки — хранения	0,010%
Ошибка квантования	0,013%

Суммарная алгебраическая ошибка преобразователя код — аналог составляет 0,17% а среднеквадратичная — 0,08%. Для преобразователя аналог — код алгебраическая ошибка достигнет 0,23%, а среднеквадратичная — 0,14%

Таким образом, современный интегральный преобразователь аналог — код класса 12 бит (рис. 8.3), работающий без технического обслуживания при ошибке 0,28% возникшей как следствие изменения температуры на 50°C имеет температурный коэффициент ошибки преобразования не более $0,28/50 = 0,006\% / ^\circ \text{C}$ [12]

При работе преобразователей (особенно высокоскоростных) проявляется действие ряда источников динамических помех. На рис. 8.4 приведено несколько графиков, поясняющих возникновение этих помех.

Прежде всего, из-за неодинаковых ошибок, возникающих в каждом разряде, передаточная характеристика преобразователя код—аналог может оказаться немонокотонной (рис. 8.4, а). Источник этой ошибки — неправильный режим работы ключевой части. Наиболее сильно немонокотонность проявится в том случае, когда ошибка возникает в одном из ключей старших разрядов нормирования уровней (в осциллограмме неравные или даже слившиеся ступеньки повторяются периодически). Отметив периодичность помехи, нетрудно выяснить номер ключа, дающего ошибку, и устранить ее. В рассматриваемом примере ошибка возникает через 4 градации, т. е. в третьем разряде.

Передаточная характеристика преобразователя код — аналог может иметь нелинейность (рис. 8.4, б). Причину нелинейности следует искать в ошибках режима линейных узлов преобразователя, особенно ОУ. Напряжение питания линейных усилителей следует выбрать наибольшим, тогда усиление в режиме большого сигнала будет стабильнее. Уровень нелинейности не должен выходить за пределы половины ступеньки младшего разряда [13].

Непрерывный сигнал, подвергавшийся двойному преобразованию (сначала из аналоговой формы в код, а затем обратно), имеет ступенчатую структуру, т. е. содержит высшие спектральные составляющие, амплитуда и количество которых зависят от входного сигнала [12]. По-другому, полезный сигнал на выходе преобразователя код—аналог всегда сопровождается значительной долей фактически шумовых составляющих, так называемых шумов квантования. Эти шумы имеют особенно сложную структуру, если из сигнала делаются выборки. На рис. 8.4, в показан пример графиков исходного и квантованного (по уровням и по времени) сигналов, а на рис. 8.4, г график разности этих сигналов, т. е. одной реализации шумовой помехи квантования.

По этим графикам можно заключить, что в зависимости от соотношения тактовой частоты преобразования и скорости нарастания сигнала выбросы в разностном сигнале могут достигать двух-трех квантов младшего разряда. Шумы квантования принципиально неустранимы. Когда этот параметр особенно важен, число разрядов и быстрдействие преобразователей следует выбирать максимально возможным, тем самым можно сделать малой величину кванта по уровню и по времени.

Сопрягая преобразователя с вычислителем, следует помнить, что если от 10-разрядного преобразователя аналог—код передать сигнал на 12-разрядный вычислитель, то шумами квантования можно пренебречь. При переводе 12-разрядного кода в аналог 10-разрядным преобразователем шумовая ошиб-

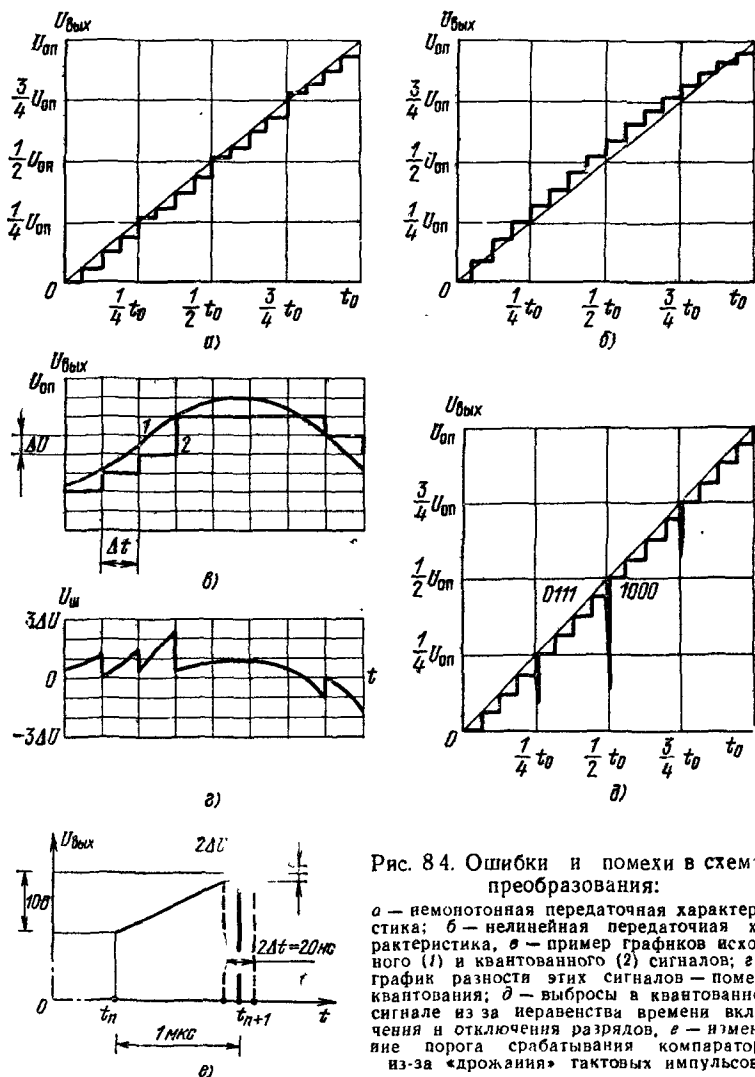


Рис. 84. Ошибки и помехи в схемах преобразования:

а — немонотонная передаточная характеристика; б — нелинейная передаточная характеристика; в — пример графиков исходного (1) и квантованного (2) сигналов; г — график разности этих сигналов — помеха квантования; д — выбросы в квантованном сигнале из-за неравенства времени включения и отключения разрядов; е — изменение порога срабатывания компаратора из-за «дрожания» тактовых импульсов

ка будет соответствовать уровню ступеньки в преобразователе, т. е. возрастет. Уровень шума квантования зависит также от длины цифрового слова, причем эффективное напряжение шума соответствует квадратному корню от числа разрядов.

Разрядные ключи не могут срабатывать строго одновременно [14]. Из-за разности во времени срабатывания ключей в выходном напряжении появляются выбросы. Если аналоговые ключи быстрее выключаются, чем включаются,

то на некоторое время выходное напряжение преобразователя может снизиться даже до нуля (реально на $1/4 \dots 1/2$ опорного напряжения).

Уровень выброса тем больше, чем большее число единиц младших разрядов сменяется единицей старшего разряда. На рис. 8.4, д в качестве примера показано, что в момент перехода от кода 0111 к коду 1000 в выходном сигнале преобразователя возникает наибольший выброс. Часть выбросов можно подавить, если на время неопределенности состояния ключей стробировать выходной усилитель преобразователя код—аналог.

Следует упомянуть также про ошибку, вызываемую недостаточной стабильностью («дрожанием») тактовых импульсов от которых работает цифровая часть преобразователя аналог—код. Если входной сигнал нарастает со скоростью 1 В/мкс. , а нестабильность тактовых импульсов $2\Delta t$ составляет 20 нс , то изменение порога срабатывания компаратора $\Delta U_{\text{вых}}$ в момент t_{n+1} достигнет 20 мВ (см. рис. 8.4, е).

Для многоканальных систем, и в частности для многоканальных преобразователей код — аналог, всегда наблюдается определенная связь между каналами коммутации. Уровень взаимных наводок сигналов снижается с уменьшением скорости работы [14].

8.4. Элементы схемотехники преобразователей код — аналог и аналог — код

Преобразователи код—аналог и аналог—код, спроектированные на основе ИС, работают с сигналами, скорость переключения которых может достигать до $5 \dots 10 \text{ нс}$. Вместе с тем имеются и специальные микромощные устройства взаимного преобразования работающие с небольшой скоростью. Естественно потому, что для построения преобразователей используются все современные полупроводниковые структуры: биполярные ($n-p-n$ и $p-n-p$ -транзисторы), униполярные (несколько вариантов МОП- и КМОП-транзисторов, а также полевые транзисторы с затвором, изолированным запертыми $p-n$ -переходами).

На базе этих структур строятся коммутаторы напряжений и токов (аналоговые ключи, а также ОУ, компараторы, источники опорных напряжений и схемы согласования уровней). В преобразователях одним из центральных устройств является прецизионная резистивная матрица.

Рассмотрим схемы и внутренние структуры некоторых часто используемых узлов взаимных преобразователей цифровой и аналоговой информации.

8.4.1. Электронные аналоговые ключи

Электронный аналоговый ключ — высокоскоростное устройство коммутации аналоговых сигналов от источника на нагрузку, обладающее малыми искажениями [15]. Идеальный аналоговый ключ имеет следующие отличительные особенности: малое сопротивление для сигнала в состоянии включено ($r_{\text{вкл}} \rightarrow 0$), большое сопротивление в состоянии выключено ($R_{\text{выкл}} \rightarrow \infty$), причем у идеального ключа влияние цепи управляющего сигнала на цепь коммутируемого сигнала отсутствует.

У современных электронных аналоговых ключей сопротивление $R_{\text{вкл}}$ находится в пределах от единиц ом до единиц килоом, а сопротивление $R_{\text{выкл}}$ — от десятков до сотен мегом, причем всегда есть ощутимое влияние цепи управляющего сигнала на цепь выхода. У некоторых типов электронных ключей на выходе имеется некоторое напряжение, когда нет входного сигнала (так называемое напряжение смещения нуля в электронном контакте).

Поиски лучших вариантов электронных аналоговых ключей идут по двум направлениям: во-первых, применяется такая схемотехника устройств на обычных структурах, которая позволит свести к минимуму погрешности, во-вторых, совершенствуются собственно электронные ключевые приборы, для чего разрабатываются новые биполярные, униполярные, оптоэлектронные и комбинированные структуры.

Электронные аналоговые ключи могут выпускаться в гибридном или чисто полупроводниковом исполнении. В одном корпусе ИС может размещаться различное количество каналов аналоговой коммутации, причем не в последней степени число их определяется количеством выводов корпуса ИС. В настоящее время все более распространенными становятся полностью интегральные устройства коммутации аналоговых сигналов. Например, схемы многоквальных коммутаторов содержат как сами ключи, так и буферные схемы согласования их с цифровыми ИС.

Электронные аналоговые ключи применяются в качестве прерывателей для ОУ с преобразованием постоянного малого входного напряжения в переменное, для обслуживания ОУ в схемах выборки — хранения аналоговых сигналов, для последовательной коммутации аналоговых сигналов многих источников на общую нагрузку (в телеметрических системах), для построения схем преобразования аналог—код и код—аналог, где переключаются как высокостабильные опорные напряжения (или токи), так и меняющиеся по уровню и полярности аналоговые сигналы.

Аналоговые ключи могут коммутировать ток и напряжение, параллельно нагрузке или последовательно с ней. Последовательный ключ напряжения включается между генератором сигнала и нагрузкой (рис. 8.5, а). Он коммутирует напряжение $U_{\text{в}}$, выделяющееся на резисторе нагрузки $R_{\text{н}}$, причем

$$U_{\text{в}} = U_{\text{с}} R_{\text{н}} / (R_{\text{в}} + R_{\text{с}}). \quad (8.1)$$

Следовательно, для ключа данного типа сопротивление источника сигнала $R_{\text{с}}$ должно быть пренебрежимо малым по сравнению с номиналом $R_{\text{н}}$, тогда основная передаточная функция ключа будет выполняться с большой точностью.

Параллельный ключ тока включается параллельно нагрузке и в замкнутом состоянии исключает протекание тока через нагрузку (рис. 8.5, б). Нагрузочный резистор, обслуживаемый параллельным ключом тока, всегда присоединен к генератору сигнала. Желательно, чтобы ток сигнала $I_{\text{с}}$ мало менялся в зависимости от состоя-

ния ключа. Поэтому должно выполняться условие $U_0 \ll 1/R_H$ (или $R_c \gg R_H$). Последовательно-параллельный ключ напряжения (рис. 8.5, в) коммутирует в состоянии «включено» напряжение сигнала на нагрузку, а в состоянии «выключено» замыкает резистор нагрузки накоротко. Последовательно-параллельный ключ тока (рис. 8.5, г) последовательно коммутирует ток сигнала на две равные нагрузки R_{H1} и R_{H2} , при этом ток, потребляемый от генератора сигнала U_c , практически не меняется, если исключить из рассмотрения время переходных процессов.

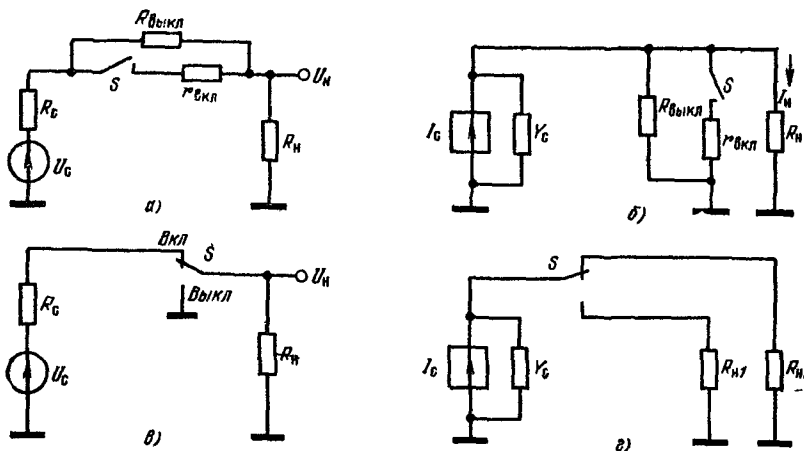


Рис. 8.5. Аналоговые ключи:

а — последовательный; б — параллельный; в — последовательно-параллельный напряжения; г — последовательно-параллельный тока

По способам подачи сигналов управления можно выделить следующие типы аналоговых ключей: ключ с непосредственной связью цепей источника сигнала и управления, между которыми нет гальванической изоляции, и ключ с гальванической изоляцией цепей сигнала и управления, обеспечивающий электрическую развязку этих цепей по постоянному току.

Аналоговые ключи, построенные на биполярных приборах, управляются током. Если использована схема с непосредственными связями, они могут переключать только аналоговые напряжения. При трансформаторной схеме гальванически изолированного ключа с помощью биполярных транзисторов можно переключать токи и напряжения сигнала. Основные достоинства биполярного ключа: высокое быстродействие, малое проходное сопротивление в состоянии включено $r_{вкл}$, малые токи утечки, т. е. большие значения резистивности в состоянии выключено $R_{выкл}$, достаточно малое напряжение смещения нуля. Аналоговые ключи с биполярными приборами имеют усложненную схемотехнику из-за протекания тока управления по цепи аналогового сигнала, поэтому такие ключи с непосредствен-

ными связями непригодны для переключения токов. Эти схемы чаще всего используются для переключения постоянных по уровням опорных напряжений. Именно в таком качестве он обычно применяется в составе гибридных и полупроводниковых ИС (типа $A1$ и $A2$ на рис. 8.2 и 8.3). В гибридных ИС коммутации опорного напряжения часто используется последовательно-параллельный аналоговый ключ напряжения, выполненный на $p-n-p$ - и $n-p-n$ -транзисторах. При регулировке такой схемы путем подбора уровней тока управления удается добиться минимального напряжения смещения нуля [15].

В полупроводниковых биполярных ИС, коммутирующих и нормирующих аналоговые сигналы, ключевые каналы строятся на основе прямого включения взаимно согласованных по параметрам транзисторов.

Полевые приборы с затвором, образованным запертыми $p-n$ -переходами (приборы JFET-типа), управляются напряжением и не потребляют в статическом режиме ток управления. Эти приборы пригодны для переключения как аналоговых токов, так и напряжений из-за того, что у них имеет место гальваническая развязка цепи управления и сигнальной цепи. Аналоговый ключ, построенный на приборе JFET-типа, позволяет коммутировать разнополярные и меняющиеся сигналы. Он имеет следующие отличительные особенности [15—18]: невысокое в сравнении с биполярными ключами быстродействие (время переключения десятки долей — единицы микросекунд), относительно большое сопротивление $r_{вкл}$ (сотни — десятки ом), высокое значение сопротивления $R_{выкл}$ (сотни мегом), соответствующее малым током утечки отсеченного канала проводимости, отсутствие начального напряжения смещения нуля в канале, так как включенный канал представляет собой практически чистый резистивный контакт, формируемый носителями одного знака.

Основной недостаток аналогового ключа напряжения на полевом приборе JFET-типа заключается в повышенной амплитуде сигнала управления. Этим не только принципиально снижается быстродействие, но и устанавливается предел для коммутируемых напряжений. Напряжение управления, аналоговый сигнал и напряжение отсечки связаны соотношением

$$|U_y| > |U_c + U_{отс}|, \quad (8.2)$$

где U_y — требуемое напряжение управления униполярным ключом (напряжение надежного запираения ключа); U_c — напряжение коммутируемого аналогового сигнала; $U_{отс}$ — напряжение отсечки канала полевого прибора JFET-типа. Необходимо учитывать, что $U_{отс}$ имеет большой разброс.

Для управления аналоговым ключом тока не требуется большой по амплитуде U_y сигнал, поэтому ключ тока имеет лучшие частотные свойства, чем ключ напряжения. Ключи напряжения и тока чаще строятся на n -канальных приборах JFET-типа. На рис. 8.6, а показана простейшая схема аналогового ключа на n -канальном при-

боре. Так как этот ключ однополярный, ему соответствует эквивалентная схема рис. 8.6, б. Когда управляющий сигнал $U_y = 0$, канал полностью открыт, ток стока

$$I_0 = (U_0 - U_{\text{вых выкл}})/R_H \quad (8.3)$$

Чтобы приблизить к нулю ошибку $U_{\text{вых выкл}}$, необходимо работать при малых уровнях токов I_0 (см. рис. 7.3, з), т. е. в омической области семейства выходных характеристик. Если на затвор подается

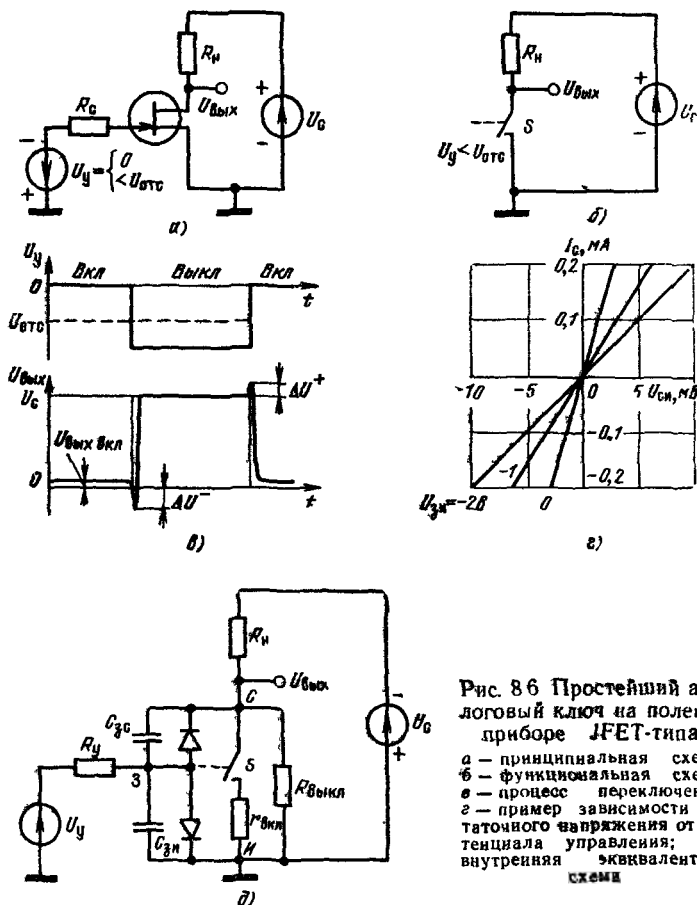


Рис. 8.6 Простейший аналоговый ключ на полевом приборе JFET-типа.

а — принципиальная схема, б — функциональная схема; в — процесс переключения; г — пример зависимости остаточного напряжения от потенциала управления; д — внутренняя эквивалентная схема

напряжение $U_y < U_{\text{отс}}$, то ключ размыкается, так как канал находится в режиме отсечки тока стока. Процесс переключения унipoлярного ключа представлен на рис. 8.6, в. При этом кроме статической ошибки $U_{\text{вых выкл}}$ имеет место специфическая динамическая ошибка аналогового напряжения на выходе ключа в виде выбросов $\Delta U_{\pm}$, которые появляются из-за перезаряда емкостей $C_{\text{св}}$

и $C_{\text{ан}}$. Площадь выбросов нельзя пренебрегать, если аналоговый сигнал переключается с большой скоростью.

На рис. 8.6, *г* приведен пример зависимости остаточного напряжения на включенном полевом приборе при различных значениях напряжения управления $U_{\text{зи}}$ и тока стока I_c . Для $U_{\text{зи}} = 0$ имеет место наименьшее значение сопротивления $r_{\text{вкл}} = U_{\text{си}}/I_c = 12,5 \text{ Ом}$. Статическая ошибка $U_{\text{си}} = U_{\text{вых}} \text{ вкл}$ прямо пропорциональна току I_c и равна нулю при $I_c = 0$. Эквивалентная схема аналогового ключа на полевом приборе JFET-типа, соответствующая простейшей принципиальной схеме рис. 8.6, *а*, представлена на рис. 8.6, *д*.

Одна из принципиальных схем ключа на полевом приборе JFET-типа приведена на рис. 8.7, *а*. Этот ключ является последователь-

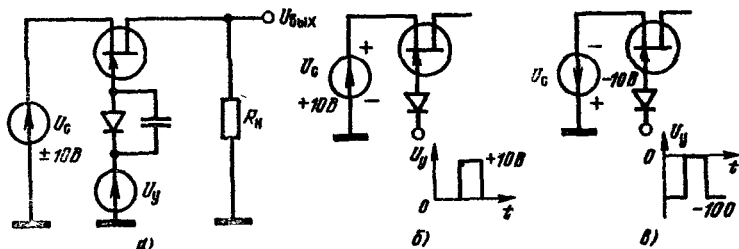


Рис. 8.7. Аналоговый ключ на *n*-канальном приборе JFET-типа:

а — принципиальная схема ключа для двухполярных сигналов, *б* — сигнал управления для коммутации положительного сигнала, *в* — то же для отрицательного сигнала

ным и может переключать сигналы любой полярности, однако необходимо принять меры к тому, чтобы на затвор никогда не попадало открывающее напряжение. Для этого управляющее (закрывающее) напряжение, уровень которого определен по формуле (8.2) (см. также рис. 8.7, *б*, *в*), передается на затвор через разделительный диод. При переключении больших по амплитудам аналоговых сигналов лучшее быстроедействие имеет ключ тока, чем напряжения, так как ключ напряжения оперирует энергией перезаряда относительно больших собственных емкостей полевых приборов, а ключ тока — энергией перезаряда паразитных индуктивностей. В реальных конструкциях в последнем случае паразитный запас энергии существенно меньше, поэтому точность динамических процессов в токовых системах выше.

Структура последовательно-параллельного ключа тока представлена на рис. 8.8, *а*. Выходной ток ключа трансформируется в напряжение операционным усилителем — трансформатором сопротивления. Управление ключевыми приборами *S1* и *S2* осуществляется инвертированными сигналами цифрового ключа. На рис. 8.8, *б* показана принципиальная схема часто используемого устройства заряда конденсатора *C* до напряжения источника сигнала U_c (в момент, когда ключ *VT1* открыт) и хранения накопленного потенциала (когда ключ *VT1* отсечен). Напряжение, выделившееся

на конденсаторе C , повторяется истоковым повторителем $VT2$. Напряжение на нагрузке $V_{\text{вых}} = U_0$, причем малая величина ошибки данного аналогового устройства памяти, возникающей из-за разряда конденсатора, гарантируется большим входным сопротивлением истокового повторителя (ток $I_{\text{зи}}$ должен быть порядка 1 пА). Для того чтобы обеспечить быстрый заряд конденсатора C через

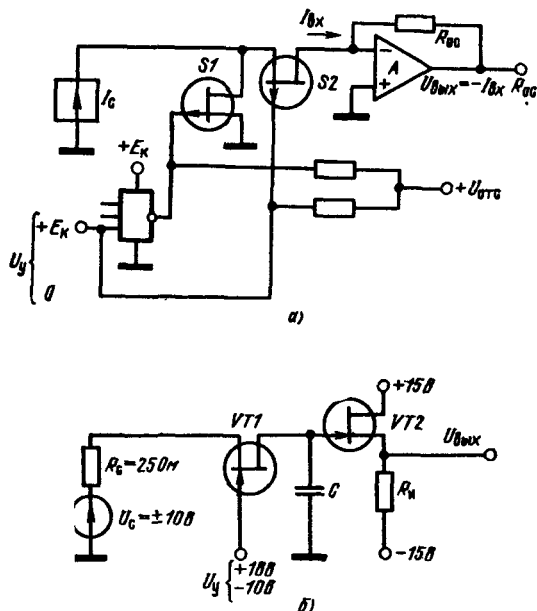


Рис. 8.8. Последовательно-параллельный ключ тока на p -канальных полевых приборах, совместимых по цепям управления с биполярными цифровыми ИС: а — принципиальная схема ключа (при $U_y = E_K$ $S1$ открыт, $S2$ закрыт; при $U_y = 0$ $S1$ закрыт, $S2$ открыт); б — принципиальная схема устройства выборки-хранения

открытый ключ, необходимо иметь низкоомный источник аналогового сигнала U_0 . С целью упрочнения источника сигнала и его развязки от аналоговых ключей применяется высокоскоростной ОУ, играющий в данном случае роль буферного усилителя.

8.4.2. МОП-ключи и многоканальные коммутаторы

Комплекс параметров МОП-приборов в ключевом режиме хуже, чем приборов JFET-типа, однако при применении схемотехники токовых ключей можно строить высокоточные аналоговые многоканальные ключи в интегральном исполнении. Аналоговый ключ тока, построенный на МОП-приборе, удобен тем, что управляется постоянным напряжением затвор — исток и поэтому его внутреннее сопротивление не меняется [19]. Ключ напряжения на МОП-приборе менее удобен, так как для управления им требуется увеличенная

ключения каналов в реальных многоканальных системах редко превышает 50 кГц, влиянием переходных процессов в первом приближении можно пренебречь.

Схемы соединения каналов коммутации в ИС могут быть различными. На рис. 8.10 в качестве примера показаны принципиальные схемы трех коммутаторов, их параметры сведены в табл. 8.2. Ком-

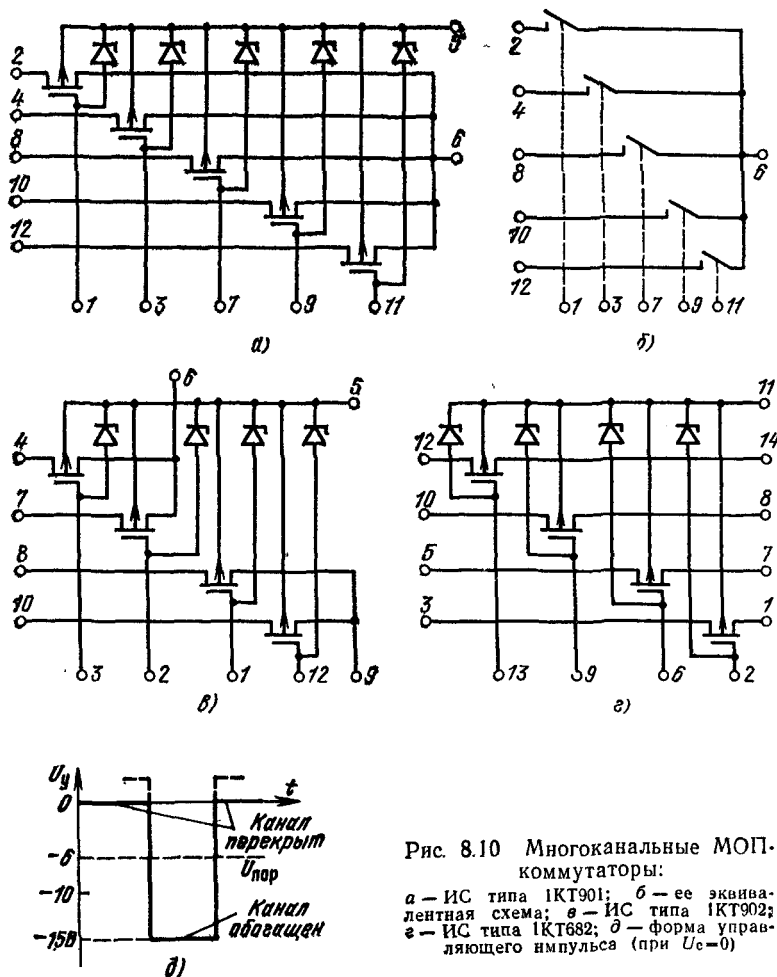


Рис. 8.10 Многоканальные МОП-коммутаторы:

а — ИС типа 1КТ901; б — ее эквивалентная схема; в — ИС типа 1КТ902; г — ИС типа 1КТ682; д — форма управляющего импульса (при $U_c=0$)

мутатор типа 1КТ901 (рис. 8.10, а) имеет пять входов и один выход, эквивалентная схема этого прибора показана на рис. 8.10, б. Такой коммутатор предназначен для последовательной передачи сигналов нескольких источников на общую нагрузку. Схема, представленная на рис. 8.10, в (ИС типа 1КТ902), содержит две пары ключей. Кроме предыдущего режима эти пары ключей можно использовать

Параметры некоторых многоканальных коммутаторов

Параметр, условие его измерения	1КТ901	1КТ902	16КТ2А
Пороговое напряжение $U_{п}$, В	—6	—6	—3...—6
Сопротивление сток — исток для открытого канала $R_{св}$, Ом:			
при $U_{зв} = -10$ В	700	120	—
при $U_{зв} = -15$ В	—	—	100
при $U_{зв} = -20$ В	300	50	—
Напряжение подложка — исток $U_{пн}$, В	25	25	25
Максимальный ток стока $I_{ст}$, мА	10	50	20
Максимальная рассеиваемая в ИС мощность $P_{расс}$, мВт	200	200	100
Тип корпуса	Круглый, 12 контактов	Круглый, 12 контактов	Плоский, 14 контактов

как двухполюсные переключатели, а также реализовать режим дифференциального переключателя. Этот режим удобен в том случае, когда источник сигнала дифференциальный (например, мостовой). От такого источника сигнал передается по двум проводам. Наконец, ИС типа 1КТ682 содержит четыре независимых канала коммутации (см. рис. 8.10, а). На рис. 8.10, б показана форма открывающего импульса каждого канала для рассмотренных схем. Обычно этот импульс формируется специальным буферным ключевым усилителем управления, входом которого может управлять биполярная цифровая ИС.

Многоканальные коммутаторы могут строиться и на полевых транзисторах JFET-типа [21]. При этом удастся повысить быстродействие и точность системы. На рис. 8.11, а показана схема такого четырехканального коммутатора. Сигналы управления на коммутатор передаются от стандартных биполярных цифровых ИС через специальные схемы согласования (ИС типа DM7800). Коммутаторы на высококачественных приборах JFET-типа пока затруднительно выполнить в монолитном исполнении.

Приборы МОП-типа (и особенно КМОП-типа) пригодны к наращиванию степени интеграции. В качестве иллюстрации на рис. 8.11, б показана структурная схема МОП-коммутатора ММ454F, снабженного не только ключевыми усилителями управления, но и счетчиком, последовательно переключающим каналы [21].

Попутно отметим, что кроме основного назначения — коммутации сигналов для преобразователей аналог—код—многоканальные коммутаторы могут иметь много других применений. На рис. 8.12 показаны примеры использования коммутаторной ИС в усилитель-

ных каскадах. На рис. 8.12, а представлена схема интегратора со сбросом. На входе использован двухполюсный ключ, транзистором VT3 производится сброс накопленного на конденсаторе С напряжения. На рис. 8.12, б показана схема усилителя с модуляцией, а на рис. 8.12, в — схема усилителя с прерывателем. В последнем слу-

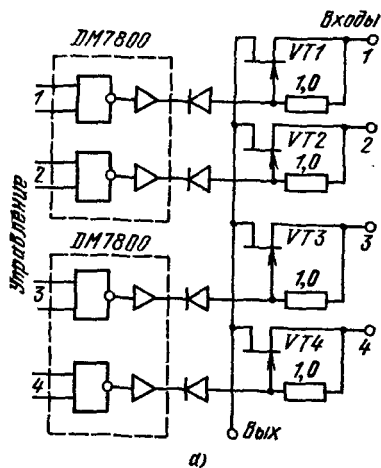
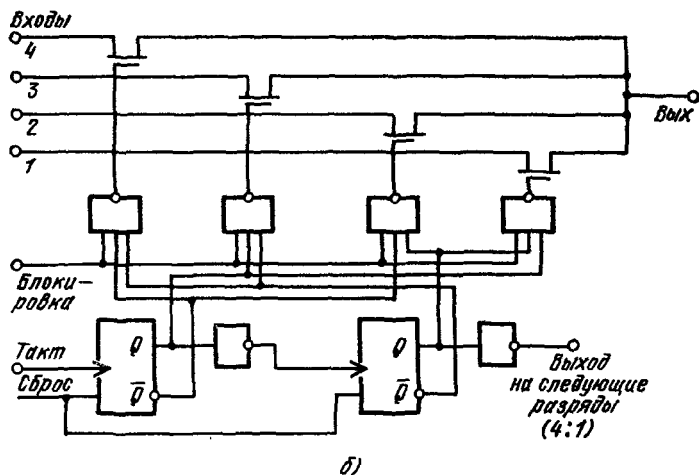


Рис. 8.11. Многоканальный коммутатор на приборах JFET-типа (а) и МОП-коммутатор типа ММ454F, снабженный счетчиком управления (б)



чае входной транзисторный двухполюсный ключ используется как модулятор, а выходной — как демодулятор. Оба ключа работают синхронно.

Коммутаторы аналоговых сигналов строятся также на основе КМОП-структур. В этом варианте исполнения ключевой канал имеет двунаправленные свойства и снабжается схемой согласования сигналов КМОП-логики и уровней ключевых элементов. На рис. 8.13, а показана функциональная схема одного канала из ИС

типа 176КТ1, содержащей четыре двунаправленных ключа, а на рис. 8.13, б — принципиальная схема этого канала со схемой управления. На рис. 8.13, в приведена цоколевка этой ИС. Для ИС типа 176КТ1 ток открытого ключа $I_{\text{кл}} \leq 0,7$ мА (при этом номинал ограничительного резистора $R_{\text{огр}} = 10$ кОм и напряжение управления $U_{\text{вх}} = 8,1$ В), время задержки распространения $t_{\text{ар}} < 250$ нс, а внутреннее сопротивление ключа равно примерно 400 Ом.

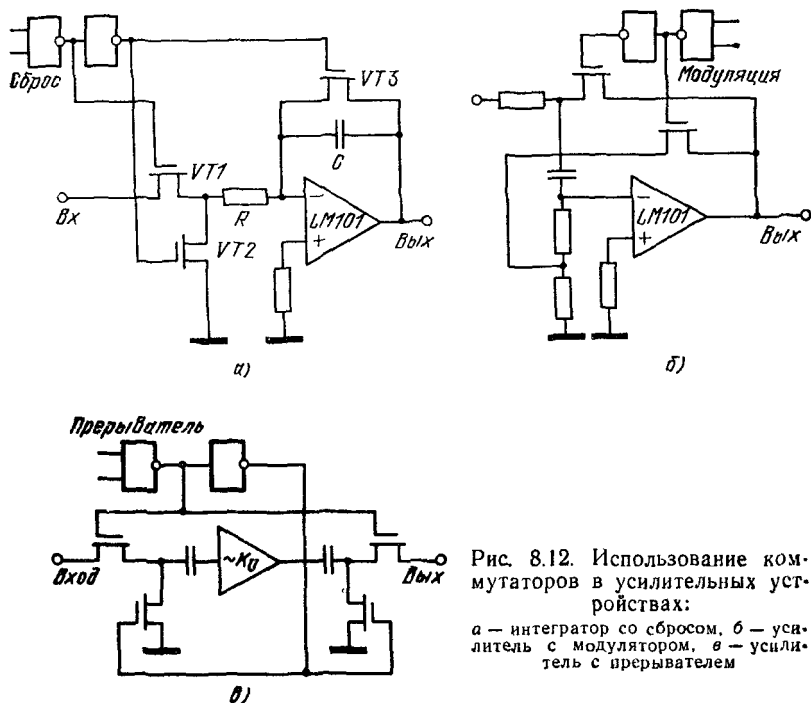


Рис. 8.12. Использование коммутаторов в усилительных устройствах:
а — интегратор со сбросом, б — усилитель с модулятором, в — усилитель с прерывателем

Особые ключевые свойства имеют VMOS-транзисторы (см. рис. 7.7, а). Эти транзисторы хорошо работают как малосигнальные, так и как мощные ключи. На рис. 8.14 показаны управляющая и выходные характеристики, схема включения и зависимость внутреннего сопротивления VMOS-транзисторов разных типов от тока нагрузки. Для некоторых типов VMOS-транзисторов удается получить внутреннее сопротивление 1 ... 2 Ом [33]. Коммутируемые токи могут достигать сотен миллиампер при внутреннем сопротивлении ключа единицы ом. Для этих ключей обеспечивается ослабление помех от управляющих сигналов на 60 дБ на частоте 10 МГц. Пороговое напряжение открывания VMOS-ключа составляет 1 ... 2 В. Полный ток нагрузки $I_{\text{н}}$ связан с управляющим напряжением на затворе через крутизну усиления: $I_{\text{н}} = S U_{\text{зи}}$. При $S = 50$ мА/В, $U_{\text{зи}} = 8$ В $I_{\text{н}} = 400$ мА, поэтому таким ключом мо-

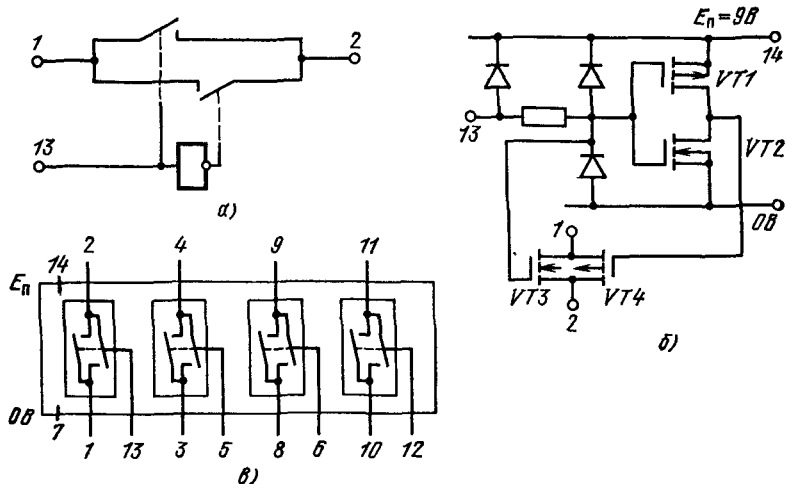


Рис. 8.13 Четырехканальный КМОП-коммутатор типа 176KT1:

а — функциональная схема одного ключевого канала; б — принципиальная схема этого канала; в — цоколевка ИС

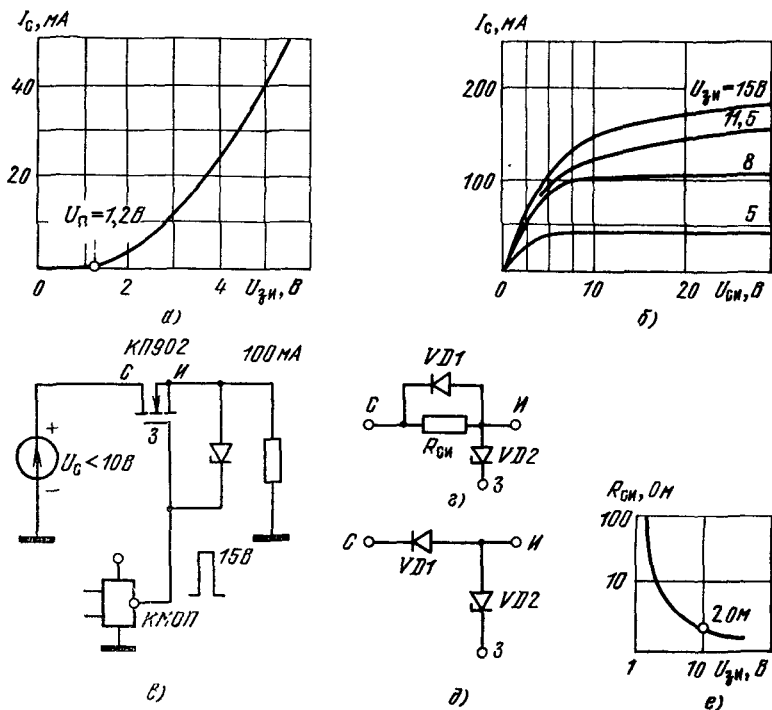


Рис. 8.14. Аналоговый ключ на VMOS-транзисторе:

а — управляющая характеристика для прибора типа КП902; б — его выходные характеристики; в — схема аналогового ключа; г, д — эквивалентные схемы замкнутого и выключенного состояний (диод $VD1$ соответствует структуре области, где проходит ток исток-сток, диод $VD2$ предназначен для защиты затвора); е — зависимость проходного сопротивления для прибора типа VMP1

жет управлять выходной сигнал КМОП-логики (серий 164 или 176). Если необходим большой ток нагрузки, можно соединить параллельно два-три таких ключа (тогда сигналом одного КМОП-ключа можно коммутировать токи 1 ... 3 А).

8.4.3. Схемы выборки — хранения аналоговых сигналов

Для осуществления преобразования аналог—код при быстроменяющихся относительно скорости работы преобразователя аналоговых сигналах необходима высокоточная схема выборки в заданное время уровня аналогового сигнала и фиксации (сохранения, запоминания) этого уровня с большой точностью на время преобразования уровня в код. Устройство данного типа носит название схемы выборки—хранения (sample/hold).

Из-за того, что скорость работы компаратора сигнала и логического блока преобразователя ограничена, при изменяющемся входном сигнале необходимо на определенное время полностью отключить его от преобразователя, но зафиксировать с высокой точностью мгновенный уровень сигнала (или его интеграла), имеющийся на момент начала преобразования. Схема простейшего устройства данного типа показана на рис. 8.15, а, а диаграммы работы — на рис. 8.15, б [14, 22, 23].

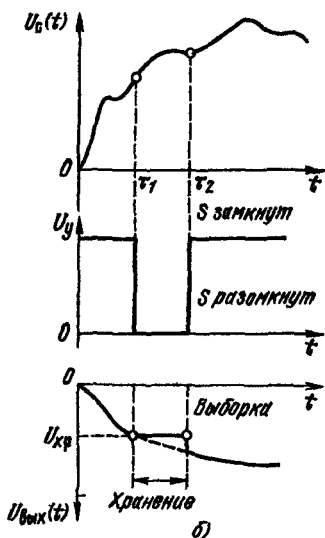
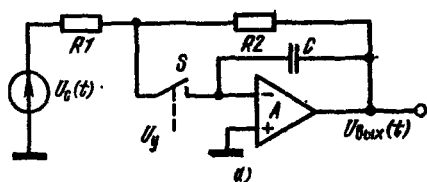


Рис. 8.15. Принцип действия схемы выборки — хранения аналогового сигнала: а — принципиальная схема (S замкнут — этап выборки, S разомкнут — этап хранения сигнала); б — диаграмма процессов в схеме

Во время выборки (интервал $0 \dots t_1$) ОУ интегрирует аналоговый сигнал $U_0(t)$. За время хранения (интервал $t_1 \dots t_2$) аналоговый сигнал на конденсаторе C фиксируется. Конденсатор отключается от входной цепи и через ОУ, работающий в режиме буферного усилителя, обеспечивающего малый спад напряжения за время хранения, аналоговый сигнал передается на компаратор преобразователя аналог—код. С наступлением следующего периода выборки в момент t_2 на вход ОУ вновь поступает сигнал текущего уровня.

Схема выборки — хранения применяется для высокоточного преобразования в код быстрых аналоговых сигналов и для построения преобразователей аналог—код, работающих со многими источниками сигналов, которые присоединяются через аналоговый коммутатор. В последнем случае устройство выборки—хранения используется в качестве буферного, включаемого между коммутатором и преобразователем. Буферное устройство необходимо также в тех случаях, когда уровни аналоговых сигналов выбираются для анализа одновременно (параллельно), но анализируются одним каналом преобразования последовательно. Систему выборки—хранения можно также использовать для последовательной или выборочной выдачи аналоговых величин, поступающих от нескольких преобразователей код—аналог на общую нагрузку.

Схемы устройства выборки—хранения удается реализовать на самых различных электронных элементах. В качестве примера можно назвать ранее рассмотренную схему, построенную на полевых приборах (см. рис. 8.10, б). Однако наибольшей универсальности таких устройств можно добиться, если строить их на ОУ совместно с полевыми приборами — аналоговыми ключами.

Схемы выборки—хранения имеют ряд специфических динамических ошибок. Когда происходит изменение режимов аналоговых ключей, сигналы в этих схемах не определены (так называемое время апертюры). Некоторое напряжение смещения нуля накапливается из-за пролезания наводок в цепь переключаемого сигнала через нелинейные емкости аналоговых ключей. Это напряжение может иметь уровень единиц милливольт. Одну из самых значительных погрешностей (как и в интеграторе, выполненном на ОУ) вносит в схему саморазряд конденсатора C , чему способствует не только неидеальность его диэлектрика, но и утечки аналоговых ключей. Униполярные аналоговые ключи с этой точки зрения предпочтительнее, так как у них токи утечки обычно порядка наноампер, а у биполярных ключей — доли микроампера. Скачки напряжения, прикладываемые к накопительному конденсатору, вызывают на этапе хранения дрейфы выходного напряжения из-за изменения диэлектрической постоянной. Постоянная времени имеющей здесь место дипольной поляризации диэлектрика конденсатора может меняться от микросекунд до секунд. Лучшие результаты имеют место для конденсаторов с фторопластом и другими высококачественными полимерными диэлектриками [14, 21]. Если схема выборки—хранения снабжается устройством, производящим разряд запоминающего конденсатора после каждого цикла работы, то этот вариант имеет название устройства выборки—хранения—сброса (sample/hold/reset).

На рис. 8.16 показана схема трех простых устройств выборки—хранения. Схема рис. 8.16, а имеет малый уровень дрейфа и представляет собой в режиме выборки усилитель с усилением 1. Ключевой транзистор VT_2 используется для выборки уровня. В момент, когда он включен, петля обратной связи ОУ замкнута, поэтому выходной сигнал соответствует входному за вычетом напряжения сме-

щения нуля ОУ. В режиме хранения транзистор $VT2$ размыкается и на конденсаторе сохраняется потенциал, равный последнему выбранному уровню. Малая скорость саморазряда обеспечивается тем, что на выход сигнал передается через истоковый повторитель $VT1$.

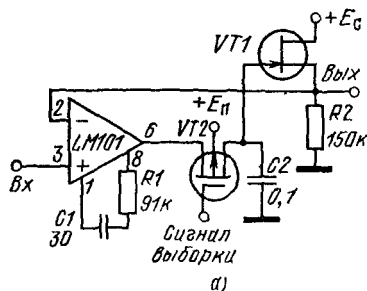
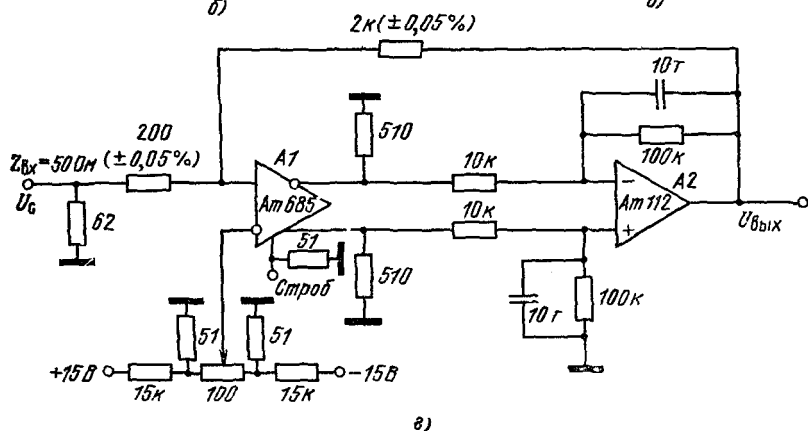
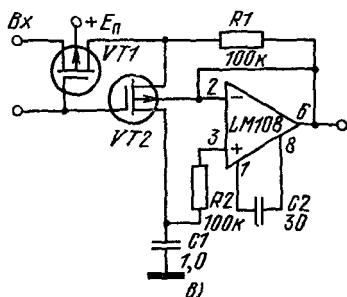
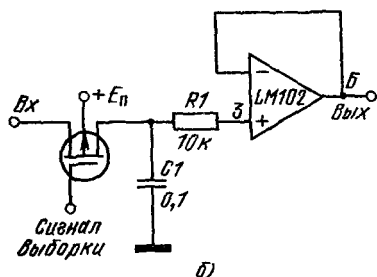


Рис. 8.16. Простые схемы выборки — хранения:

a — низкодрейфовая; *б* — с буферным повторителем; *в* — с компенсацией влияния токов утечки полевых ключей; *г* — скоростная



Данная схема самобалансирующаяся, так как в следующий момент выборки за счет мощного выходного сигнала, поступившего от ОУ, напряжение на конденсаторе $C2$ вновь уравнивается со входным сигналом. Для ОУ применена сложная схема коррекции, рассчитанная на подавление выбросов.

На рис. 8.16, б показана принципиальная схема устройства выборки—хранения, собранная на базе повторителя типа LM102 [21]. Когда на МОП-ключ подан отрицательный импульс выборки, ключ полностью открывается, запоминающий конденсатор C_1 заряжается до уровня входного сигнала. Когда ключ разомкнут, конденсатор изолируется им от источника сигнала, а от нагрузки — повторителем типа LM102. Если номинал $C_1 = 10$ мкФ, то за счет входного тока повторителя (10 нА) скорость спада напряжения не будет большей 1 мВ/с. Скорость дрейфа напряжения на конденсаторе можно подсчитать по формуле

$$dU_0/dt = I_{\text{ут}}/C_1, \quad (8.4)$$

где $I_{\text{ут}}$ — суммарный ток, потребляемый от конденсатора, включая его собственные токи утечки.

Особое внимание следует обратить на тип диэлектрика конденсатора (предпочтительнее фторопласт, полиэтилен и другие синтетические пленки). Для конденсаторов с плохим диэлектриком при скачке выбираемого уровня на 5 В в момент перехода к хранению за счет поляризации в схеме может возникнуть ошибка на 50 ... 100 мВ.

На рис. 8.16, в показана схема выборки—хранения с компенсацией влияния токов утечки полевых ключей. В режиме хранения оба транзистора выключаются и конденсатор нагружен на ОУ типа LM108, работающий в режиме повторителя (в этой схеме можно использовать ИС типов LM102 или LM110). Влияние токов утечки транзисторов VT_2 и VT_1 в большой степени компенсируются, так как ток утечки канала VT_1 поступает на выход через резистор R_1 (создается сдвиг потенциала на несколько милливольт, компенсирующий сдвиг выходного напряжения повторителя, возникший из-за утечки в канале транзистора VT_2).

Скоростные схемы выборки и хранения традиционно строятся по схемам с диодными мостами. Вместе с тем, применяя скоростные компараторы и ОУ, можно получить разрешающую способность схемы до 1 мВ при времени выборки 10 нс. Пример такой схемы, имеющей масштаб усиления сигнала 10, показан на рис. 8.16, г. Выборка осуществляется по сигналу строба. Компаратор работает как малосигнальный аналоговый ключ, дифференциальный импульсный сигнал «запоминается» интегратором A_2 (ОУ типа Am112).

8.4.4. Резистивные матрицы

Высокоточные резистивные матрицы определяют значительную долю разрешающей способности системы преобразования как за счет собственной нестабильности и несогласованности параметров, так и за счет ошибки квантования, т. е. за счет дискретности, ступенчатости структуры резистивной матрицы (А4, на рис. 8.2 и 8.3) [24].

В многоцелевых преобразователях наиболее часто применяется матрица постоянного импеданса (или, по-другому, матрица типа

$R-2R$ рис. 8.17). Основное ее достоинство в том, что она составлена из одинаковых резисторов двух кратных номиналов R и $2R$, что упрощает процесс их юстировки [24, 25].

Второе достоинство матрицы типа $R-2R$ состоит в том, что импеданс Z_{aa} , наблюдаемый в узле каждого разряда относительно земли постоянный и равен R . Эта матрица является аналогом дискретной модели линии передачи с распределенными параметрами, поэтому при числе звеньев $N \rightarrow \infty$ имеет место свойство характеристического импеданса. Однако постоянный уровень входного сопро-

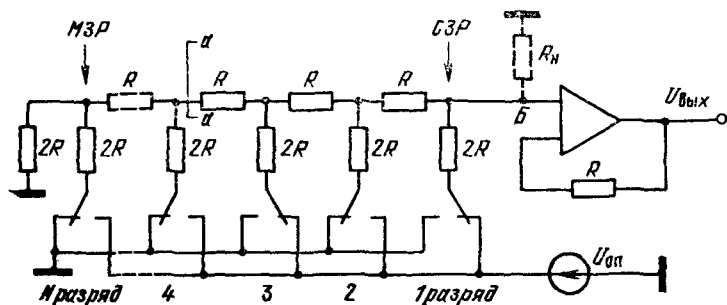


Рис. 8.17. Включение резистивной матрицы постоянного импеданса типа $R-2R$

тивления для каждого разрядного входа можно получить и в том случае, если замкнуть конец линии на землю через окончательный резистор с номиналом $2R$.

Матрица типа $R-2R$ обслуживается последовательно-параллельными ключами напряжения. При их последовательном включении на источник опорного напряжения от младшего значащего разряда до старшего (от МЗР до СЗР) выходное напряжение нарастает ступеньками с шагом (квантом):

$$\Delta U_{\text{вых}} = U_{\text{оп}} / (2^N - 1). \quad (8.5)$$

Если учесть, что двоичный сигнал каждого разряда номера i от МЗР до СЗР может принимать значения $K_i = 0$ или 1 (физически этим логическим состояниям соответствует подключение ко входу i -го разряда потенциалов земли или $U_{\text{оп}}$, а резистор R_n нормирует выходное напряжение $U_{\text{вых}}$ (т. е. устанавливает шкалу преобразования) в отношении

$$R_n / (R_n + R), \quad (8.6)$$

то выходное напряжение матрицы $R-2R$ при произвольном набранном двоичном коде в N разрядами

$$U_{\text{вых}} = [R_n / (R_n + R)] [U_{\text{оп}} / (2^N - 1)] \sum_{i=0}^N K_i 2^i. \quad (8.7)$$

Основной недостаток применения матриц, суммирующих напряжение с большим диапазоном, заключается в их меньшем быстродействии по сравнению с матрицами, суммирующими токи или работающими с фиксированными амплитудами выходного напряжения. Выходное напряжение матрицы $R-2R$ (рис. 8.17) повторяется неинвертирующим ОУ — повторителем: в этом случае $R_n \rightarrow \infty$. Абсолютная точность установки основного номинала R может быть небольшой (например, 0,5%), но взаимная начальная точность согласования этого номинала между каждым резистором всех N разрядов должна быть лучше, чем ошибка квантования. Заметим также, что для неинвертирующего входа ОУ импеданс, наблюдаемый в точке B (рис. 8.17) составляет R , следовательно, в цепь инвертирующего входа следует включить балансирующий резистор номинала R .

На рис. 8.18, *а* представлена схема резистивной матрицы, суммирующей токи, нормированные пропорционально весу каждого i -го разряда. Матрица типа (1—2—4—8) R , показанная на рис. 8.18, *а*, имеет пять разрядов, номинал резистора последующего разряда удваивается по сравнению с предыдущим. Таким образом, для N -разрядного преобразователя номинал резистора разряда номера N (т. е. МЗР) составляет $R(2^N - 1)$, а элементарная ступенька тока, соответствующая «единице» в МЗР

$$I_{\text{МЗР}} = U_{\text{оп}} / (2^N - 1) R. \quad (8.8)$$

Общий ток I_{Σ} равен сумме токов, текущих от источника опорного напряжения $U_{\text{оп}}$ через резисторы тех разрядов, ключи которых находятся в состоянии 1. Для матрицы типа (1—2—4—8) R также удобно применять последовательно-параллельные ключи, которые замыкают в состоянии 0 неиспользуемые резисторы на землю, исключая возможности возникновения помех и наводок на обесточенных резисторах. Основным недостатком этой матрицы принято считать большой диапазон номиналов ее резисторов от МЗР до СЗР, что затрудняет ее интегральную реализацию, однако на матрице этого типа можно построить более скоростной преобразователь, так как вариации потенциала в точке Σ (рис. 8.18, *а*) приближаются к нулю.

Матрицы типа (1—2—4—8) R распространены в модульных преобразователях [14]. На рис. 8.18, *б* представлена принципиальная схема 8-разрядного преобразователя код—аналог, построенного на основе матрицы суммирования токов. Ток СЗР в этой схеме составляет 0,5 мА, а ток МЗР $0,5/(2^7) = 1/256$ мА. Так как для инвертирующего ОУ потенциал инвертирующего входа примерно равен нулю ($U_{\Sigma} \approx 0$), замыкание аналоговых ключей в состоянии 0 на истинную землю не влияет на нормирование токов включенных разрядов. Весь преобразователь при этом работает с искусственной землей, создаваемой в схеме включения ОУ параллельной ООС.

Ток I_{Σ} протекает по резистору $R_{ос}$, создавая на выходе ОУ напряжение

$$U_{вых} = -I_{\Sigma} R_{ос}. \quad (8.9)$$

Если необходимо переместить шкалу выходного напряжения, например перейти в область положительных выходных напряжений или отсимметризовать выходное напряжение относительно нуля,

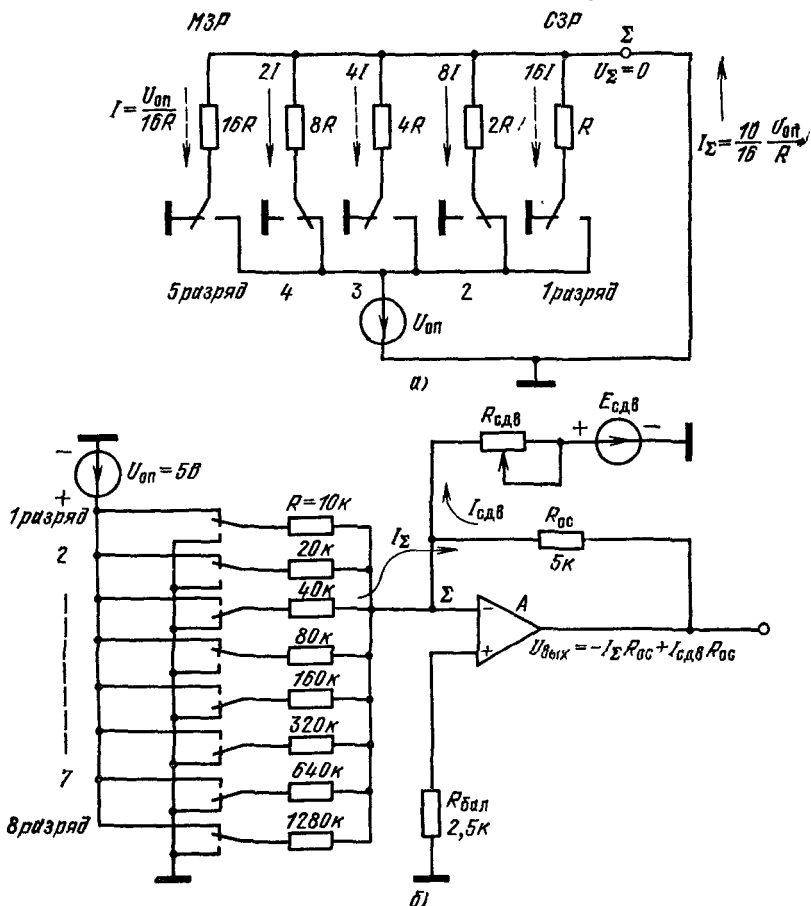


Рис. 8.18 Включение резистивной матрицы суммирования токов (1—2—4—8) R : а — функциональная схема; б — принципиальная схема 8-разрядного преобразователя код—аналог

следует добавить в схему высокостабильный ГСТ сдвига. На рис. 8.18, б ГСТ условно показан в виде э. д. с. сдвига $E_{сдв}$ и регулировочного резистора $R_{сдв}$. В схеме ключи 1, 2, 4 и 8 разрядов показаны в замкнутом состоянии, поэтому

$$I_{\Sigma} = 0,5 (1 + 1/2 + 1/8 + 1/128) \text{ мА}, \quad (8.10)$$

что соответствует выходному напряжению ОУ

$$U_{\text{вых}} = -0,5 (209/128) 5 = -4,08 \text{ В.} \quad (8.11)$$

Балансирующий резистор $R_{\text{бал}} = 2,5 \text{ кОм}$ примерно эквивалентен по номиналу суммарному сопротивлению, наблюдаемому в цепи инвертирующего ОУ, так как при применении последовательно-параллельного ключа ни один из резисторов матрицы не остается неприсоединенным и ток инвертирующего входа ОУ всегда имеет путь стекания.

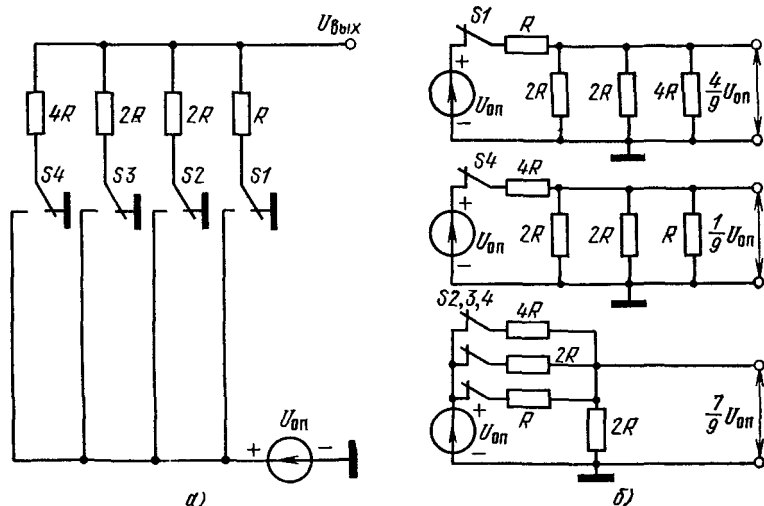


Рис. 8.19. Принципиальная схема резистивной матрицы для преобразования одной декады двоично-десятичного кода (а) и эквивалентные схемы набора с помощью этой матрицы аналогов, пропорциональных числам 4, 7 и 1 (б)

Большое распространение получили резистивные матрицы, преобразующие в аналоговые напряжения двоично-десятичные коды (ДДК) различных форматов [25]. Несмотря на некоторое усложнение логики управления, системы с ДДК удобны для измерительных приборов и других устройств с десятичным отсчетом. Простейшая матрица преобразования одной декады ДДК формата (1—2—2—4) показана на рис. 8.19, а. Матрица работает как управляемый делитель опорного напряжения, причем его коэффициент деления меняется переключением последовательно-параллельных аналоговых ключей. На рис. 8.19, б в качестве примера показан набор в этой матрице чисел 4, 1 и 7. Чтобы нарастить емкость преобразователя до двух или трех декад, необходимо матрицы одной декады (рис. 8.19, а) соединить последовательно или параллельно. Эти соединения показаны на рис. 8.20, а и б соответственно. Их принципиальной особенностью является равенство быстродействия каждой декады.

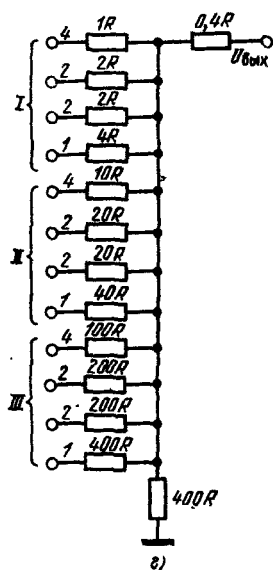
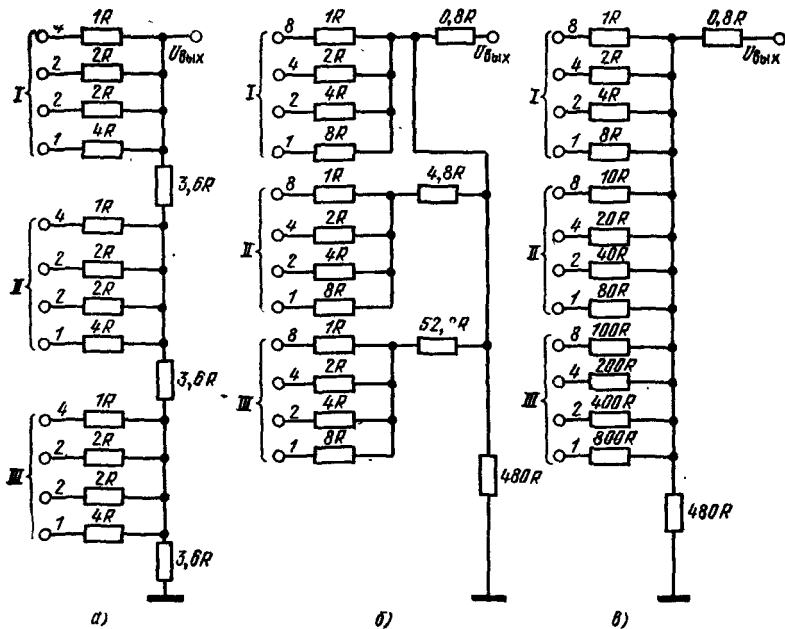


Рис. 8.20. Некоторые трехдекадные матрицы, предназначенные для преобразования ДДК различных форматов:

а — параллельно-последовательное включение резисторов; б-г — параллельное включение резисторов

Схемы резистивных матриц суммирования токов с помощью ДДК (параллельное включение декад) представлены на рис. 8.20, в, г. Достоинством этих матриц является возможность простого наращивания емкости преобразователя до четырех декад. Суммарное сопротивление последующей декады в 10 раз больше, чем предыдущей.

Наиболее простая резистивная матрица (последовательный делитель опорного напряжения) используется в параллельных преобразователях аналог—код. Число одинаковых резисторов равно 2^N . Иногда «ступенчатое» напряжение удобно сдвинуть относительно «гладкого» на полградации, в этом случае заземленный резистор в последовательном делителе имеет половинный номинал (рис. 8.33)

8.5. Некоторые методы преобразования аналог — код

Выбор метода преобразования аналогового сигнала в кодовый эквивалент зависит от следующих исходных предпосылок: аппаратной задачи (уровень и полоса сигнала), наличия элементной базы (желательно использовать максимум стандартных элементов) способа связи с вычислителем, требуемой точности преобразования, параметров имеющегося канала передачи цифровых сигналов и обработки данных (например, возможность записи их на цифровой магнитофон).

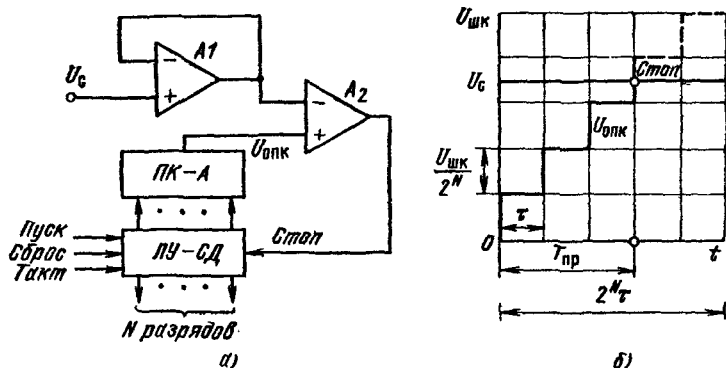


Рис. 8.21. Преобразователь аналог — код со счетчиком:
а — функциональная схема; б — график процесса преобразования

Рассмотрим семь структурных схем преобразователей аналог—код, наиболее часто используемых в аппаратуре и реализуемых на базе гибридных и полупроводниковых ИС [14, 26].

На рис. 8.21, а показана структурная схема простейшего преобразователя со счетчиком. Здесь аналоговый сигнал U_c через буферный повторитель ($A1$) поступает на один вход компаратора ($A2$). На другой вход компаратора поступает нарастающий ступеньками опорный сигнал $U_{опк}$ (рис. 8.21, б). Опорный сигнал нарастает пото-

му, что на кодовые входы внутреннего преобразователя код—аналог (ПК—А) поступает от логического устройства счетчикового типа с дешифратором (ЛУ—СД) и нарастающий код. Как только напряжения U_c и $U_{шк}$ сравниваются, компаратор переключится, счетчик остановится, на выходе дешифратора появится результирующий N -разрядный код. На рис. 8.21, б напряжения U_c и $U_{шк}$ условно показаны однополярными. Для преобразователя со счет-

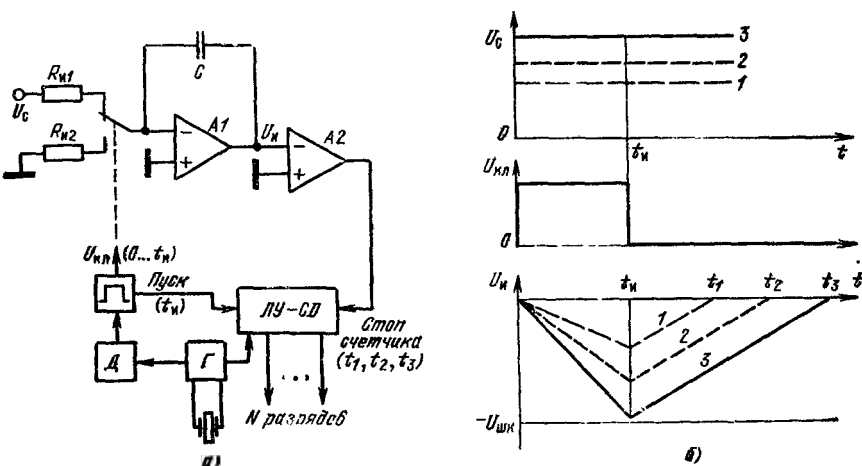


Рис. 8.22 Преобразователь аналог — код, работающий по методу двойного интегрирования:

а — функциональная схема; б — графики процессов в схеме

чиком время преобразования сигнала пропорционально уровню U_c . Когда $U_c = U_{шк}$, т. е. напряжению шкалы, то время преобразования наибольшее

$$T_{вр} = \tau 2^N, \quad (8.12)$$

здесь τ — время элементарной ступеньки; N — число разрядов. Данный преобразователь может иметь хорошую разрешающую способность (10 ... 12 бит). Хотя схема обладает наименьшим быстродействием, ее нетрудно реализовать. Область применения преобразователей со счетчиком — недорогие измерительные приборы (часто с батарейным питанием). Скорость преобразования для этого метода преобразования имеет порядок 25 двоичных слов в секунду.

На рис. 8.22, а показан вариант предыдущего преобразователя, называемый схемой с двойным интегрированием. Этот преобразователь позволяет хорошо подавлять сетевые помехи [14]. Логическое устройство здесь также счетчикового типа, оно запускается от генератора Г частоты набивки. После делителя Д вырабатываются относительно длительные импульсы, которыми управляется ключ интегратора (А1). Выходной сигнал интегратора подается на нуль-ком-

паратор (A2), который срабатывает, когда выходное напряжение интегратора становится равным нулю.

На рис. 8.22, б показаны графики сигналов в схеме рис. 8.22, а. Из исходного сигнала U_c на время интеграции ($0 \dots t_n$) делается выборка. За это время напряжение на выходе интегратора U_n увеличивается. В момент t_n прямая интеграция заканчивается, входной сигнал от интегратора отключается и к его суммирующей точке подключается эталонный резистор $R_{н2}$. От времени t_n до моментов t_1-t_2 продолжается разряд интегратора (обратная, вторая интеграция) с постоянной скоростью. Интервалы времени от t_n до нулевых отме

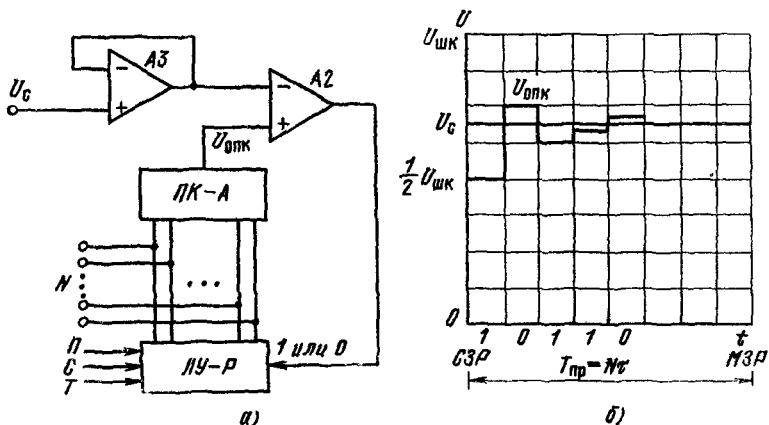


Рис. 8.23. Преобразователь аналог — код, работающий по методу последовательного приближения:

а — функциональная схема; б — процесс набора кода

ток (t_1, t_2, t_3) пропорциональны уровню входного сигнала. Таким образом, в этом преобразователе уровень U_c переводится в интервал времени. Если подсчитать импульсы частоты набивки, попавшие на дешифратор от момента t_n до момента срабатывания нуль-компаратора, то можно получить кодовый эквивалент напряжения U_c .

Преобразователи с двойным интегрированием очень часто используются в цифровых измерительных приборах, причем число разрядов может достигать 16. Существенным преимуществом преобразователя считается простота синхронизации его периода отсчетов с частотой сетевого напряжения. Тем самым удастся ослабить влияние наводок от сетевого напряжения по цепям сигнала и питания.

Сократить время преобразования и сделать его постоянным позволяет преобразователь, работающий по методу последовательных приближений (по-другому, метод прогрессивной аппроксимации). Структурная схема этого преобразователя показана на рис. 8.23, а. Основное отличие от схемы рис. 8.21, а состоит здесь в том, что логическое устройство более сложное, оно строится на основе регистров (ЛУ—Р). На рис. 8.23, б показана диаграмма работы ПА-К

последовательного приближения. С каждым тактом от ЛУ—Р на внутренний преобразователь код—аналог (ПК—А) поступают последовательно единицы, начиная от единицы старшего значащего разряда. После подачи единицы старшего разряда на выходе преобразователя код—аналог появляется напряжение $U_{шк}/2$, которое попадает на опорный вход компаратора. В данном случае $U_c > U_{шк}/2$, поэтому в регистре кода единица в СЗР сохраняется, так как решение компаратора 0 ее не сбрасывает.

В следующем такте от ЛУ—Р поступает единица второго разряда. Ей соответствует напряжение $U_{шк}/4$. Поскольку единица в СЗР осталась, то выходное напряжение ПК—А в этот момент окажется

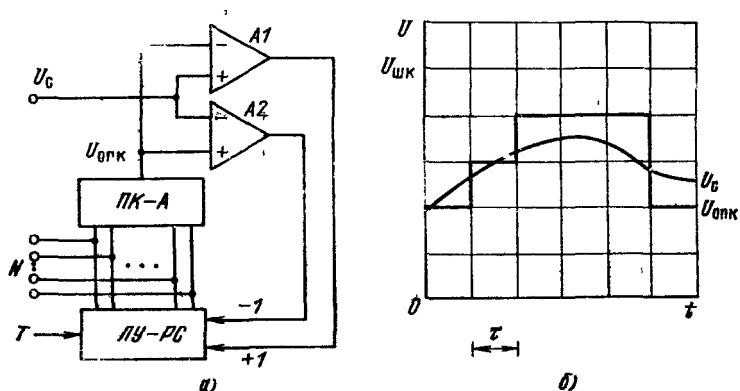


Рис. 8.24. Отслеживающий преобразователь аналог — код:
а — структурная схема, б — процесс отслеживания сигнала компараторами

суммой $U_{опк} = (U_{шк}/2 + U_{шк}/4)$. На рис. 8.23, б во втором такте опорное напряжение компаратора $U_{опк}$ больше, чем напряжение сигнала U_c , поэтому компаратор дает решение 1 и сбрасывает 1 во втором разряде. В регистре кода остается 0 во втором разряде.

Единица, появившаяся затем в третьем разряде, соответствует уровню $U_{шк}/8$ плюс оставшийся уровень первого разряда $U_{шк}/2$. На рис. 8.23, б этот уровень меньше, чем U_c , поэтому единицы в третьем (а затем и в четвертом) разряде оставляются.

Преобразование проходит за N тактов, поэтому скорость формирования N -разрядного слова всегда одинакова. Преобразование с последовательным приближением обеспечивает хорошую точность (10 ... 12 разрядов) при относительной простоте схемы и достаточной скорости (порядка 1 мкс/разряд, т. е. 1 Мбит/с). По этому методу строится наибольшее количество преобразователей, работающих без обслуживания и коррекции. Эти преобразователи наиболее удобны для ввода сигналов в микропроцессор. Один из недостатков преобразователя состоит в том, что его работа сопровождается большими скачками сигнала (соответственно повышенным уровнем импульсных помех).

На рис. 8.24, а показана схема отслеживающего преобразователя, который удобен для обработки «гладких» сигналов, характерных для контуров автоматического регулирования. В этой схеме логическое устройство выполняется на основе реверсивного счетчика. В схеме имеется два компаратора: большего уровня ($A1$) и меньшего уровня ($A2$). На рис. 8.24, б показано, что компараторы срабатывают, когда их опорное напряжение $U_{опк}$ отклоняется от сигнала U_c . Информация в счетчике убавляется и прибавляется последовательными единичными ступеньками, соответственно последователь-

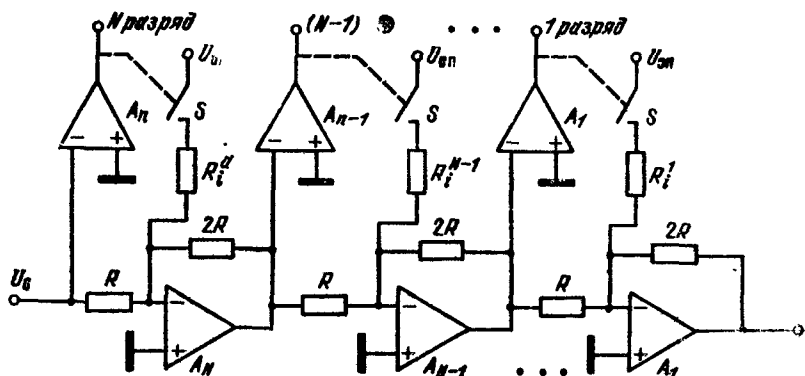


Рис. 8.25. Преобразователь аналог — код со включением разрядов по цепочке

но меняется и выходной код. Преобразователи отслеживающего типа наиболее удобны для замыкания петель АРУ и ФАП в цифровых приемных каналах.

Наиболее сложными оказываются скоростные преобразователи. В скоростном режиме можно использовать отслеживающий преобразователь с цифровой выборкой данных. Для сверхскоростных преобразователей более удобен асинхронный режим работы.

Относительно несложный по структуре скоростной преобразователь показан на рис. 8.25. Здесь усилители, аналоговые ключи и компараторы включены цепочкой с числом звеньев N , равным числу разрядов. Сработавший компаратор включает аналоговый ключ и через резистор R_i^N течет ток разряда. Каждый ОУ включен в инвертирующем режиме с умножением сигнала в два раза. Ток резистора R_i^N вычитается в суммирующей точке из тока входного сигнала. На выходе каждого ОУ умножением разности в два раза масштаб сигнала восстанавливается. В этом преобразователе проводится раздельное сравнение выходного сигнала предыдущего ОУ с нормированным пропорционально двоичному коду выходным сигналом компаратора. Хотя преобразователь цепочечного типа имеет простую структуру, к точности работы ОУ и ключей предъявляются очень высокие требования.

На рис. 8.26, *а* показана наиболее часто используемая схема так называемого параллельного преобразователя аналог—код. В этом преобразователе число компараторов ($2^N - 1$) соответствует числу градаций опорного напряжения. По параллельной схеме строятся обычно малоразрядные преобразователи (до 4 ... 5 разрядов, число компараторов 15 и 31). В схеме рис. 8.26, *а*

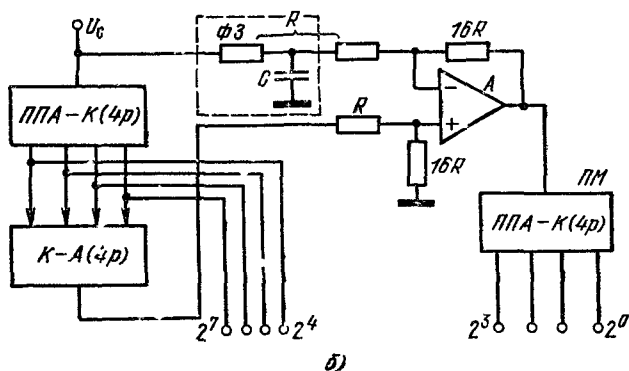
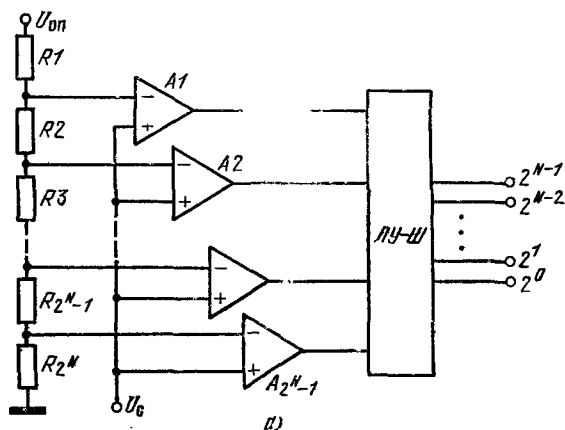


Рис. 8.26. Асинхронные преобразователи аналог — код:
а — параллельный; *б* — комбинированный, последовательно-параллельный

опорное напряжение делится с помощью 2^N резисторов на число градаций 2^N . Каждый уровень подается на опорный вход своего компаратора. Аналоговый сигнал поступает на все компараторы сразу. Если $U_с < U_{оп}$, то срабатывают не все компараторы, а лишь те, у которых опорное входное напряжение меньше, чем $U_с$. Число сработавших компараторов переводится в двоичный N -разрядный параллельный код с помощью логического устройства — шифратора (ЛУ—Ш). Время появления параллельного входного кода рав-

но сумме задержке включения компараторов и ключей в шифраторе. Для стандартных ИС это суммарное время имеет порядок 20 .. 100 нс.

Многоразрядный сверхскоростной преобразователь удобно построить по комбинированной схеме, показанной на рис. 8.26, б, где приведена структура 8-разрядного преобразователя. Устройство состоит из четырех основных частей: двух одинаковых 4-разрядных параллельных преобразователей код—аналог—код: старшего (ПС) и младшего (ПМ), 4-разрядного вспомогательного преобразователя код—аналог и ОУ, на который поступает разность между гладким аналоговым сигналом U_c и выходным ступенчатым напряжением преобразователя код—аналог. Усилитель умножает эту разность в 16 раз. Устройства ПС и ПМ соответствуют схеме (рис. 8.26, а).

Входное напряжение в ПС преобразуется в код четырех старших разрядов ($2^7 \dots 2^4$). Этот код поступает на выходы. Для получения младших разрядов коды старших разрядов вновь преобразуются в аналог, затем определяется разность исходного входного и выходного сигнала, соответствующего старшим разрядам. Полученная разность для восстановления шкалы умножается в 16 раз, а затем переводится в код младших разрядов преобразователем ПМ. Чтобы правильно найти разность, входной сигнал перед подачей на ОУ требуется задержать. Линию фазовой задержки (ФЗ) во многих случаях удастся моделировать одним RC -звеном.

Преобразователь, показанный на схеме рис. 8.26, б, относительно несложен в наладке, устойчив в работе и пригоден даже для обработки видеонизображений. Для него не требуется задающий генератор. По-видимому, эта асинхронная структура перспективна для интеграции и применения (даже в микромощном варианте). У преобразователей, принципы работы которых рассмотрены в этом параграфе, имеются варианты исполнения, определяемые особенностями элементной базы.

8.6. Преобразователь код — аналог на КМОП-структурах

КМОП-структуры, обладающие средним быстродействием (до 2 МГц) и малой потребляемой мощностью используются при построении преобразователей код—аналог, которые являются базовыми элементами для преобразователей аналоговой и цифровой информации, обслуживающих микропроцессоры. На рис. 8.27, а показана схема одного ключа из 10-разрядной ИС типа AD7520. На рис. 8.27, б приведена принципиальная схема этой ИС, а на рис. 8.27, в — ее цоколевка. Матрица типа $R-2R$ изготавливается по пленочной технологии на том же кристалле, где расположены КМОП-ключи. В дополнение к матрице типа $R-2R$ изготавливается согласованный с ней по номиналу резистор $R_{oc} = 10$ кОм. Этот резистор включается в цепь обратной связи внешнего ОУ, поэтому выходной ток матрицы с большой точностью преобразуется в выходное напряжение ОУ (матрица здесь включена «наоборот» по сравнению с рис. 8.17).

АС типа AD7520 имеет три варианта (8-, 9- и 10-разрядные схемы). Шкала выходного тока по обоим выходам имеет амплитуду 1 мА, полное время преобразования кода в аналоговый сигнал... 20 мкс (это зависит от типа ОУ, трансформирующего ток в напряжение, последняя цифра соответствует ОУ типа $\mu A741$). В зависимости от кода и схемы включения усилителей выходное напряжение схемы может быть однополярным (рис. 8.27, а) и дву-

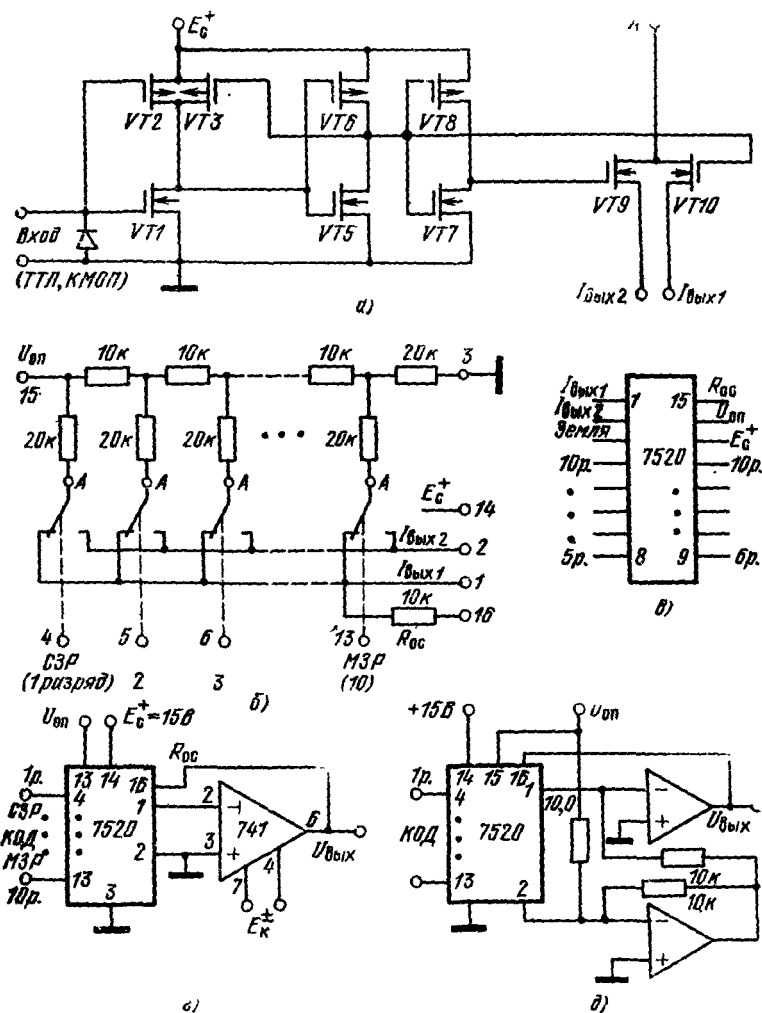


Рис. 8.27. Десятиразрядный КМОП-преобразователь типа AD7520:

а — принципиальная схема одного канала переключения; б, в — полная принципиальная схема ИС и ее цоколевка; г — двухквадрантный преобразователь аналог-код, д — четырехквадрантный преобразователь; ИС AD7520 заменяется ИС 572ПА1

Выходное напряжение преобразователей код — аналог

Входной код	Схема рис. 8.27, а	Схема рис. 8.27, б
1 1 1 1 1 1 1 1 1 1	$-U_{\text{оп}}(1-2^{-10})$	$-U_{\text{оп}}(1-2^{-10})$
1 0 0 0 0 0 0 0 0 1	$-U_{\text{оп}}(1/2+2^{-10})$	$-U_{\text{оп}}(2^{-10})$
1 0 0 0 0 0 0 0 0 0	$-U_{\text{оп}}/2$	0
0 1 1 1 1 1 1 1 1 1	$-U_{\text{оп}}(1/2-2^{-10})$	$+U_{\text{оп}}(2^{-10})$
0 0 0 0 0 0 0 0 0 1	$-U_{\text{оп}}(2^{-10})$	$+U_{\text{оп}}(1-2^{-10})$
0 0 0 0 0 0 0 0 0 0	0	$+U_{\text{оп}}$

полярным (рис. 8.27, б). Зависимость выходных напряжений схем от входного кода приведена в табл. 8.3.

В обеих схемах включения опорное напряжение $U_{\text{оп}}$ может иметь любую полярность. Если напряжение изменяется, то схема рис. 8.27, а работает как двухквadrантный, а схема (рис. 8.27, б) — как четырехквadrантный умножитель сигналов.

8.7. Преобразователь аналог — код, выполненный с помощью микропроцессорного набора

Применив комплект ИС с повышенной степенью интеграции, составляющий так называемый микропроцессорный набор (МП), можно, во-первых, уменьшить количество корпусов ИС, из которых собирается преобразователь аналог—код, а во-вторых, придать преобразователю новые функции.

На рис. 8.28 показана функциональная схема преобразователя аналог—код, построенная на четырех ИС, составляющих 8-разрядный набор МП, к которым подключен преобразователь код—аналог и интегральный компаратор [34]. Программирующее устройство (ИС типа 8255) управляет работой центрального процессора (ИС типа 8080), который через двунаправленные усилители передачи приема информации от магистрали (устройство ввода—вывода, ИС типа 8228) передает код на преобразователь код—аналог (ИС типа MP10, здесь можно использовать ИС типа AD7520, см. рис. 8.27, б). Преобразователь рис. 8.28 работает по методу поразрядного приближения: вначале от МП на преобразователь код—аналог подается СЗР, выходное напряжение от ПК—А поступает как опорное на компаратор (ИС типа LM119, сходная с ИС типа LM111, см. рис. 5.3, б). На втором входе компаратора присутствует напряжение преобразуемого аналогового сигнала U_c . Решение компаратора (1 или 0) передается в программник, единица СЗР в процессоре либо стирается, либо оставляется (см. рис. 8.23, б). Циклы повторяются до тех пор, пока не накопится 8-разрядный кодовый экви-

валент напряжения U_c . После того как код набран, центральный процессор переводит его в свой накопительный регистр. Цикл преобразования занимает время 833 мкс/слово. Система синхронизируется от ИС типа 8224, работающей в режиме кварцованного тактового генератора — усилителя тактовых сеток.

Преобразователь, выполненный на МП и снабженный оперативным запоминающим устройством, может выполнять и более сложные функции (например, находит максимум или минимум текущего сигнала, [квантованного по времени, суммировать сигналы, сравни-

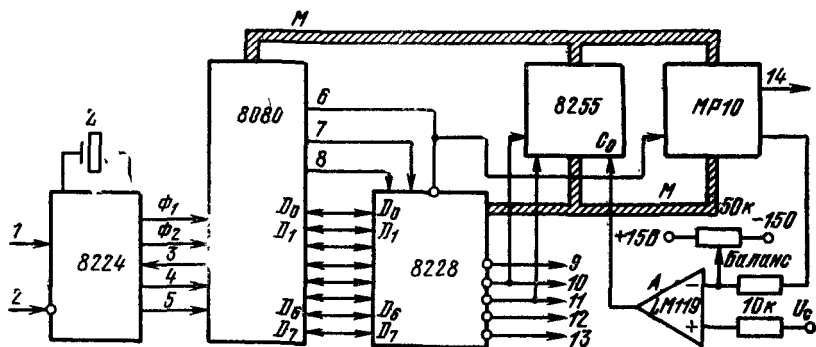


Рис. 8.28. Преобразователь аналог — код, выполненный на базе микропроцессорного набора:

Сигналы: 1 — пуск; 2 — сброс для системы; 3 — готов; 4 — сброс; 5 — синхронизация; 6 — запись — считывание; 7 — ввод данных; 8 — задержка; 9 — прерывание; 10 — считывание из памяти; 11 — запись в память; 12, 13 — считывание и запись входных и выходных данных; 14 — контроль преобразования код — аналог. Интегральные схемы: 8224 — тактовый генератор синхронизации, 8080 — центральное процессорное устройство; 8228 — двухнаправленные ключи ввода и вывода информации; 8255 — программируемое периферийное устройство согласования; МП10 — преобразователь код — аналог; А — компаратор типа LM119

вать их с опорным кодом). Эти задачи решаются подбором программы работы МП [34, 35]. Попутно отметим, что ИС типа 8080 по влиянию на развитие микропроцессорной техники можно сравнить с ИС типа $\mu A709$, оказавшей ключевой в развитии техники ОУ.

8.8. Сверхскоростной преобразователь аналог — код на основе комбинированной структуры

Цифровые методы передачи и обработки сигналов в настоящее время проникают в область видеосигналов как специального узкополосного (0,05 ... 0,5 МГц), так и широкополосного телевидения (6,5 МГц). Эта тенденция определяется тем, что у метода передачи видеосигналов не аналоговыми уровнями, а двоичным кодом имеются следующие достоинства. Во-первых, на приемном конце линии связи (эфирной или кабельной) всегда имеются аналоговые помехи, которые невозможно отделить от аналогового сигнала. Во-вторых, полезный сигнал может иметь замирания уровня, а также колебания динамического диапазона (последним особенно за-

трудняется в системах специального телевидения выделение слабых полезных сигналов на фоне больших сигналов, не несущих информации). И наконец, введение кодовой передачи позволяет автоматически синхронизировать систему, зафиксировать все масштабы (это особенно важно при передаче цветных изображений), существенно повысить помехоустойчивость и так называемый потенциал радиолinii (т. е. увеличить дальность приема).

Преобразование сигнала в код должно производиться на передающем конце линии, тогда по линии связи будет проходить синхронная последовательность импульсов одинаковой амплитуды. На приемном конце цифровые сигналы специального ТВ формируются кабельным усилителем и обрабатываются вычислительной машиной. Таким способом с помощью видеосигналов можно производить точные измерения (что не удастся сделать при аналоговой передаче из-за субъективности восприятия). Для цифрового изображения, записанного в память машины, точно известны как координаты каждого элемента, как и уровень его яркости и другие признаки.

Вместе с тем при практическом осуществлении перевода широкополосных аналоговых сигналов в код имеется ряд трудностей. Первая из них заключается в том, что полоса кодового сигнала может при полной амплитуде сигнала превышать полосу аналогового сигнала примерно в 2^N раз (здесь N — число разрядов кода). Эту трудность удастся преодолеть, если преобразовывать не полный сигнал, а выборки из него. Далее, число разрядов кода N следует выбирать так, чтобы при дискретизации передать все подробности сигнала (реально для таких преобразователей можно выбрать $N = 8$, что соответствует разрешающей способности кода 0,4%). Если сигнал имеет большой динамический диапазон, а интерес представляют его слабые уровни (на которые приходится мало градаций), то сигнал следует предварительно обработать (например, прологарифмировать). В результате перевода сигнала в код возникают специфические помехи (главная из них — шум квантования).

Наиболее часто для преобразования видеосигналов используется комбинированный преобразователь (см. рис. 8.26, б), который строится на сверхскоростных компараторах, ОУ и цифровых ИС. Рассмотрим элементы принципиальной схемы экономичного комбинированного преобразователя, имеющего скорость отклика 1 мкс (через 1 мкс после подачи входного импульса на выходе преобразователя появляется 8-разрядный параллельный код).

На рис. 8.29, а показана принципиальная схема макета такого преобразователя, которая состоит из двух одинаковых параллельных 4-разрядных преобразователей (старший А—К и младший А—К), из 4-разрядного преобразователя К—А ($D1$ и $A2$), усилителя — умножителя разности на 16 ($A3$), буферного усилителя входного сигнала $A1$ и буферного инвертора — повторителя разности ($A4$).

Преобразователь К—А построен здесь по принципу суммирования токов, в качестве аналоговых используются четыре цифровых

ТТЛ-ключа из одной ИС серии 133 (или 530). Это решение оправдывается простотой управления ключами и тем, что от них не требуется особой точности работы (важнее минимальная задержка сигнала). Для подгонки масштаба ступенек удобно ввести подстроечные резисторы $R_{мс}$.

В качестве ОУ в этой схеме можно использовать ОУ типа LM118 или LH0024. В данном случае использованы два корпуса, содержащие четыре экономичных усилителя, схема которых представлена на рис. 3.38. Усилитель, разности и масштаба (А3) снабжен эле-

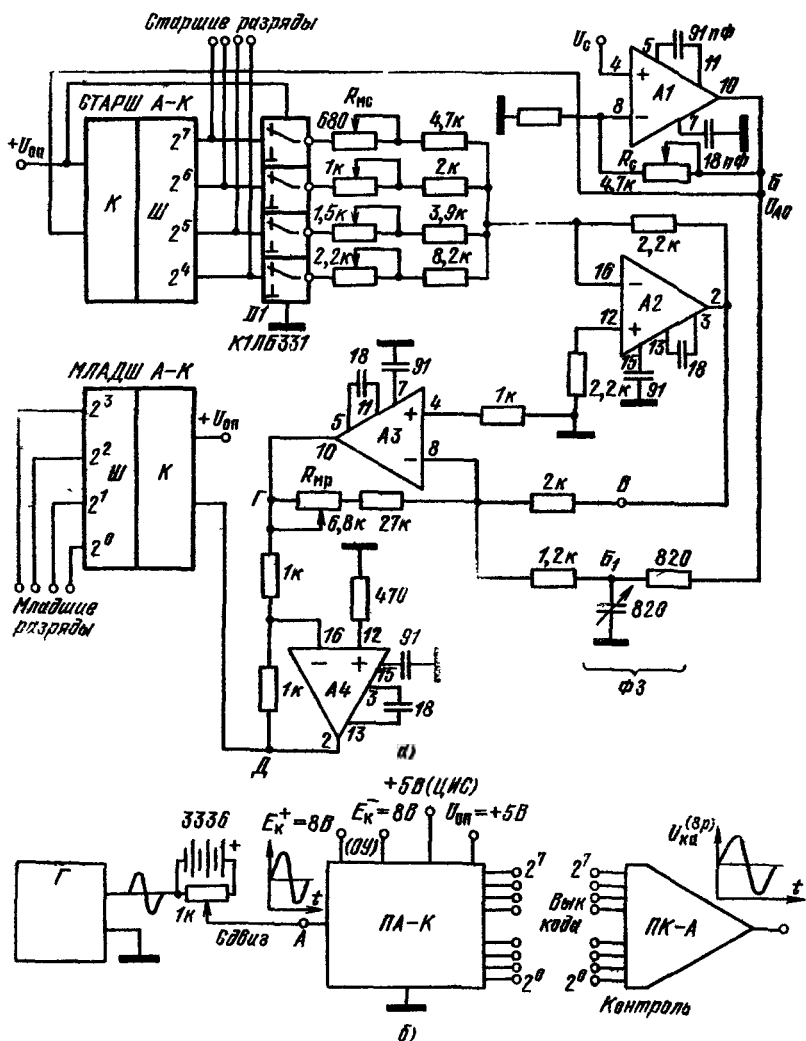


Рис. 8.29. Принципиальная схема комбинированного асинхронного преобразователя аналог — код (а) и схема для его наладки (б)

ментом фазовой задержки (ФЗ) напряжения U_c . Конденсатор ФЗ следует подобрать в режиме преобразования синусоиды наибольшей частоты. Масштаб разности можно подогнать под пределы шкалы преобразования ($0 \dots U_{оп}$) резистором масштаба разности $R_{мр}$. Схема для испытания комбинированного преобразователя показана на рис. 8.29, б.

На рис. 8.30 изображены две основные части каждого из 4-разрядных параллельных преобразователей. На рис. 8.30, а представлена схема компараторной (К), а на рис. 8.30, б — шифраторной (Ш) части. В блоке К использовано 15 компараторов типа 521СА2. Шкала преобразования определяется опорным напряжением ($U_{оп} = 5$ В).

Большее напряжение масштаба ухудшает работу «верхних» компараторов, при меньшем — уменьшается уровень элементарной градации. Следует учесть, что к выбранному напряжению шкалы будут подгоняться и выходные напряжения ОУ, обслуживающих оба параллельных преобразователя. Реально выбирается $U_{оп} = 3 \dots 5$ В. Опорное напряжение делится на 16 уровней последовательным делителем (резисторы $R1-R16$). Все неинвертирующие входы компараторов соединены, и на них подан входной сигнал U_c . Конденсаторами $C1-C15$ устраняется взаимосвязь компараторов, потому что скачки входных токов включающихся компараторов фильтруются. Резисторы $R17-R31$ введены в схему для уменьшения смещения нуля компараторов, конденсаторы коррекции $C16-C26$ снижают помехи от возможного самовозбуждения компараторов. Следует отметить, что в параллельном преобразователе компараторы находятся в разных условиях («верхние» работают с большим синфазным напряжением, но включаются они реже). Из-за синфазного напряжения компараторы имеют меньшую скорость отклика.

В блоке К компараторы включаются по очереди (снизу вверх, по мере того как увеличивается сигнал U_c , аналогично увеличению уровня жидкости в мензурке). Деление шкалы (шаг квантования) здесь соответствует примерно 300 мВ. Чем больше напряжение сигнала U_c , тем большее число компараторов включено. При $U_c = U_{оп}$ включены все 15 компараторов.

Наибольший номер включенного компаратора переводится шифратором Ш в 4-разрядный код [30]. Шифратор можно построить на ТТЛ-схемах серии 530 (или 133). В данной схеме выходная «единица» имеет низкий уровень (см. сигнал на входе И, рис. 8.30, б).

По схеме рис. 8.29 может показаться, что время срабатывания преобразователя всегда постоянно и состоит из четырех частей: времени отклика двух параллельных преобразователей (примерно по 100 нс), времени срабатывания преобразователя К—А (50 нс) и времени отклика усилителя разности (50 нс). На самом деле в преобразователе частота гармонического сигнала умножается во много раз (при полной амплитуде — в 30), поэтому скорость преобразования зависит от формы и амплитуды сигнала.

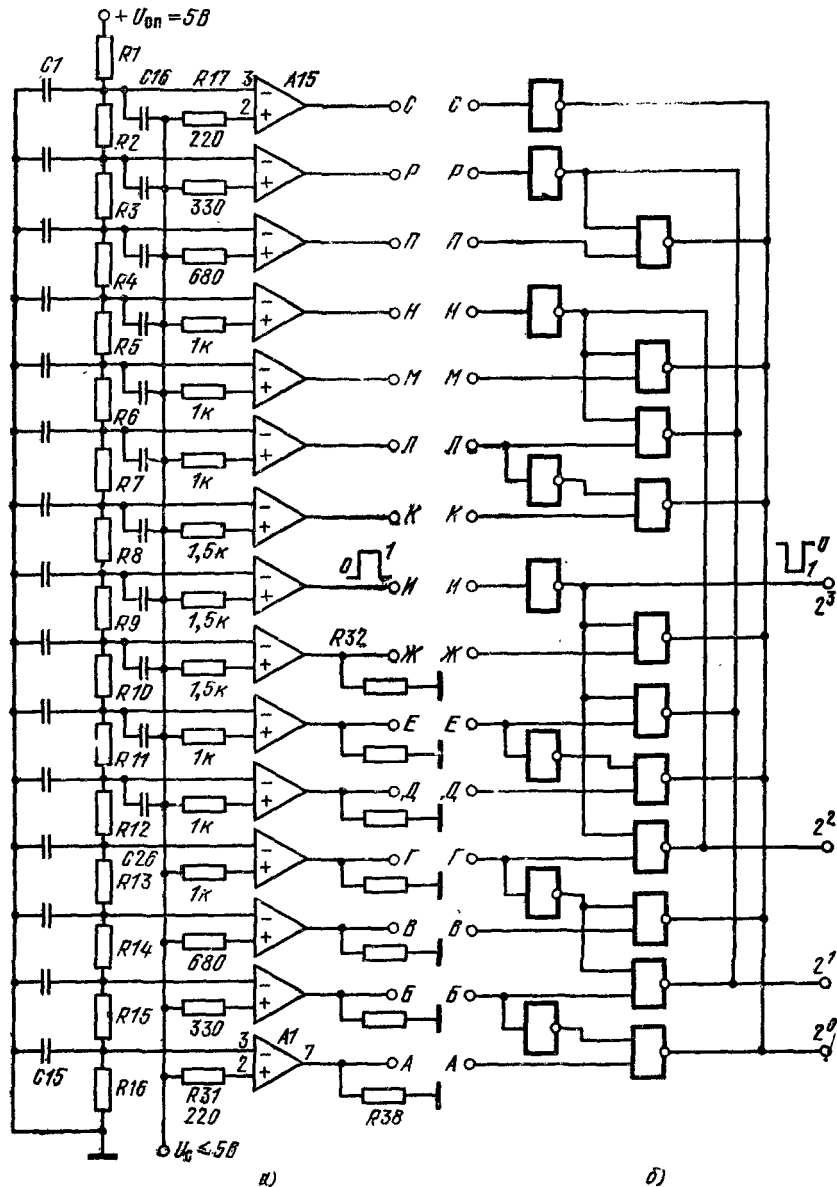


Рис. 8.30. Принципиальная схема четырехразрядного параллельного преобразователя аналог — код:

а — компараторная часть; б — шифратор

Для наладки испытаний преобразователя удобно использовать чистый синусоидальный сигнал. Осциллограммы сигналов для этого режима изображены на рис. 8.31.

Так как вход преобразователя однополярный, то синусоидальный сигнал U_c с амплитудой от пика до пика, равной напряжению шкалы $U_{оп}$, следует отцентрировать с помощью сдвигающего потенциала $U_{оп}/2$ (верхний график на рис. 8.31, а).

Прежде всего в старшем параллельном преобразователе следует проверить срабатывание всех 15 компараторов только с помощью изменения сдвигающего напряжения и проконтролировать выходной код шифратора, (рис. 8.31, б). Для каждого уровня синусоиды срабатывает n компараторов. На четырех выходах старших разрядов появляются последовательности импульсов, представленные на графиках под синусоидой (параллельный код).

Параллельный код с помощью А2 (рис. 8.29 а) переводится в аналог — ступенчатый «синус». Такой «синусоидальный сигнал» при полной амплитуде U_c содержит 15 ступенек и наблюдается на выходе А2. На выходе А3 (в точке Г) имеется пилообразный сигнал, причем частота следования зубцов может быть в 30 раз большей, чем у напряжения U_c . Этот сигнал соответствует разности гладкой и ступенчатой синусоид.

При наладке преобразователя в разностном «зубчатом» сигнале надо устранить три вида искажений. Ограничение «пилок» устраняется сдвигом постоянного уровня аналогового сигнала, для чего любым способом балансируется усилитель А2. Затем устраняется изгиб всей пилообразной картины. Это искажение означает, что амплитуда гладкого синуса велика и ее надо уменьшить; для такой регулировки к А1 подключен резистор R_c . Наконец, следует исключить неравенство высот «пилок», для чего резисторами $R_{мс}$ необходимо подстроить 4-разрядный преобразователь код—аналог, контролируя эту операцию по монотонности формы ступенчатого «синуса». После устранения искажений, масштаб зубчатой осциллограммы следует сделать равным напряжению $U_{оп}$. Масштаб регулируется резистором $R_{мр}$. После этого проверяется работа младшего ПА—К (его удобно вначале наладить, включив на место старшего). Конденсатор звена фазовой задержки заменяется подстроечным, на вход подается напряжение U_c максимальной частоты. На выходе контрольного преобразователя код—аналог с помощью подстрочного конденсатора следует получить наиболее чистый «синусоидальный» сигнал. Отметим, что в преобразователе рис. 8.29, а число различаемых на выходе младших разрядов (МР) с некоторой частоты начинает уменьшаться.

На рис. 8.31, в в увеличенном масштабе показаны два зубца сигнала разности и импульсы параллельного кода МР. Видно, что каждый зубец при любой амплитуде U_c разбивается всегда на 15 уровней (при изменении амплитуды входного сигнала меняется длительность зубца и число зубцов). Зубец 2 отличается от зубца 1 (с идеальной формой) тем, что его фронт спада из-за недостаточ-

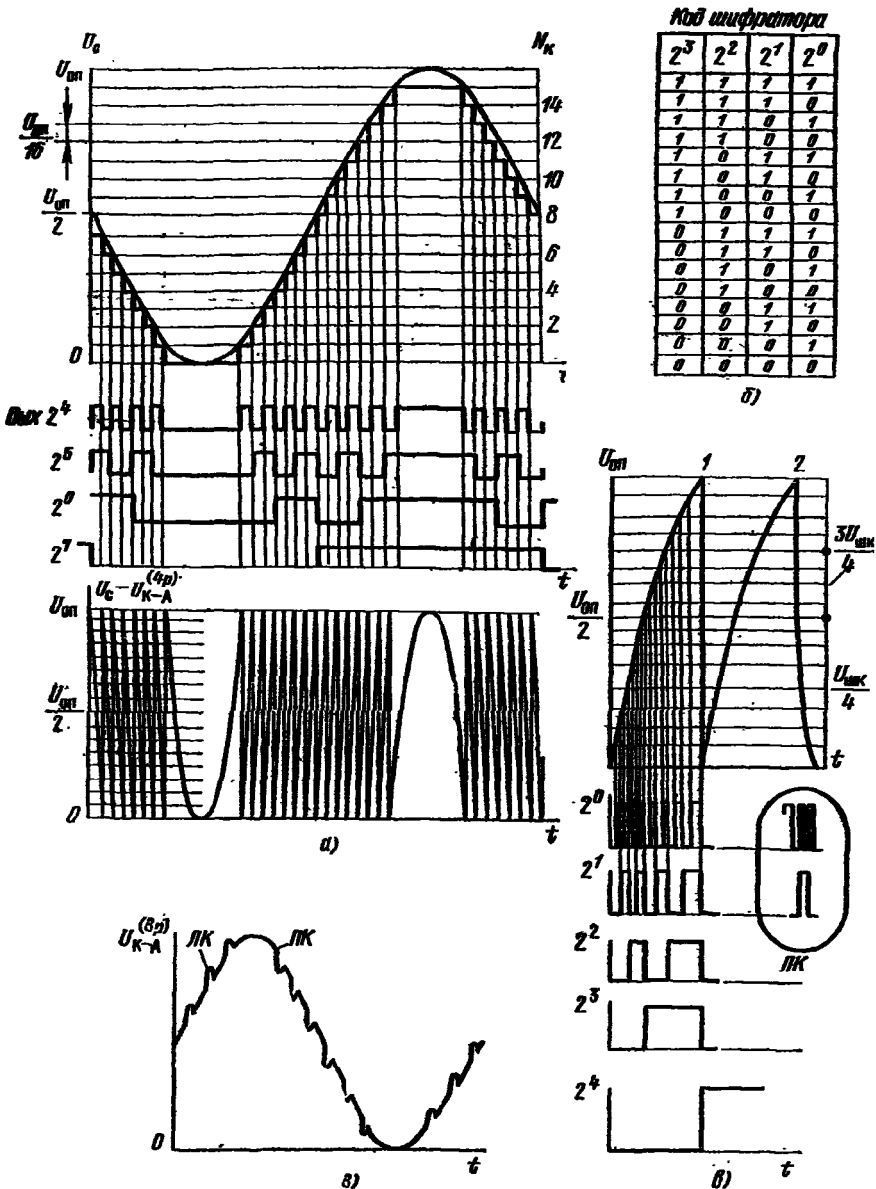


Рис. 8.31. Сигналы, возникающие в схеме рис. 8.29, а при наладке:

а — образование четырех старших разрядов кода и пилообразного сигнала-разности;
 б — таблица кода для проверки шифратора; в — перевод в параллельный код младших разрядов одного зубца пилообразного сигнала (1 — зубец идеальный, 2 — зубец с завалом фронта); г — высокочастотный контрольный сигнал (см. рис. 8.29, б) с помехами из-за ложных кодов (ЛК)

о быстродействию ОУ затянута. Этот спад так же разбивается на уровней и преобразуется в ложный код (ЛК). Для низкочастотных сигналов ЛК незаметны на фоне правильного кода, однако если провести обратное преобразование 8-разрядного кода в аналог, то «гладкой» (256 градаций) синусоиде высшей частоты можно наблюдать разнополярные выбросы (рис. 8.31, г). Эти выбросы удается снизить, лишь применив сверхскоростные ОУ на месте усилителя разности (А2 ... А4).

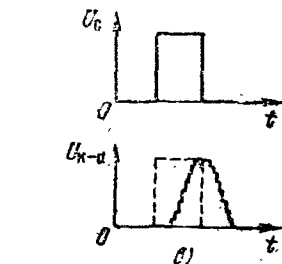
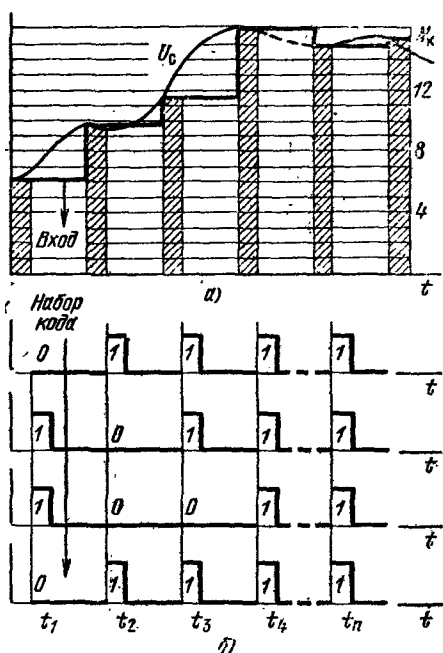


Рис. 8.32. Обработка непрерывного сигнала с помощью выборок (а); импульсы, имеющие в шинах старших разрядов (б); импульсный отклик испытательной схемы (в), см. рис. 8.29, б длительность импульса 1 мкс

Чаще всего гладкие сигналы преобразуют с помощью выборок, операция показана на диаграмме рис. 8.32, а. Здесь фактически выборки — это перевод непрерывного сигнала в последовательность входных импульсов с постоянной частотой и переменной амплитудой. На рис. 8.32, б показаны последовательности импульсов, ющиеся на разрядных шинах. Коды отсчитываются в моменты $t_2, \dots, t_n$. Преобразователь при импульсном входном сигнале некоторое время задерживает выходной код. Если наблюдать на выходе устройства рис. 8.29, б окажется задержанным 0,5 мкс) и разваленным (до 1,5 мкс). Рассмотренную принципиальную схему можно рекомендовать как первый шаг в освоении асинхронных скоростных преобразователей, построенных на стандарт-ИС. Быстродействие такого устройства можно значительно повысить, если построить параллельные преобразователи на компара-

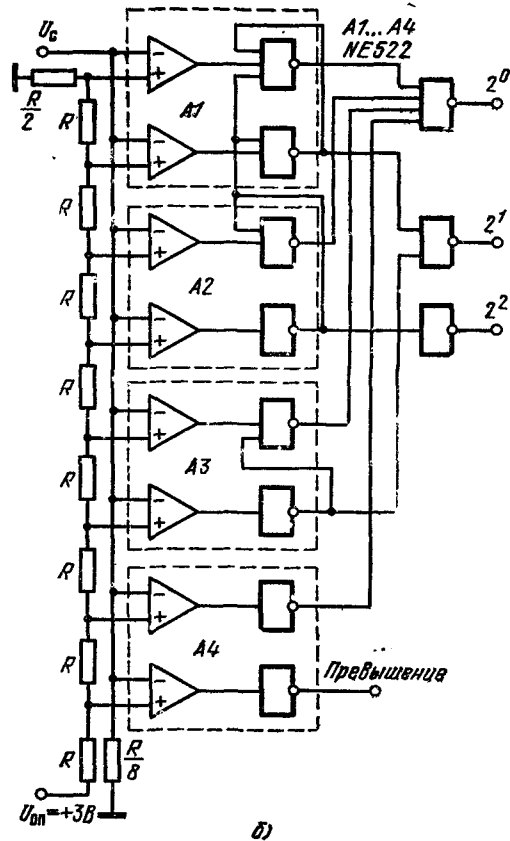
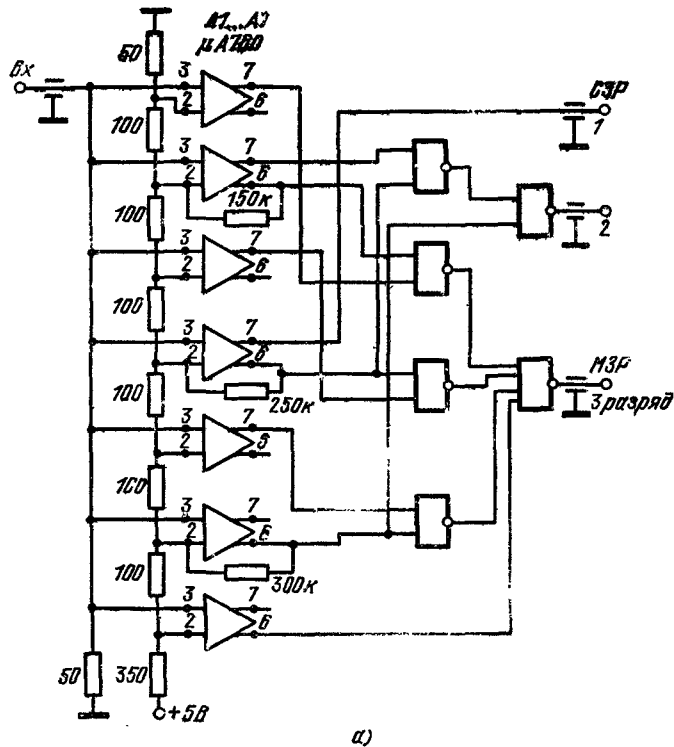


Рис. 8.33. Сверхскоростные 3-разрядные преобразователи аналог — код, построенные на компараторах типа $\mu A760$ (а) и на двойных компараторах типа SE522 (б)

торах типа Ат685 (цифровая часть — ЭСЛ), либо SE527 (ТТЛ), а в преобразователе разности использовать ОУ по схеме рис. 3.39 либо ОУ типа 140УД10.

Следует заметить, что комбинированный преобразователь асинхронный, из-за этого его структурную схему удобно использовать и для построения преобразователей узкополосных сигналов построенных на микро мощных ИС повышенного уровня интеграции (можно применить компараторы — четверки, ОУ — четверки и КМОП-шифратор [31]).

Кроме форсирования быстродействия той части схемы, которая определяет разность сигналов, следует использовать более скоростные ИС в шифраторах и компараторных блоках. На рис. 8.33, а показана схема 3-разрядного параллельного преобразователя, построенного на скоростных компараторах типа μ A760 (или NE527).

Так как у компаратора этого типа имеются противофазные выходы в шифраторе удалось снизить задержку уменьшив число последовательных ключей. При уровне входного сигнала 3,5 В время срабатывания этого преобразователя составляет 30 нс. На рис. 8.33, б показана аналогичная схема, построенная на двойных компараторах типа NE522, обладающих скоростью включения лучше 10 нс. Первые ключи шифраторной части содержатся в ИС типа NE522. Оба эти преобразователя можно использовать как элементы комбинированного 6-разрядного.

Фирмой TRW разработан и выпущен в продажу наиболее быстродействующий и сложный по технологическому исполнению полупроводниковый преобразователь аналог — код типа TDC1007J. В этой ИС на подложке размером $6,3 \times 6,3$ мм размещен восьмиразрядный параллельный преобразователь аналог — код (255 компараторов) и шифратор параллельного кода. Всего на подложке имеется 20 000 интегральных элементов; быстродействие преобразователя составляет 35 нс/слово, что соответствует полосе преобразующего сигнала 30 МГц.

Такой преобразователь пригоден как для студийного, так и для подвижного телевизионного оборудования.

Список литературы

К главе 1

1. Гребен А. Б. Проектирование аналоговых интегральных схем: Пер. с англ. — М.: Энергия, 1976.
2. Camenzind H. R. Circuit design for integrated electronics. — Addison — Wesley Publishing Co., 1968.
3. Lindmayer J., Scheider W. Theory of lateral transistors. — Sol.-St. Electron., 1967, v. 10, p. 225—234.
4. Huang J. S. T. Rapid determination of emitter- and collector-bulk resistances. — IEEE J. 1976, v. SO-11, April.
5. Изъюрова Г. И., Кауфман М. С. Приборы и устройства промышленной электроники. — 2-е изд. — М.: Высшая школа, 1975.
6. Handbook of semiconductor electronics / Ed. L. P. Hunter. — McGraw Hill, 1970, Sect. 10.
7. Bell R. The noise problems encountered in integrated circuits. — EEN, 1975, v. 16, № 6.
8. Avery L. Recent advances in LIC processing and packaging technology. — Microelectronics and Reliability, 1976, v. 15, p. 75—83.
9. Lee H. C. Microwave power transistors. — Microwave J., 1969, v. 12, № 2.
10. Harthun N. System der Rückkopplungshaltungen für Operationsverstärker. — Frequenz, 1976, Bd. 30, № 3.
11. Nieu G. Op-amps act as universal gain elements. — Electronic Design, 1968, v. 16, № 2.
12. Пляц О. М. Справочник по электровакуумным, полупроводниковым приборам и интегральным схемам. — Минск: Высшая школа, 1976.
13. Harden J. D. Power semiconductors: looking ahead. — IEEE Spectrum, 1977, v. 14, № 8.
14. Grundulis A., Stanke H. Tehniska elektronika-Rīga: Zvaigzne, 1976.

К главе 2

1. Siebert H. P. Der Stromspiegel — eine interessante Schaltungseinheit aus der IS-Technik. — Funk-Technik, 1973, № 9.
2. Barnes J. Differential temperature sensor. — Electronic Components, 1973, v. 15, № 4.
3. Goerth J. Fehlspannung von integrierten Transistorpaaren. — AEU, 1976, Bd. 50, № 7, 8.
4. Middlebrook. Differential amplifiers. — New York : Wiley, 1963.
5. Hsu S. T. Bistable noise in operational amplifiers. — IEEE J., 1971, v. SC-6, № 6.
6. Sczech R. Rationelle Fehlersuche bei NF-Endverstärkern. — Radio Elektronik Schau, 1975, № 5.

К главе 3

1. Solomon J. E. The monolithic op-amp: a tutorial study. — IEEE J., 1974, v. SC-9, № 6.
2. Boyle G. R. e. a. Macromodeling of integrated circuits operational amplifiers. — IEEE J., 1974, v. SC-9, № 6.

3. Lancaster D. IC update. Understanding the op-amp. — Radio-Electronics, 1975, v. 46, № 5.
4. Widlar R. J. A unique circuit design for a high performance operational amplifier especially suited to monolithic construction. — In: Proc. NEC, 1965, v. 21, p. 85—89.
5. Pabst D. Operationsverstärker. — In: Reihe Automatisierungstechnik, Bd. 108. — Berlin VEB Verlag Technik, 1973.
6. Apfel R. J., Gray P. R. A fast-settling monolithic operational amplifier using doublet compression techniques. — IEEE J., 1974, v. SC-9, № 6.
7. Крылов В. Основные параметры и устройство операционных усилителей. — Радио, 1977, № 2.
8. Аксентьев Я. Я., Матавкин В. В., Михеев Л. А. и др. Интегральный операционный усилитель 1УТ531. — Электрон. пром-сть, 1974, № 7.
9. Operationsverstärker A109, B109. — Radio Fernsehen Elektronik, 1976, Bd. 25, № 24.
10. Sommer K. Verbesserung der Großsignalbandbreite beim A109. — Radio Fernsehen Elektronik, 1975, Bd. 24, № 16.
11. Kulka Z., Nadachowsky M. Liniowe układy skalone i ich zastosowanie. — Warszawa: Wydawnictwo Komunikacji i Łączności, 1977.
12. Wooley B. A., Wong S.-Y. J., Pederson D. O. A computer aided evaluation of the 741 amplifier. — IEEE J., 1971, v. SC-6, № 6.
13. Widlar R. J. Future trends in integrated operational amplifiers. — EDN, 1968, v. 13, № 6.
14. Linear applications: Справочник фирмы National Semiconductor.
15. Linear integrated circuits: Каталог фирмы National Semiconductor.
16. Widlar R. J. IC op-amp with improved input-current characteristics. — IEEE, 1968, Dec., p. 38—41.
17. Widlar R. J. Super gain transistors for IC's. — IEEE J. 1969, v. SC-4, № 4.
18. Widlar R. J. IC op-amps beats FET's on input current. — National Semiconductor, 1969, AN-29, Dec.
19. Dobkin R. C. Feedforward compensation speeds op-amp. — National Semiconductor, 1969, LB-2, March.
20. Linear. Каталог фирмы Fairchild.
21. Dobkin R. C. LM118 op-amp slews 70V/μs. — National Semiconductor, 1971, LB-17, Sept.
22. Automotive electronics: challenge to designers. — Automotive Engineering, 1976, v. 84, № 8.
23. Summer S. E. Single supply runs op-amp circuit. — Electronic Design, 1973, v. 21, № 25.
24. Haslett J. W. Noise performance limitation of single amplifier RC-active filters. — IEEE Trans., 1975, v. CAS-22, № 9.
25. Widlar R. J. Integrated voltage follower. — National Semiconductor, 1968, AN-5, May.
26. Widlar R. J. A fast integrated voltage follower with low input current. — Microelectronics, 1968, v. 1, № 7.
27. Product guide. Фирма Analog Devices, Norwood, Mass., 1976.
28. Полонников Д. Е. Решающие усилители. — М.: Энергия, 1973.
29. Nowak W. Aufbau und Anwendung von Operationsverstärkern. — Radio Fernsehen Elektronik, 1976, Bd. 25, № 13.
30. Hart B. L., Barker R. W. J. The design of constant current sources. — Electronic Engineering, 1977, v. 49, № 597.
31. Herpy M. Analogue integrierte Schaltungen. Akademiai Kiado Budapest, 1976.
32. Pease R. A. Technique trims op-amp improves for low phase shift. — EDN, 1977, v. 22, № 15.
33. Givens S. Precision IC op amp's... — EDN, 1977, v. 22, № 16.
34. Apfel R. J. Power op amp's... — EDN, 1977, v. 22, № 16.
35. Duris R. Instrumentation amp's... EDN, 1977, v. 22, № 16.
36. Zuch G., Knitter J. High speed op amp's... — EDN, 1977, v. 22, № 16.

1. **Widlar R. J.** Monolithic operational amplifiers — the universal linear component. — National Semiconductor. 1968, AN-4.
2. **Graeme J. G., Tobey G. E., Huelsman L. P.** Operational amplifiers: design and applications. — McGraw-Hill, 1972.
3. **Deces G.** Comment choisir un amplificateur operationnel. — Electronique, 1974, № 182/15.
4. **Рутковский Дж.** Интегральные операционные усилители. — М.: Мир, 1978.
5. **Гутников В. С.** Применение операционных усилителей в измерительной технике. — Л.: Энергия, 1975.
6. **Graeme J.** Applications of operational amplifiers — third generation techniques. — McGraw-Hill, 1973.
7. **Handbook** of operational amplifier applications. — Burr—Brown Research Corporation. Tucson, Arizona.
8. **Linear integrated circuits applications handbook** — Fairchild Semiconductor, Mountain View, California.
9. **Linear applications:** Справочник фирмы National Semiconductor.
10. **Product guide.** — Фирма Analog Devices. Norwood, Mass., 1976.
11. **Clayton G. B.** Device characteristics. — Wireless World, 1969, v. 75; Pt. 1 — № 1400; Pt. 2. — № 1401; Pt. 3 — № 1402; Pt. 4 — № 1403; Pt. 5 — № 1404; Pt. 6 — № 1405; Pt. 7 — № 1406; Pt. 8 — № 1407.
12. **Scheider L.** Zwei interessante Operationsverstärker-Grundsaltungen. — Elektronik, 1975, Bd. 24, № 5.
13. **Miller W.** Use op-amps in bridge circuits. — Control Engineering, 1969, v. 16, № 2.
14. **Williams J.** Split a temperature degree to 10 $\mu^\circ\text{C}$. — Electronic Design, 1974, v. 22, № 10.
15. **Paschenda K.** Messung kleiner Temperaturdifferenzen. — Elektronik, 1974, Bd. 23, № 9.
16. **Widlar R. J.** Drift compensation techniques for integrated d. c. amplifiers. — EDN, 1968, v. 13, № 6.
17. **Dobkin R. C.** Logarithmic converters. — IEEE Spectrum, 1969, v. 6, № 11.
18. **Gibbons J. F., Horn H. S.** A circuit with logarithmic transfer response over nine decades. — IEEE Trans., 1964, v. CT-11, Sept., 1964.
19. **Sheingold D.** Analog function modules are versatile components. — Electron, 1976, v. 86, № 5.
20. **Zirpel M.** Einfacher Multiplizierer mit zwei Operationsverstärkern. — Elektronik, 1973, Bd. 22, № 11.
21. **Krause G.** Breitbande, rauscharme Fotodioden-Schaltungen. — Elektronik, 1976, Bd. 25, № 1.
22. **Antoniou A.** Design of precision rectifiers using operational amplifiers. — Proc. IEE, 1974, v. 121, № 10.
23. **Graeme J.** Peak detector advances increase measurement accuracy, bandwidth. — EDN, 1974, v. 19, № 17.
24. **Kunzel R.** Der Operationsverstärker als Schalter; T. 1, 2. — Elektronik, 1973, Bd. 22, № 10, 11.
25. **Ицхоки Я. С., Овчинников Н. И.** Импульсные и цифровые устройства. — М.: Сов. радио, 1972.
26. **Viguerie-Noel B.** Les filtres actifs integres. — Toute l'Electronique, 1974, № 385, № 388.
27. **Dirks C.** Computer dimensioniert Butterworth-Aktiv-Bandfilter. — Elektronik, 1975, Bd. 24, № 3.
28. **Lenk J. D.** Manual for operational amplifier users. Preston Publishing Co., Prentice-Hall Company.
29. **Williams J.** Designers guide to temperature control. — EDN, 1977, v. 22, № 12.
30. **Volker G.** Digitale anzeigender Präzisionsthermometer. — Elektronik, 1977, Bd. 26, № 5.

31. Belanger D. Single op-amp full-wave rectifier has node offset. — EDN, 1977, v. 22, № 7.
32. Eppand D., Liddane K. Selecting capacitors properly. — Electronic Design, 1977, v. 25, № 10.
33. Bulmer G. J. High input impedance integrator. — Wireless World, 1977, v. 83, № 1498.
34. Timothy K. Design active low-pass filters. — Electronic Design, 1977, v. 25, № 18.
35. Dromgoole W. V. Generating sine waves at very low frequency. — Electronic Engineering, 1977, v. 49, № 598.
36. Bailey M. Single supply Wien-bridge oscillator. — Electronics Industry, 1977, v. 3, № 10.
37. Heppner C. D. Der beschaltete Operationsverstärker. — Funkschau, 1977, v. 49, № 11.
38. Bransby M. L. Zero crossing detector with exponentially decaying hysteresis. — Wireless World, 1977, v. 83, № 1497.
39. Geber P. Product focus-linear IC's. — Electronic Engineering, 1977, v. 49, № 596.
40. Dance M. Linear IC's — Electronics Industry, 1977, v. 3, № 10.
41. Frantz R. Analog multiplier new IC. — EDN, 1977, v. 22, № 16.

К главе 5

1. Altman L. Bridging the analog and digital worlds with linear IC's. — Electronics, 1972, v. 45, № 11.
2. Davis S. Linear IC's for digital interface applications. Computer Design, 1973, v. 12, № 7, 8.
3. Linear : Каталог фирмы Fairchild.
4. Linear integrated circuits applications handbook — Fairchild Semiconductor, Mountain View, California.
5. Linear integrated circuits : Каталог фирмы National Semiconductor.
6. Linear applications : Справочник фирмы National Semiconductor.
7. Integrierte bipolare Komparatoren A110, B110. — Radio Fernsehen Elektronik, 1977, Bd. 26, № 2.
8. Widlar R. J. The operation and use of a fast integrated circuit comparator — Fairchild Semiconductor, 1966, APP-116, Febr.
9. Widlar R. J. Precision IC comparator runs from 5V logic supply. National Semiconductor, 1970, AN-41, Oct.
10. Martiens C. Diskriminateurs d'amplitude rapides realises en circuits integres. — Electronique, 1975, № 195.
11. Payne A. J. Linear and interface circuits. — Microelectronic and Reliability, 1974, v. 13, № 5.
12. Mallinson J. C. Noise limitations in digital recording. — The Radio Electronic Engineer., 1974, v. 44, № 4.
13. Graeme J. Improve analog data transmissions with two-wire transmitters. — Electronic Design, 1975, v. 23, № 1.
14. Gultor R. G. Slew rate limit detector is simple, yet versatile. — EDN, 1977, v. 22, № 15.
15. Meyer G. L. Sampling comparators... — EDN, 1977, v. 22, № 16.
16. Neil B. O. IC timers — the "old reliable" 555 has company. — EDN, 1977, v. 22, № 16.

К главе 6

1. Наумов Н. Е., Аваев Н. А., Бедрековский М. А. Помехоустойчивость устройств на интегральных логических схемах. — М.: Сов. радио, 1975.
2. Handbook of semiconductor electronics / Ed. L. P. Huhner. — McGraw-Hill, 1970, Sec. 10.
3. Hart B. L., Barker R. W. J. A low current voltage reference. — Electronic Components, 1974, v. 16, № 8.

4. Linear integrated circuits: Каталог фирмы National Semiconductor.
5. Widlar R. J. A new low voltage breakdown diode. — National Semiconductor, TP-5, 1968, April
6. Pabst D. Moderne Dualspannungnetzteile. — Radio Fernsehen Elektronik, 1976, Bd. 25, № 23.
7. Jung W. G. IC power supplies dual outputs with μ A723's. — Radio-Electronics, 1971, v. 42, № 9.
8. Wright M. Protect series-pass transistor from thermal overloads. — Electronic Design, 1973, v. 21, № 25.
9. Linear: Каталог фирмы Fairchild.
10. Wurzburg H. Floating regulator gives 0.1% regulations over 0-to-100V-dc, 200 mA range. — Electronic Design, 1975, v. 23, № 19.
11. Widlar R. J. Designing positive voltage regulators. — EEE, 1969, June.
12. Linear applications: Справочник фирмы National Semiconductor.
13. Widlar R. J. Local IC regulator for logic circuits. — Computer Design, 1971, v. 10, № 5.
14. Brokaw A. P. A simple three-terminal IC bandgap reference. — IEEE J., 1974, v. SC-9, № 6.
15. Harry J. Switching Regulator Design; Pt. 1, Pt. 2, — Electron, 1976, v. 86, № 5, 6.
16. Hnatek E. R. Choose switching regulators for your computer power-supply design. — Electronic Design, 1975, v. 23, № 6.
17. Wood P. N. Switch your high-power supply. — Electronic Design, 1975, v. 23, № 7.
18. Linear integrated circuits applications handbook. — Fairchild Semiconductor Mountain View, California.
19. Atterby R. Power supplies and power sources. — Electronics Industry, 1977, v. 3, № 5.
20. Niu G. Awisely chosen, properly treated power supply. — EDN, 1977, v. 22, № 7.
21. Scarinci F., Amigo A. D., Maggi M. Low cost one to 200V power supply. — Electronic Engineering, 1977, v. 49, № 594.
22. Dobkin R. C. Don't forget reference stability when designing A-to-D converters. — EDN, 1977, v. 22, № 12.
23. Bhatta S. G. H. Regulated voltage supply for current driven circuits. — Electronic Engineering, 1977, v. 49, № 596.
24. Spencer J. Monolithic switching regulators... — EDN, 1977, v. 22, № 16.

К главе 7

1. Leicht C. A. Microwave field-effect transistors. — IEEE Trans., 1976, v. MTT-24, № 6.
2. Raab F. H. FET power amplifier boosts transmitter efficiency. — Electronics, 1976, v. 49, № 11.
3. Turner J. A. GaAs FET's and their applications. — Electron, 1976, v. 86, № 1.
4. Pengelly R. S., Turner J. A. Monolithic broadband GaAs FET amplifiers. — Electronic Letts., 1976, v. 12, № 10.
5. Пляц О. М. Справочник по электровакуумным, полупроводниковым приборам и интегральным схемам. — Минск: Высшая школа, 1976.
6. Handbook of semiconductor electronics / Ed. L. P. Hunter. — McGraw-Hill, 1970.
7. Carruthers J., Evans J. e. a. Linear cmos circuits. — Wireless World, 1976, v. 82, № 1.
8. Stephen J. Ion implantation. — Electron, 1975, v. 85, № 11.
9. Runge H. Threshold voltage shift of mos transistors by ion implantation. — Electronic Engineering, 1976, v. 48, № 575.
10. Mc-Dermott J. Focus on operational amplifiers. — Electronic Design, 1975, v. 23, № 14.
11. Franson P. Linear IC's-thank to digital technology they're better than ever. — EDN, 1976, v. 21, № 5.

12. Theory and applications of DMOS. — Electronics Industry, 1975, v. 1, № 4.
13. Watson F. B. Find the quietest JFET's... — Electronic Design, 1974, v. 22, № 23.
14. Thonias R. FET's for op-amps. — Electron, 1973, v. 83, April.
15. Fishman J. Beware those FET op-amp specs. — Electronic Design, 1975, v. 23, № 1.
16. Linear integrated circuits: Каталог фирмы National Semiconductor.
17. Linear applications: Справочник фирмы National Semiconductor.
18. Wittlinger H. A. CMOS op-amp applications. — Electron, 1976, v. 86, № 1.
19. Милехин А. Г. Радиотехнические схемы на полевых транзисторах. — М.: Энергия, 1976
20. RCA linear integrated circuits fundamental. — RCA, Harrison, New Jersey.
21. Capella D., Jenkins M. Voltage controlled resistors using the junction FET. — Electronic Components, 1974, № 1.
22. Sherwin J. Program multichannel audio gain. — Electronic Design, 1975, v. 23, № 3.
23. Tooker F. H. FET sine-wave crystal oscillators. — Electronic World, 1969, v. 82, № 6.
24. Carter J. M. Wien-bridge oscillator uses CMOS chip. — Electron Engineering, 1976, v. 48, № 576.
25. Karl O. Hoheempfindlicher FM-Empfänger für das 2-Meter-Band. — Radio Elektronik Schau, 1976, № 8.
26. Cave D. L., Davis W. R. A quad JFET wide-band operational amplifier. — IEEE J., 1977, v. SC-12, № 4.
27. Oxner E. Will VMOS power transistors replace bipolar in HF systems? — EDN, 1977, v. 22, № 12.
28. Frey G. D. VMOS power amplifiers... — EDN, 1977, v. 22, № 16.
29. Dance B. Recent power JFET developments. — Electronics Industry, 1977, v. 3, № 10.
30. Maxwell J. FET-amplifiers... — EDN, 1977, v. 22, № 16.

К главе 8

1. Schmid H. Mating microprocessors with converters. — Electronic Design, 1975, v. 23, № 18.
2. Humbert J. P. Microprocesseurs : de lents progrès dans les appareils de mesure — Inter Electronique, 1976, № 7
3. Муттер В. М. Аналого-цифровые следящие системы. — Л.: Энергия, 1974.
4. Aldridge D. A/d conversion systems: let your MP do the working. — EDN, 1975, v. 20, № 5.
5. Pittman P. The microprocessor in a data acquisition systems. — Electron, 1975, v. 85, № 11.
6. Miller W. D. Pick the right dac... — Electronic Design, 1974, v. 22, № 10.
7. Hilton B. Be aware of A/D and D/A converter specifications. — Electronic Design, 1970, v. 18, № 16.
8. Marosi G. Design a precision a/d converter. — Electronic Design, 1975, v. 23, № 8.
9. Marschall W., Brown C. Sixteen-bit conversion gets a lift from IC technology. — Electronics 1972, v. 45, № 18.
10. Göbber R. Prüfmethode für A/D-Umsetzer. — Elektronik, 1975, Bd. 24, № 12.
11. Gordon B. M. Noise-effects on analog to digital conversion accuracy. Pt. 1, Pt. 2 — Computer Design, 1974, v. 13, № 3, № 4.
12. Teeple C. R. Don't forget d/a converter tempo. — Electronic Design, 1973, v. 21, № 9.
13. Leopold H., Jorde C. Linearisierung von Sensorfunktionen bei Analog/Digital-Umsetzung. — Elektronik, 1976, Bd. 25, H. 4.
14. Product guide: Фирма Analog Devices Norwood, Mass., 1976.
15. Devlne M. L. AC-performance of FET analogue switch. — Proc. IEEE, 1970, v. 58, № 7.

16. Schmid H. Electronic analog switches. — Electro — Technology, 1967, v. 81, № 12.
17. Wollesen D. L. Analog switching — high speed with JFET's. — EDN, 1970, v. 15, № 15.
18. Givens D. High speed JFET analog switches require advanced driver designs. — EDN, 1974, v. 19, № 3.
19. Stump e. a. MOS analog switches. — National Semiconductor, 1970 AN-38.
20. Shaeffer L. CMOS analog switches. — Electron, 1976, v. 86, № 1.
21. Linear applications : Справочник фирмы National Semiconductor.
22. Byrd M., Sear B. High performance sample and holds. — Electronic Engineer, 1967, v. 26, № 12.
23. Cohen J. M. Sample-and-hold circuits using FET analog gates. — EEE, 1971, v. 19, № 1.
24. Walker. Exploit ladder networks design potential. — EDN, 1969, v. 14, № 3.
25. Renschler E. L. Resistor ladder for D/A conversion. — Instruments and Control Systems, 1970, v. 43, № 8.
26. Davis S. Selection criteria for A—D converters. — Computer Design, 1972, v. 11, № 9.
27. Conversion product catalog. — Фирма Analog Devices, 1977.
28. Linear: Каталог фирмы Fairchild.
29. Schulz. Monolithic current-switch DAC improvements. — IEEE J. 1976, v. SC-11, April.
30. Anderson T. O. Code conversion for parallel a—d converters. — Computer Design, 1973, v. 12, № 7.
31. Cushman R. Elementary A/D converters can be efficiently implemented in CMOS. — EDN, 1972, v. 17, № 14.
32. Dendinger S. High speed analog sampler uses only two IC's. — EDN, 1977, v. 22, № 10.
33. Heinzer V. Don't trade of analog-switch specs. — Electronic Design, 1977, v. 25, № 15.
34. Mrozowski A. Analog output chips shrink a—d converter software. — Electronics, 1977, v. 50, № 17.
35. Sherwin J. Simplify analog / computer interfacing. — Electronic Design, 1977, v. 25, № 17.
36. Williams A. De-glitching a digital to analogue converter. — Electronic Engineering, 1977, v. 49, № 596.
37. Jones D. The sample-and-hold understanding... — EDN, 1977, v. 22, № 16.
38. Pinter P., Timm D. Voltage-to-frequency converters... — EDN, 1977, v. 22, № 16.

Предметный указатель

А

Аналоговые ключи 307, 315, 321

В

Включение разрядов преобразователя аналог — код по цепочке 341

Влияние питающих напряжений на разбаланс ДУ, ОУ 59, 83

VMOS-транзистор 282, 302, 326

Внутреннее экранирование в каскадах 27, 286

Вольт-амперная характеристика эмиттерного диода 15

Выпрямители (детекторы) сигналов 183

Высокоточный компаратор 221

Входной ток транзистора 15

Входное сопротивление транзистора 20

— — каскада с ОЭ 20

— — — с ОК 22

— — — с ОБ 24

Выходное сопротивление транзистора 19

— — каскада с ОЭ 22

— — — с ОК 23

— — — с ОБ 24

Г

Генераторы стабильных токов 44, 70, 169

— ошибок усиления постоянной составляющей 54, 84

Гибридные конструкции усилителей 98, 114, 128, 132, 139

Д

Двойной Т-мост 198

Двухкаскадная схема-модель ОУ 78, 112, 114

Двухколлекторный транзистор 119, 125

Двухпороговый компаратор 218

Диаграмма Боде (амплитудные и фазовые частотные характеристики) 38, 62, 121

— — для транзистора 27

Дифференциальный усилитель (каскад) 47

— — со сложным включением транзисторов 67

Дифференциальный коэффициент усиления 51

Дифференциальные схемы включения ОУ 156

Дифференцирующее звено 193, 203

З

Запас по фазе до самовозбуждения 42

Затвор, образуемый запертыми p - n -переходами 119, 268

Защита схемы от режима короткого замыкания 72, 111, 256, 265

И

Измеритель шумов 60

Изоляция оксидная 9, 274, 280

Инвертирующее включение ОУ 81, 148

Интегральные компараторы 143

— конденсаторы 13, 113, 134

— повторители 143

— таймеры 233

— структуры 5, 280

— элементы 6

Интегрирующее звено 92, 189, 203, 325, 328

Ионная имплантация 6, 281, 291

Искусственная земля по сигналу 149, 183, 189

Источники шумов 28

К

Кабельные усилители 232, 237

Каскодные схемы 24, 28, 125, 301

Ключевые стабилизаторы напряжения 238, 261

КМОП-структуры 277, 279, 343

Кодирование продукции фирмами 98

«Коллекторный» резистор 13, 121

Комбинированный преобразователь аналог — код 342, 346

Компаратор регенеративный 209

— сигналов двухходовой 209

— — одновходовой 207

Коррекция частотных характеристик 42, 102, 110, 113, 116, 121, 129

— — с опережением 102, 121, 132, 134

Коэффициент ослабления синфазного сигнала 52

— усиления с обратной связью 34

— — ОУ 85, 99, 107

— — по мощности каскада с ОЭ 20

— — — с ОК 23

— — — с ОБ 25

Коэффициент усиления по току и напряжению каскада с ОЭ 20

— — — — — с ОК 22

— — — — — с ОБ 23

Коэффициент усиления транзистора по току 16

— шума логарифмический 62

Крутизна усиления биполярного транзистора 21

— — ДУ с балансной динамической нагрузкой 66

— — полевого транзистора 95, 277, 289

— — простого ДУ 51

Л

Линейность преобразования аналог — код 311, 313

Логарифмические усилители 171

М

Метод двойного интегрирования 338

— последовательного приближения 339, 345

Метрика параметров ОУ 80

Микропроцессорная система обработки данных 305, 345

Многоканальный коммутатор 306, 321

МОП-транзистор 274

Мост Вина 198, 203

Мостовые схемы источников сигналов 162

Мультивибратор автогенерирующий 211

— ждущий 210

Н

Напряжение отсечки канала 270

— смещения нуля 55, 82, 126, 128

Неинвертирующее включение ОУ 82, 153

Нейтрализующая обратная связь 27, 297
Низковольтный опорный элемент 71, 112

О

Область транзисторной структуры 9
Однокаскадная схема ОУ 43, 146
Оконечные каскады 67
Отношение ослабления синфазного сигнала 54, 83, 128
Отслеживающий преобразователь аналог — код 340
Опасные и неправильные режимы работы 103, 111, 249

П

Паразитный транзистор 8, 279
— четырехслойный диод 12, 279
Параллельный преобразователь аналог — код 342, 355
Параметры идеального ОУ 79, 131
— стандартного ОУ 100
Переход изолирующий 7, 19, 268
Петля обратной связи 83
Пинч-резистор 12, 119
«Плавающее» включение 249, 256
Пороговое напряжение $p-n$ -перехода 15
Повторители сигналов 23, 26, 102, 111, 113, 134, 151, 154, 331
Повторитель эмиттерный 23, 69, 143
Подложка кремниевой интегральной структуры 9, 18
Подслой низкоомный 7
Полевые (униполярные) структуры 267
Последовательные стабилизаторы напряжения 238
Правила анализа схем включения ОУ 80
Полос частотной характеристики 39
Преобразователь аналог — код 308
— со счетчиком 337

Р

Рассеиваемая мощность 87, 139, 141
Режим баланса ДУ, ОУ 47, 80, 218
— микроамперных токов эмиттера 17
Резистивные матрицы 331, 333, 343, 354

С

Сверхскоростные компараторы 223
Связь частотных и импульсных параметров усилителя 42, 92
Синтезированные емкость и индуктивность 202
Синтезированный эквивалент сверхвысокоомного сопротивления 151
Синфазный входной сигнал 49, 53
Скорость отклика усилителя 89, 231
Снижение крутизны усиления ДУ 64, 134, 136
Стабилизаторы интегральные 16, 239
Стандартный интегральный $p-p-p$ -транзистор 7
— — компаратор 216

Структура шумов в низкочастотной области 30, 60, 130, 240, 287, 294
Супербета-транзисторы 5, 18, 117, 122, 144
Схемы балансировки 67, 103, 111, 113, 114, 121
— «выборки — хранения» 328
Схема Дарлингтона 63, 146
Схемы сдвига уровня 70
— терморегулирования 167, 243
Схема Халла 198

Т

Температурный дрейф напряжения смещения нуля 57, 126
— потенциал 15
Тепловая обратная связь 87, 239, 250, 257
Толщина базы 9, 31
Точность работы и помехи преобразования аналог — код 311
Транзистор интегральный 7
— $p-p-p$ с «боковой» структурой 9, 107, 119
— $p-p-p$ с вертикальной структурой 9, 107, 293
— с шумящим диодом Шоттки 10, 225
Трехкаскадная схема-модель ОУ 75, 102, 106, 134
Триггерный эффект в схеме ОУ 103, 111

У

Умножители аналоговых сигналов 178
Униполярные (полевые) структуры 267
Усилители бифет 291
— $bifet$ 185, 207, 213, 293
— напряжения 35, 38
— тока 35, 38
— трансформаторы проводимости 35, 38, 67, 295
— трансформаторы сопротивления 35, 38
Условие устойчивости с обратной связью 41, 78, 79

Ч

Частота (полоса) единичного усиления 27, 31, 39
Частотная характеристика транзистора 26

Ш

Широкополосность усилителя 31, 89, 91, 277
Шумовая диаграмма 29
Шумовое напряжение 28
— сопротивление 61
Шумовой спектр 30
— ток 28
Шумовые параметры ЛИС 59, 61
Шумы полевых приборов 287

Э

Элементы схем АРУ 206, 283, 297, 305, 341
Эпитаксиальный слой 6

Оглавление

Предисловие ко второму изданию	3
Глава 1. Интегральные структуры, их свойства. Обратные связи в усилителях	5
1.1. Особенности биполярных интегральных структур	5
1.2. Электрические параметры каскадов, построенных на биполярных транзисторах	14
1.3. Особенности высокочастотных свойств элементарных каскадов	25
1.4. Шумовые свойства планарных структур	28
1.5. Особенности структуры высокочастотных транзисторов	31
1.6. Обратные связи в усилителях, источники сигналов, типы усилителей	32
1.7. Четыре схемы включения усилителя общего применения с отрицательной обратной связью	35
1.8. Амплитудные и фазовые частотные характеристики	38
Глава 2. Элементы интегральной линейной схемотехники	41
2.1. Генератор стабильного тока	44
2.2. Дифференциальные усилители	47
2.3. Варианты схем дифференциальных усилителей	63
2.4. Выходные каскады усилителей	67
2.5. Промежуточные и вспомогательные каскады	70
2.6. Схемы перехода к одиночному выходу	72
Глава 3. Схемотехника операционных усилителей	74
3.1. Общие сведения об операционных усилителях	74
3.2. Структурные схемы стандартных ОУ	75
3.3. Основные свойства операционных усилителей	79
3.4. Принципиальные схемы различных операционных усилителей	96
3.5. Стандартные операционные усилители	99
3.6. Прецизионные ОУ	122
3.7. ОУ повышенного быстродействия типа LM118	131
3.8. ОУ с программируемыми свойствами	136
3.9. Особенности гибридных ОУ	139
3.10. Интегральные повторители напряжения	143
Глава 4. Схемы включения операционных усилителей в аппаратуре	148
4.1. Инвертирующее включение ОУ	148
4.2. Неинвертирующее включение ОУ	153
4.3. Дифференциальное включение ОУ	156
4.4. Подключение ОУ к мостовым источникам сигналов	162
4.5. Генераторы стабильных токов	169
4.6. Логарифмирующие схемы усиления сигналов	171
4.7. Умножители аналоговых сигналов	178
4.8. Выпрямители и детекторы сигналов	183
4.9. Схемы интеграторов и дифференциаторов	188
4.10. Простые полосовые схемы	195

4.11. Генераторы гармонических колебаний	203
4.12. Компараторы сигналов на ОУ	207
4.13. Мультивибраторы	210

Глава 5. Линейные интегральные схемы для связи с вычислительными устройствами	215
5.1. Интегральные компараторы сигналов	215
5.2. Некоторые схемы применения компараторов	228
5.3. Кабельные передающие и приемные усилители	232
5.4. Интегральные таймеры	233

Глава 6. Интегральные схемы в устройствах стабилизации напряжения питания	238
6.1. Особенности интегральных стабилизаторов	238
6.2. Интегральные опорные элементы	239
6.3. Некоторые варианты схем стабилизации и их параметры	247
6.4. Многофункциональный интегральный стабилизатор типа $\mu A723$	251
6.5. Трехвыводные интегральные стабилизаторы	256
6.6. Ключевые стабилизаторы напряжения	261

Глава 7. Линейные схемы на униполярных приборах	266
7.1. Виды униполярных приборов и их конструктивные особенности	267
7.2. Униполярные приборы с изоляцией затвора запираемыми $p-n$ -переходами	268
7.3. Приборы структуры металл—оксид—полупроводник	274
7.4. Сложные униполярные и комбинированные структуры	279
7.5. Особенности усилительных каскадов на полевых структурах	284
7.6. Шумы полевых приборов	287
7.7. Применение униполярных приборов в предусилителях	289
7.8. ОУ на базе комбинированных структур	291
7.9. Полевые приборы для радиочастотных устройств	296

Глава 8. Линейно-цифровые ИС для построения преобразователей код — аналог и аналог — код	305
8.1. Состав комплекта ИС для преобразователей аналог — код и код — аналог	307
8.2. Требования к стандартным преобразователям код — аналог и аналог — код	309
8.3. Точность работы интегральных преобразователей и помехи преобразования	311
8.4. Элементы схемотехники преобразователей код — аналог и аналог — код	315
8.5. Некоторые методы преобразования аналог — код	337
8.6. Преобразователь код — аналог на КМОП-структурах	343
8.7. Преобразователь аналог — код, выполненный с помощью микропроцессорного набора	345
8.8. Сверхскоростной преобразователь аналог — код на основе комбинированной структуры	346

Список литературы	356
------------------------------------	------------

Предметный указатель	363
---------------------------------------	------------

Шилов В. Л.

Ш59 **Линейные интегральные схемы в радиоэлектронной аппаратуре.— 2-е изд., перераб. и доп.— М.: Сов. радио, 1979, 368 с. ил.**

В пер.. 1 р. 60 к.

Приводятся общие и конкретные сведения по линейным интегральным схемам. Рассматриваются интегральные структуры, свойства элементарных каскадов и схем с обратными связями.

Анализируются схемы наиболее известных операционных усилителей, компараторов, стабилизаторов, преобразователей код — аналог и аналог — код; изучаются вопросы применения униполярных структур.

Книга предназначена для широкого круга специалистов, работающих в области радиоэлектроники.

Ш **30407-028**
046(01)-79 **36-79** **2403000000**

ББК 32.852.3
6Ф.03